

Н.М. НИКИТЮК

**ПРОГРАММНО-
УПРАВЛЯЕМЫЕ**

БЛОКИ

В СТАНДАРТЕ

КАМАК



Н. М. НИКИТЮК

**ПРОГРАММНО-
УПРАВЛЯЕМЫЕ
БЛОКИ
В СТАНДАРТЕ
КАМАК**



МОСКВА
«ЭНЕРГИЯ»
1977

6Ф7
Н62
УДК 681.32

Николай Михайлович Никитюк
ПРОГРАММНО-УПРАВЛЯЕМЫЕ БЛОКИ
В СТАНДАРТЕ КАМАК

Редактор В. Ф. Арховский
Редактор издательства Н. А. Медведева
Обложка художника А. М. Кувшинникова
Технический редактор Л. А. Молодцова
Корректор З. Б. Драновская

ИБ № 513

Сдано в набор 29/IX 1976 г. Подписано к печати 30/III 1977 г.
Т-02691. Формат 84×108^{1/32}. Бумага тип. № 1. Усл. печ. л. 7,98.
Уч-изд. л. 8,72. Тираж 2900 экз. Зак. 742. Цена 46 коп.

Издательство «Энергия», Москва, М-114, Шлюзовая наб., 10.

Владимирская типография Союзполиграфпрома
при Государственном комитете Совета Министров СССР
по делам издательств, полиграфии и книжной торговли.
600610, гор. Владимир, ул. Победы, д. 18-б.

Никитюк Н. М.

Н62 Программно-управляемые блоки в стандарте
КАМАК. М., «Энергия», 1977

152 с с. ил.

В книге излагаются вопросы организации системы цифровых блоков в современном стандарте КАМАК и их работа на линии связи с малыми ЭВМ. Предлагаемая система блоков широко используется как в научных исследованиях, так и в промышленности, где требуются предварительный сбор и обработка информации для последующей передачи ее в ЭВМ. В качестве примера рассматриваются описания, характеристики и принципиальные схемы некоторых приборов и устройств сопряжения с ЭВМ, выполненных в стандарте КАМАК

Книга предназначена для инженеров, специализирующихся в области проектирования цифровых устройств, управления, вычислительной техники, пользователей ЭВМ, а также для научных работников, аспирантов и студентов старших курсов соответствующих специальностей.

30502-058
Н **324-76**
051(01)-77

6Ф7

© Издательство «Энергия», 1977 г.

ПРЕДИСЛОВИЕ

Электронные вычислительные машины (ЭВМ) в настоящее время играют большую роль не только в проведении вычислительных процессов, они широко применяются при автоматизации измерений, телеуправлении, проведении различного рода экспериментов в научных исследованиях, в управлении технологическими процессами и т. д. Особенно следует отметить тенденцию к увеличению выпуска и внедрению малых машин.

Характерной особенностью малых машин является малая разрядность машинного слова (8—20 разрядов) и особенность логической организации, позволяющей в зависимости от назначения и круга решаемых задач наращивать мощность и расширять возможность машины. Малые ЭВМ рассчитаны на широкий круг потребителей. Применение интегральных микросхем способствовало тому, что малые ЭВМ стали надежными и незаменимыми помощниками человека в научных исследованиях, в экономике и на производстве.

Широкую известность получили такие малые ЭВМ, как Hewlett Packard (несколько модификаций), PDP-8, PDP-9, PDP-11, Nova и другие ЭВМ американского производства, ТРА-1001, ТРАi производства ВНР, ЭВМ отечественного производства «Электроника-100», М6000 и единая система вычислительных машин (ЕС1010, ЕС1020 и др.), производимая странами СЭВ.

Однако наличие ЭВМ у потребителя решает лишь полдела. Необходимо иметь определенный набор блоков для первичного сбора, накопления, преобразования информации, а также устройства сопряжения этих блоков с ЭВМ. Примерами таких блоков могут служить: преобразователи аналог — код, код — аналог, двоичные и десятичные счетчики, блоки визуального представления данных, интерфейсы, преобразователи кодов и т. д. Практика показывает, что набор блоков, необходимых для связи ЭВМ с периферийными устройствами (объектами), мало зависит от вида решаемых задач.

В связи с этим возникла необходимость в создании набора стандартных цифровых блоков для первичной

обработки информации. Основное требование к таким блокам следующее: логическая структура блоков и ее характеристики не должны зависеть от типа ЭВМ, за исключением блока сопряжения с ЭВМ.

За рубежом широкое применение нашли цифровые блоки в стандарте КАМАК¹. Основные положения стандарта КАМАК опубликованы в 1969—1974 гг. [1, 2, 6, 12].

В отечественной литературе вопросы внедрения цифровой техники третьего поколения освещены недостаточно. Данные вопросы достаточно широко освещаются в зарубежной периодической литературе и в виде отдельных изданий проспектов фирм и т. д. В настоящее время система цифровых блоков в стандарте КАМАК широко применяется в крупнейших исследовательских центрах Европы и Америки.

В основу книги положены материалы зарубежных изданий, а также разработок, выполненных в Объединенном институте ядерных исследований в Дубне.

Пользуясь случаем, автор выражает благодарность коллективу сотрудников Объединенного института ядерных исследований В. А. Арефьеву, Г. С. Басиладзе, И. Ф. Колпакову, П. К. Маньякову, В. А. Смирнову, Е. В. Черных, Л. А. Урмановой, а также Е. П. Калининченку, любезно предоставивших материалы своих работ, которые использованы в книге.

Автор выражает признательность за поддержку и ценные замечания рецензенту доктору техн. наук профессору И. В. Штраниху, редактору канд. техн. наук В. Ф. Арховскому.

Автор благодарен аспирантам Ташкентского института электроники Я. М. Даматову и Р. С. Раджабову, внимательно прочитавшим рукопись книги и сделавшим ряд замечаний по содержанию и оформлению рукописи.

Автор

¹ КАМАК от англ. CAMAC — Computer Application to Measurement and Control.

СТАНДАРТ КАМАК

1. ОБЩИЕ ВОПРОСЫ СТАНДАРТА КАМАК

Постановка современного эксперимента с применением ЭВМ требует больших затрат времени квалифицированных исследователей и материальных ресурсов. Существенно возрастает объем информации. Качественно изменился процесс эксперимента. Экспериментатор имеет возможность непосредственно влиять на ход эксперимента, используя диалоговую связь с ЭВМ через устройства визуального отображения данных. Все это привело к качественно новым структурным и технологическим изменениям при создании экспериментальных установок. В связи с широким внедрением интегральных микросхем возникла задача создания новых электронных устройств третьего поколения. Очевидно, что стандартизация цифровых блоков в электронике позволяет решить еще одну задачу, а именно — создание преемственности и гибкости структуры системы обработки и накопления данных. Другими словами, имеется возможность без существенных изменений применять для постановки различных по своей природе экспериментов одну и ту же установку, и наконец, существенно повысить транспортабельность таких систем.

На рис. 1 приведена структурная схема крупной экспериментальной установки, содержащей блоки нового современного стандарта — стандарта КАМАК.

Отличительной чертой блоков данной системы является то, что помимо функциональной части, определяющей назначение данного блока, они содержат в себе программно-управляемую логическую часть схемы, которая с помощью вентилях подключается к общей для всех блоков магистрали. Магистраль через блок сопряжения — контроллер связана с ЭВМ. Структура магистрали универсальна, т. е. любой блок из данной установки, за исключением контроллера, может быть легко установлен в другое место этой же установки или заменен другим

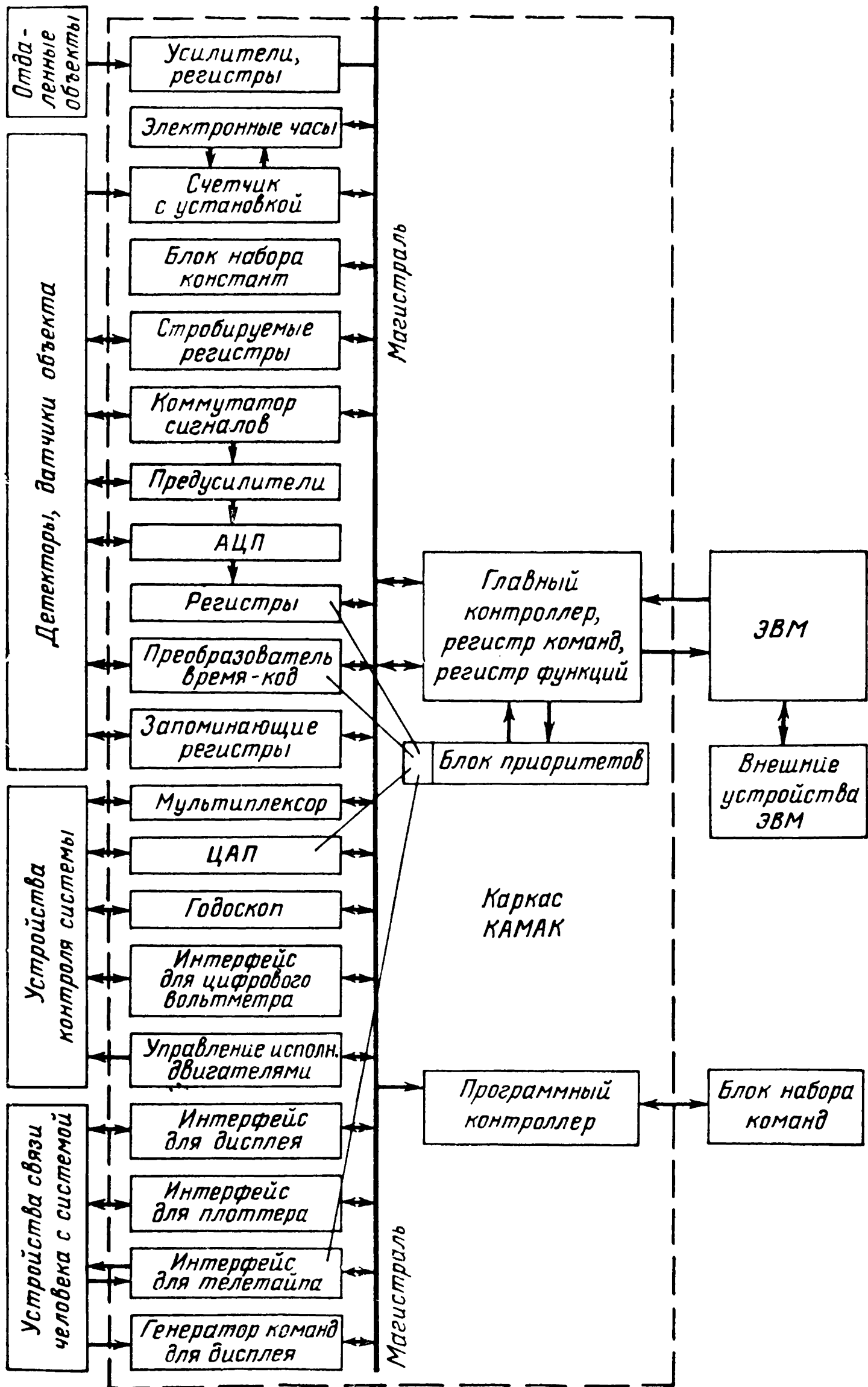


Рис. 1. Схема современной экспериментальной установки.

по назначению блоком. При этом может изменяться лишь часть программы управления.

Особенности стандарта КАМАК заключаются в следующем:

1) система КАМАК может работать как совместно с ЭВМ, так и без нее (при наличии специального генератора команд);

2) стандартизованные межблочные соединения позволяют осуществить передачу информации и управления при помощи системы внутренних команд;

3) применение интегральных микросхем;

4) учтены основные механические и электрические характеристики уже существующих стандартов NIM [4] и др.;

5) универсальность, т. е. возможность использования и в других областях, где применяются ЭВМ.

Система КАМАК имеет стандартизацию трех типов: механическую, электрическую и логическую.

2. МЕХАНИЧЕСКИЙ СТАНДАРТ

Основными элементами системы КАМАК являются блочный каркас и отдельные блоки (рис. 2), из которых составляется необходимая для каждого случая измерительная установка. Размеры каркаса: ширина 483 мм, высота 222 мм и глубина 525 мм. В каркасе можно поместить 25 блоков (модулей) с шириной 17,2 мм (1М — один модуль). В случае необходимости ширина блока может удваиваться, утраиваться и т. д. В этом случае будем говорить, что блок имеет двойную ширину (2М) и т. д. В каждой ячейке блочного каркаса имеется 86-контактный соединительный разъем. Существуют варианты каркаса с вентиляционным блоком. Блок питания располагается сзади каркаса.

Основными элементами блока являются печатная плата из двустороннего фольгированного материала, лицевая панель с радиокомпонентами, направляющие для установки блока в ячейку и разъем. Размеры печатной платы 200×306 мм, размеры лицевой панели 222×17,2 мм. Контакты печатной платы (2×43) осуществлены печатным монтажом. Для большей надежности контакты печатного разъема покрываются золотом. В систем КАМАК используются миниатюрные установочные изделия: тумблеры, разъемы и т. д., которые мо-

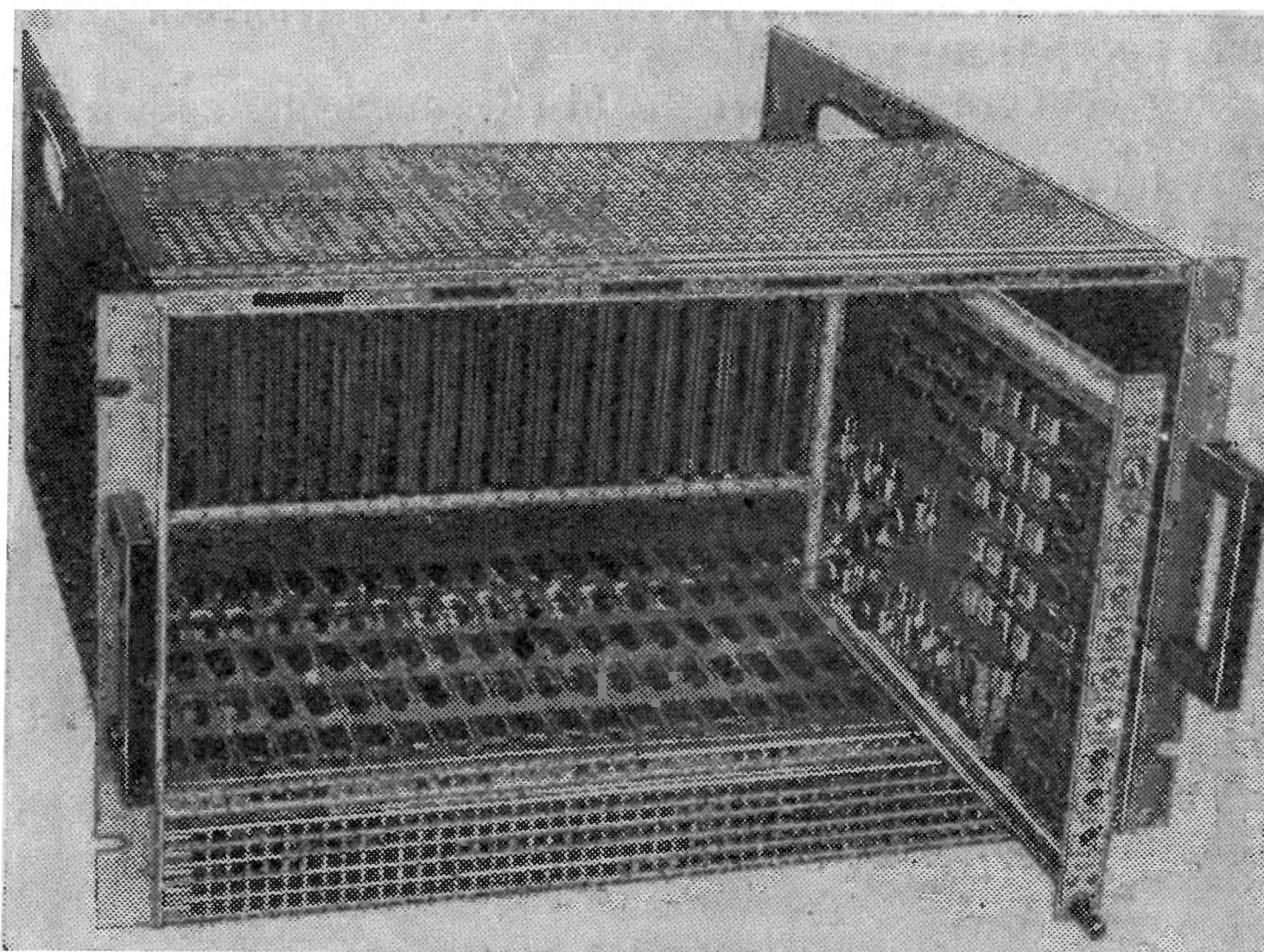


Рис. 2. Каркас КАМАК с блоком шириной 1М.

гут устанавливаться как на передней, так и на задней панели блока.

Блоки в каркасе соединяются между собой и контроллером по магистральному принципу, т. е. все одноименные контакты блоков подключаются к общей шине, а совокупность шин передачи сигналов между блоками носит название магистрали каркаса.

В настоящее время известны три типа конструкций магистрали блочного каркаса:

магистраль с однослойным печатным монтажом (исключая шины питания);

магистраль с проводным монтажом, выполненная методом накрутки;

магистраль с многослойным печатным монтажом.

Создание магистрали с однослойным печатным монтажом предъявляет высокие требования к разрешающей способности фотонегатива при изготовлении печатного каркаса. Печатные проводники должны быть узкими (0,5 мм), а расстояние между соседними проводниками должно быть не более 0,7 мм. Поэтому на такой плате возможны частые обрывы или замыкания

соседних шин. Кроме того, в местах соединения проводников с контактами разъема возникают трещины при частой смене блоков из каркаса. Технология изготовления односторонней печатной магистрали довольно проста. Более надежна и также относительно проста в изготовлении магистраль с обыкновенными проводниками, выполненная методом накрутки проводов на контакты разъемов.

Магистраль с многослойным печатным монтажом следует считать, по-видимому, более перспективной, так как в такой конструкции шины магистрали могут быть разнесены на большее расстояние друг от друга и тем самым можно уменьшить взаимное влияние соседних шин.

3. ЛОГИЧЕСКИЙ СТАНДАРТ БЛОЧНОГО КАРКАСА

Линии связи внутри каркаса. Рабочие ячейки (станции) блоков в каркасе нумеруются от 1 до 25, начиная с левой стороны, если смотреть на каркас спереди. Последнее правое место предназначено для блока сопряжения (контроллера) каркаса с ЭВМ и отличается от остальных рабочих мест схемой разводки линий связи. Схемы соединений, обозначения сигналов на рабочих местах и на контроллере показаны соответственно на рис. 3 и 4. Как видно из рис. 3, соединения между контактами рабочих мест выполнены следующим образом:

1) шины питающих напряжений соединяют соответствующие контакты всех рабочих мест с разъемами источника питания (нижние 14 контактов);

2) шины управляющих сигналов Z , C , I , строб-сигналов $S1$ и $S2$, кодов сигналов $F16$, $F8$, $F4$, $F2$, $F1$ субадресов $A8$, $A4$, $A2$, $A1$, «Ответ» Q , «Занято» B и «Команда принята» X (всего 17 контактов);

3) шины записи данных $W1—W24$ и считывания данных $R1—R24$ соединяют соответствующие контакты нормальных рабочих мест (за исключением управляющего) (48 контактов);

4) две шины для сигналов «Запрос» L и адрес рабочего места N соединяют соответствующие нормальные рабочие места с управляющим рабочим местом (контроллером), причем номера контактов L и N на контроллере соответствуют номерам нормальных рабочих мест, с которыми они соединяются;

		<i>P1</i>	<i>B</i>	Занято	} Сквозные шины	
		<i>P2</i>	<i>F16</i>	Операция		
		<i>P3</i>	<i>F8</i>	»		
		<i>P4</i>	<i>F4</i>	»		
		<i>P5</i>	<i>F2</i>	»		
Сквозные шины	{	Команда принята	<i>X</i>	<i>F1</i>		»
		Запрет	<i>I</i>	<i>A8</i>		Субадрес
		Сброс	<i>C</i>	<i>A4</i>		»
Индивидуальные шины	{	Номер станции	<i>N</i>	<i>A2</i>		»
		Запрос	<i>L</i>	<i>A1</i>		»
	{	Строб 1	<i>S1</i>	<i>Z</i>		Запуск
		Строб 2	<i>S2</i>	<i>Q</i>		
24 сквозные шины записи (1 — младший разряд; 24 — старший разряд)	{	<i>W24</i>	<i>W23</i>			
		<i>W22</i>	<i>W21</i>			
		<i>W20</i>	<i>W19</i>			
		<i>W18</i>	<i>W17</i>			
		<i>W16</i>	<i>W15</i>			
		<i>W14</i>	<i>W13</i>			
		<i>W12</i>	<i>W11</i>			
		<i>W10</i>	<i>W9</i>			
		<i>W8</i>	<i>W7</i>			
		<i>W6</i>	<i>W5</i>			
		<i>W4</i>	<i>W3</i>			
		<i>W2</i>	<i>W1</i>			
Сквозные шины считывания (<i>W1</i> — младший разряд; <i>W24</i> — старший разряд)	{	<i>R24</i>	<i>R23</i>			
		<i>R22</i>	<i>R21</i>			
		<i>R20</i>	<i>R19</i>			
		<i>R18</i>	<i>R17</i>			
		<i>R16</i>	<i>R15</i>			
		<i>R14</i>	<i>R13</i>			
		<i>R12</i>	<i>R11</i>			
		<i>R10</i>	<i>R9</i>			
		<i>R8</i>	<i>R7</i>			
		<i>R6</i>	<i>R5</i>			
		<i>R4</i>	<i>R3</i>			
		<i>R2</i>	<i>R1</i>			
Резерв — 12 В		—12	—24	—24 В		
Резерв +200 В		+200	—6	—6 В		
Резерв 117 В (переменного тока)		<i>AC</i>	<i>ACN</i>	Резерв 117 В («Нейтраль»)		
Резерв +12 В		<i>Y1</i>	<i>E</i>	Резерв «Чистая земля»		
		+12	+24	+24 В		
		<i>Y2</i>	+6	+6 В		
		0	0	0		

Рис. 3. Назначение выводов на разъеме нормального рабочего места — станции (вид спереди).

5) каждое нормальное рабочее место имеет 5 контактов *P1—P5*, предназначенных для индивидуальных соединений, зависящих от специфических значений каждого блока.

Команды, передаваемые из контроллера, состоят из кода операции *F16, F8, F4, F2, F1*, адреса рабочего места $N(i) \ 1 \leq i \leq 23$ и внутреннего адреса *A8, A4, A2, A1*. Сигналам этих команд сопутствует сигнал *B*. Сигналы команды существуют все время, пока выполняется данная команда.

Код операции, содержащийся в сигналах *F16, F8, F4, F2, F1*, передается по пяти общим шинам. Этот

Сквозные шины	{	Команда принята	<i>P1</i>	<i>B</i>	Занято	}	Сквозные шины	
		Запрет	<i>P2</i>	<i>F16</i>				Операция
		Сброс	<i>P3</i>	<i>F8</i>				»
			<i>P4</i>	<i>F4</i>				»
			<i>P5</i>	<i>F2</i>				»
Индивидуальные шины	{	Номер станции	<i>X</i>	<i>F1</i>	Субадрес	}		
		Запрос	<i>I</i>	<i>A8</i>				»
			<i>C</i>	<i>A4</i>				»
Сквозные шины	{	Строб 1	<i>N</i>	<i>A2</i>	Запуск	}		
		Строб 2	<i>L</i>	<i>A1</i>				»
Запрос (24 индивидуальные шины)	{		<i>S1</i>	<i>Z</i>	Номера станций (24 индивидуальные шины)	}		
			<i>S2</i>	<i>Q</i>				Запуск
			<i>L24</i>	<i>N24</i>				Ответ
			<i>L23</i>	<i>N23</i>				
			<i>L22</i>	<i>N22</i>				
			<i>L21</i>	<i>N21</i>				
			<i>L20</i>	<i>N20</i>				
			<i>L19</i>	<i>N19</i>				
			<i>L18</i>	<i>N18</i>				
			<i>L17</i>	<i>N17</i>				
			<i>L16</i>	<i>N16</i>				
			<i>L15</i>	<i>N15</i>				
			<i>L14</i>	<i>N14</i>				
			<i>L13</i>	<i>N13</i>				
			<i>L12</i>	<i>N12</i>				
			<i>L11</i>	<i>N11</i>				
			<i>L10</i>	<i>N10</i>				
			<i>L9</i>	<i>N9</i>				
			<i>L8</i>	<i>N8</i>				
			<i>L7</i>	<i>N7</i>				
			<i>L6</i>	<i>N6</i>				
			<i>L5</i>	<i>N5</i>				
			<i>L4</i>	<i>N4</i>				
			<i>L3</i>	<i>N3</i>				
<i>L2</i>	<i>N2</i>							
<i>L1</i>	<i>N1</i>							
Резерв -12 В		-12	-24	-24 В				
Резерв +200 В		+200 В	-6	-6 В				
117 В переменного тока		AC	ACN	Резерв 117 В («Нейтраль»)				
Резерв +12 В		+12	+24	Резерв «Чистая земля»				
		2	+6	+24 В				
		0	0	+6 В				
				0				

Рис. 4. Назначение выводов на разъеме управляющего блока — контрольной станции (вид спереди).

код позволяет создать в каждом блоке 32 разные команды. На практике в блоках используется лишь небольшая часть команд, различных по назначению. Поэтому для расшифровки этих команд блок содержит необходимое количество селекторов (по числу используемых команд в данном блоке). Назначение кодов операций дано в табл. 1.

Субадреса *A8*, *A4*, *A2*, *A1*. Один блок может содержать несколько источников информации. Обращение к различным источникам внутри блока осуществля-

Таблица 1

№	Операции	Код операции					Примечание
		F16	F8	F4	F2	F1	
0	Чтение регистров группы I	0	0	0	0	0	Операции, использующие R-шины
1	Чтение регистров группы II	0	0	0	0	1	
2	Чтение и сброс регистров группы I	0	0	0	1	0	
3	Чтение обратного кода регистров группы I	0	0	0	1	1	
4	Нестандартная	0	0	1	0	0	Дополнительные операции, использующие R-шины
5	Резервная	0	0	1	0	1	
6	Нестандартная	0	0	1	1	0	
7	Резервная	0	0	1	1	1	
8	Проверка запроса	0	1	0	0	0	Операции, не использующие R- или W-шины
9	Сброс регистров группы I	0	1	0	0	1	
10	Сброс запроса	0	1	0	1	0	
11	Сброс регистров группы II	0	1	0	1	1	
12	Нестандартная	0	1	1	0	0	
13	Резервная	0	1	1	0	1	
14	Нестандартная	0	1	1	1	0	
15	Резервная	0	1	1	1	1	
16	Перезапись в регистры группы I	1	0	0	0	0	Операции, использующие W-шины
17	Перезапись в регистры группы II	1	0	0	0	1	
18	Селективная перезапись в регистры группы I	1	0	0	1	0	
19	Селективная перезапись в регистры группы II	1	0	0	1	1	
20	Нестандартная	1	0	1	0	0	Дополнительные операции, использующие W-шины
21	Резервная	1	0	1	0	1	
22	Нестандартная	1	0	1	1	0	
23	Резервная	1	0	1	1	1	
24	Запрет	1	1	0	0	0	Операции, не использующие R- или W-шины
25	+1 в выбранные заранее регистры	1	1	0	0	1	
26	Разрешение	1	1	0	1	0	
27	Проверка состояния	1	1	0	1	1	
28	Нестандартная	1	1	1	0	0	
29	Резервная	1	1	1	0	1	
30	Нестандартная	1	1	1	1	0	
31	Резервная	1	1	1	1	1	

ется с помощью сигналов на четырех сквозных А-шинах. Эти сигналы декодируются в блоке. Субадреса нумеруются в четырехзарядном коде. В соответствии с этим, если данный блок содержит в себе 16 регистров, то эти регистры будут иметь субадреса $[A(0), A(1), A(2), \dots, A(14)$ и $A(15)]$. Под регистрами обычно понимают устройства, в которые заносятся данные. Следует отметить, что в соответствии с новыми рекомендациями [2, 3] необходимо полное использование всех F и А-шин для декодирования функций и субадресов в блоке неза-

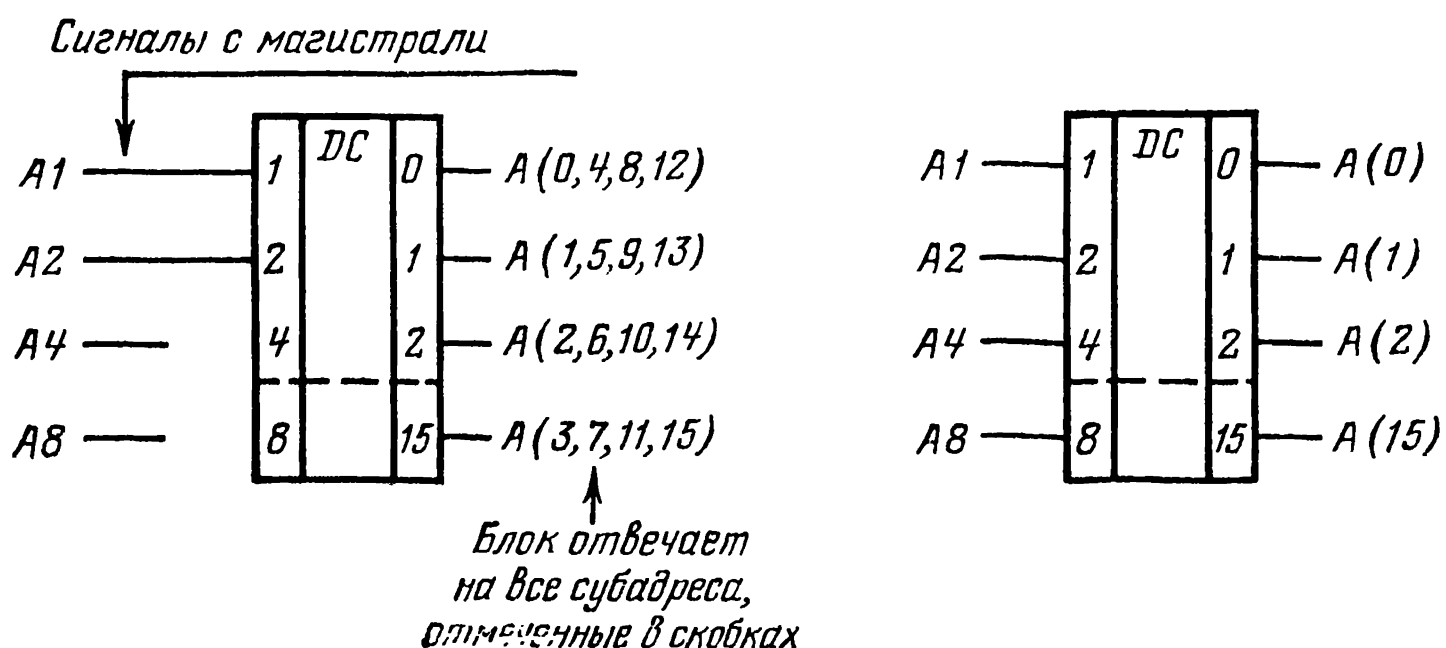


Рис. 5 Пример декодирования субадресов в блоке, содержащем четыре регистра (шины A8 и A4 не используются).

Рис. 6. Полное декодирование субадресов.

висимо от кодов и числа функции, применяемых в данном блоке и числа содержащихся в нем регистров. В противном случае будут расшифровываться коды функций и субадресов, не используемые в данном блоке (рис. 5 и 6). Полное декодирование субадресов необходимо также при последовательном опросе блоков каркаса. Если, например, в каком-либо блоке имеется один регистр, субадрес которого $A(0)$ не декодируется, то при опросе данного блока будет выдаваться в каждом цикле сигнал «Ответ» $Q=1$. Наличие этого сигнала может означать, что в данном приборе имеется бесконечное число регистров.

Сигнал $N(i)$ — «Номер блока». Адрес блока (рабочего места) передается по индивидуальной линии от управляющего рабочего места к нормальному. Номера рабочих мест кодируются в десятичном коде слева на-

право (если смотреть спереди, начиная с места станции $N(1)$). Таким образом, совокупность сигналов, поступающих по N , A и F -шинам, образует адресные команды, которые в литературе сокращенно обозначаются NAF . В случае необходимости можно адресоваться к нескольким блокам одновременно.

Сигнал B — «Занято». Сигнал B генерируется в каждом цикле операции на магистрали. Длительность

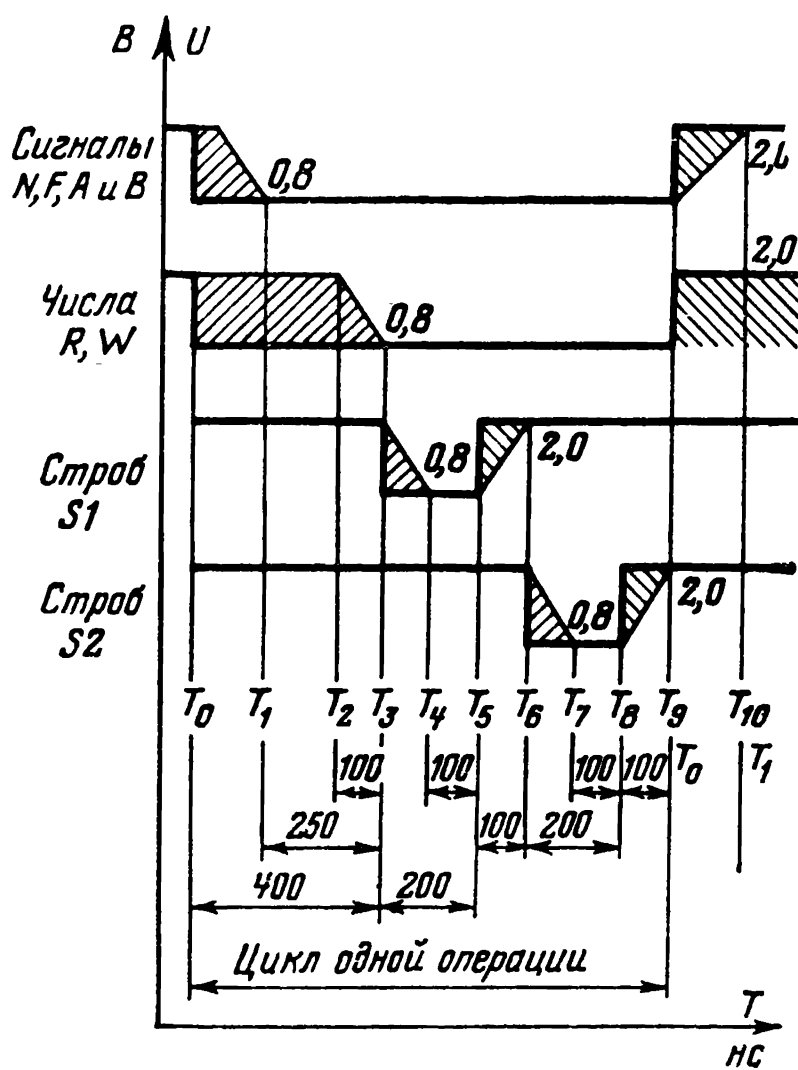


Рис. 7. Последовательность сигналов в течение одной операции.

этого сигнала равна 1 мкс. Наличие этого сигнала на магистрали говорит о том, что выполняются адресуемые (если есть сигнал N) или неадресуемые (Z и C) команды.

Временные параметры магистрали. Два сигнала строб-импульса $S1$ и $S2$ генерируются последовательно по отдельным шинам. Эти сигналы используются для передачи информации между блоками по линии связи или для выполнения операций внутри блока. Строб-импульс $S1$ используется для операций, которые не изменяют состояния сигналов на линии связи. Строб-импульс $S2$ используется для выполнения операций, в результате которых происходит изменение состояния сигналов на линии связи, например для сброса регистра, выход которого соединен с линией связи. Временные характеристики цикла магистрали показаны на рис. 7. Кратчайшее время цикла равно 1 мкс. Возможны циклы большей длительности, например при обмене данными с ЭВМ, имеющей большой цикл оперативной памяти, чем 1 мкс. Сигналы B , $S1$ и $S2$ генерируются в контроллере.

Сигнал $L(i)$ — «Запрос». Шины запроса $L(i)$, $i = 1, 2, \dots, 23$ так же как и $N(i)$ являются индивидуальными соединениями между каждым рабочим местом и отдельным контактом на разъеме контроллера. Когда операции на линии отсутствуют, любой блок может передавать информацию.

Внутри одного блока может быть несколько источников запроса, которые объединяются для выработки сигнала $L(i)$ в линии связи. Кроме того, сигналы $L(i)$ могут быть выведены по отдельности на переднюю панель или на дополнительные контакты, если это требуется, например, для организации приоритетов между блоками каркаса.

В [1] указывалось, чтобы сигнал L действовал при условии выполнения конъюнкции между \bar{B} и L . Это означало, что сигнал L мог появиться в контроллере в любой момент времени, когда отсутствует сигнал B . В настоящее время рекомендуется [2, 3], чтобы сигнал L появлялся на магистрали из какого-либо блока при условии

$$L(i) N(i) A(j) F(k) = 1,$$

где i — номер блока, генерирующего сигнал заявки; j — номер субадреса регистра этого блока, готового к обмену данными. Это позволяет контроллеру во многих случаях обнаружить наличие сигнала L в данном блоке. С помощью команды $F(8)$ проверяется состояние триггера L в блоке. Если сигнал $L=1$, то выдается сигнал $Q=1$. Предусмотрена возможность с помощью специальной команды в случае необходимости запрещать выдачу сигнала L .

Сигнал Q — «Ответ» передается по общей шине. Шина Q используется во время операции, проходящей по шине связи, для передачи сигнала, показывающего состояние выбранной части модуля. Сигнал Q появляется после расшифровки команды в блоке, и, таким образом, может использоваться, например, для определения наличия блока в заданном рабочем месте.

В последнее время для определения наличия блока в данном месте предложено [2] использовать сигнал X , который передается от блока в контроллер по общей шине X при расшифровке любой команды в блоке. Такое разделение обусловлено прежде всего тем, что функции сигнала Q на практике оказались многообраз-

ными. Сигнал Q широко используется для автоматического опроса блоков каркаса или записи в них данных. Поэтому если команда является командой чтения $F(0) — F(7)$ или командой записи $F(16) — F(23)$, то выбранный блок должен обязательно выдать на шину Q логический уровень 1. Сигнал $Q=1$ обязательно должен вырабатываться при расшифровке команд $F(8)$ и $F(27)$. При расшифровке остальных команд генерация сигнала блоком Q возможна, но не обязательна.

Однако с целью гибкости управления блоком, если позволяет место на печатной плате блока, можно предусмотреть специальный программно-управляемый триггер, который мог бы запретить или разрешить генерацию сигнала Q . Вопрос использования сигнала Q для автоматического опроса блоков в каркасе рассмотрен в гл. 3.

Сигнал X — «Команда принята». Сигнал $X=1$ вырабатывается на магистрали в ответ на все адресуемые команды, декодированные в опрашиваемом блоке. Сигнал $X=0$ может служить признаком того, что адресуемый блок отсутствует или адресуемая команда не декодируется, т. е. блок неисправен. Сигнал X принимается контроллером на специальный программно-управляемый триггер, состояние которого может быть введено в ЭВМ. Если же в i -м блоке не предусмотрена схема выработки сигнала X , то имеет смысл соединить вместе шины $N(i)$ и X .

Общие сигналы управления воздействуют на все блоки, связанные с ними, и адресация с помощью команд не требуется. К общим сигналам относятся:

1) сигнал Z — «Запуск» («Подготовка») обладает абсолютным приоритетом над другими сигналами и служит для установки всех блоков в исходное состояние;

2) сигнал C — «Сброс» действует, как и сигнал Z , но устанавливает в начальное состояние лишь некоторые определенные части системы (для защиты от помех и случайных сбросов сигнала Z и C действуют только в присутствии сигналов B и $S2$. Команда C обычно используется для сброса регистров);

3) сигнал I — «Запрет» может быть выработан любым блоком и запрещает работу блока или его части.

Команды Z , C и I неадресуемы и поступают по общим шинам магистрали. Эти команды вырабатываются

в контроллере программным путем. (Команды Z и C могут вырабатываться также вручную с помощью кнопки.)

Для всех передач используется общая параллельная 24-разрядная магистраль. Независимые шины чтения и записи обеспечивают передачу сигналов в двух направлениях. Обмен данными производится 24-разрядными словами.

Уровни сигналов на магистрали выбраны исходя из требований, предъявляемых микросхемами типа ТТЛ, которые в настоящее время находят наибольшее применение в системе КАМАК. Поэтому в дальнейшем будем считать, что именно этот тип интегральных схем применяется для формирования логических сигналов на входе и выходе магистрали. Логическому нулю на магистрали соответствует номинальное напряжение $+3,5$ В, а логической единице соответствует напряжение $+0,5$ В. На рис. 8 показаны значения логических уровней, которые получаются в реальных схемах. На рисунке слева показаны значения логических уровней, которые получаются на входе блока после прохождения сигналов через шины магистрали. Большое значение имеет задача получения максимально широкой помехоустойчивой зоны. Как видно из рисунка, наибольшее значение напряжения, соответствующего логическому нулю, равно $+3$ В и запас помехоустойчивости по напряжению равен 1 В. Появление помехи отрицательной полярности, превышающей 1 В, может создать на какой-либо шине магистрали состояние неопределенности логического состояния или состояние логической единицы.

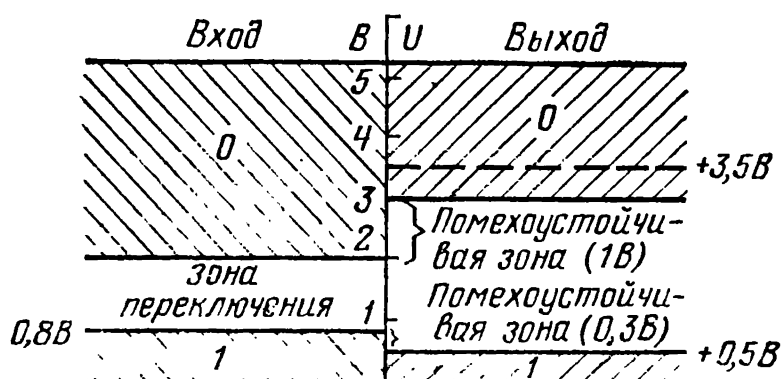


Рис. 8. Логические уровни на магистрали.

Если же какая-либо шина находится в состоянии логической единицы, то импульс помехи положительной полярности уменьшает зону помехоустойчивости гораздо в меньшей степени, поскольку выходной транзистор в открытом состоянии имеет гораздо меньшее сопротивление (несколько ом), чем в закрытом состоянии.

Скорость выполнения операций в блочном каркасе КАМАК является функцией следующих основных параметров: быстродействия применяемых микросхем, емкости и индуктивности проводников магистрали, емкостей входов блоков и взаимной емкости проводников магистрали.

Точный расчет переходных процессов на магистрали каркаса слишком затруднен. Достаточно отметить, что на магистрали каркаса имеется около 2000 межконтактных соединений и около 4000 переходных механических контактов. В [5] рассматриваются переходные процессы для трехслойной печатной магистрали. В первом приближении индуктивность и взаимную индуктивность проводников магистрали можно не учитывать. Динамические параметры измерялись с помощью осциллографа и рассчитывались по приближенным выражениям.

В системе КАМАК, как правило, применяются интегральные микросхемы с задержкой 10—15 нс. Минимальное время распространения сигналов вдоль шин магистрали составляет 2 нс. Поэтому эффектами отражения на концах шин можно пренебречь, т. е. магистральные шины рассматриваются как обыкновенные проводники, имеющие емкостную связь с передающими и приемными усилителями. Среди паразитных емкостей, возникающих от взаимных связей, наибольший вклад вносит емкость от перекрестных связей с соседними шинами, которая составляет 10 пФ. Удельная емкость шины на единицу длины составляет 2 пФ/см, а общая емкость шины примерно равна 130 пФ при расстоянии между шинами 0,3 мм. Подключение к магистрали одного блочного разъема (без печатной платы) увеличивает емкость магистрали на 40 пФ, т. е. каждый контакт разъема вносит емкость 1,7 пФ.

Паразитная емкость шин магистрали существенно возрастает, когда на все рабочие места вставляются 24 блока шириной 1М с логическими схемами. В результате каждый блок вносит дополнительную емкость около 10 пФ на общие шины. Значение этой емкости определяется емкостью входа или выхода интегральных микросхем. В итоге 24 блока шириной 1М создают дополнительную емкость на каждой общей шине магистрали (R , W , Q и др.) 240 пФ. Суммарная паразитная емкость на общей шине магистрали составляет 340 пФ.

Влияние суммарной паразитной емкости на скорость выполнения операций в каркасе будет рассмотрено далее.

4. ЛОГИЧЕСКИЙ СТАНДАРТ ДЛЯ ПАРАЛЛЕЛЬНЫХ МНОГОКАРКАСНЫХ СИСТЕМ

Многокаркасные системы применяются, когда число используемых блоков превышает число мест в одном каркасе. Учитывая, что система в стандарте КАМАК должна работать на линии с ЭВМ, имеющих различную структуру каналов ввода — вывода, была предложена многокаркасная система, у которой стандартизованы отдельные блоки системы, линии данных, логические уровни и др. [6—8].

На рис. 9 изображена структурная схема стандартной многокаркасной системы, которая состоит из трех типов базовых элементов:

- магистрали ветви;
- блока управления ветвью;
- контроллеров типа А.

Магистраль ветви (ветвь) служит для связи каркасов с блоком управления ветвью и блоком согласования. Ветвь состоит из кабеля, имеющего 66 скрученных пар проводов, которые начинаются в блоке управления ветвью, проходят через контроллеры и заканчиваются в блоке согласования, содержащем согласующие резисторы. Блок управления ветвью получает команды от ЭВМ и выполняет в целом две функции: с одной стороны, он управляет ветвью, а с другой, — служит для сопряжения ветви с ЭВМ. Блок управления ветвью представляет собой довольно сложный блок, состоящий из нескольких функциональных плат. Поэтому проектировщики стремятся разработать унифицированный блок с тем, чтобы его мо-

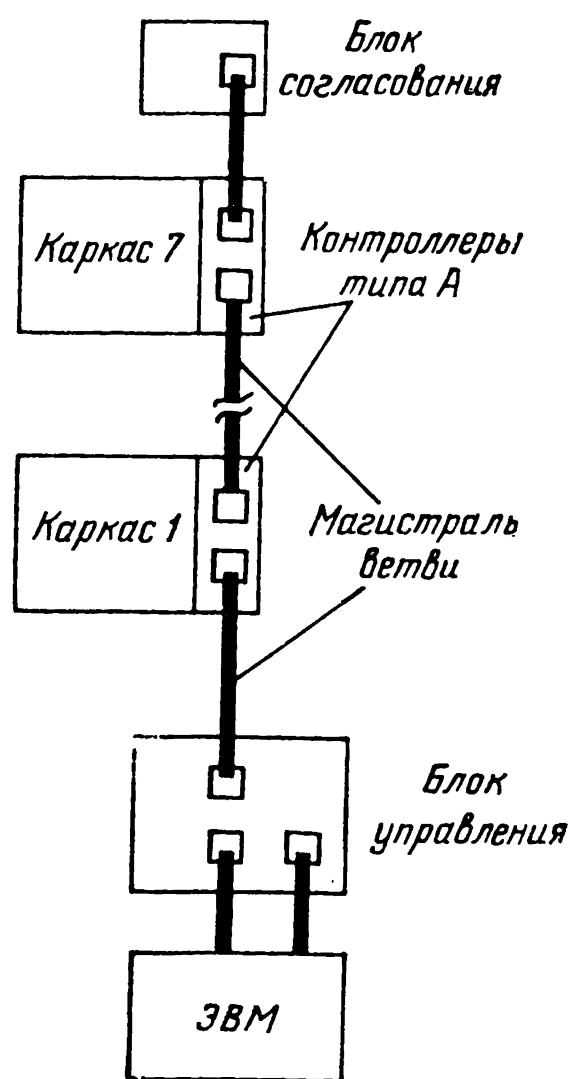


Рис. 9. Структурная схема многокаркасной системы с контроллером типа А.

жно было использовать для связи с различными ЭВМ без существенных изменений в конструкции и логических схемах. Например, блок, разработанный в CERN¹, состоит из пяти функциональных плат. Две платы используются для временного хранения чисел в процессе записи или чтения (платы регистров), третья плата используется для расшифровки и передачи команд типа CNAF (С — номер каркаса), четвертая плата служит для запоминания и обработки запросов (сигналов L) и в пятой плате заложены схемы, необходимые для сопряжения данного типа ЭВМ с магистралью. Таким образом, при наличии универсального блока управления ветвью для подключения другого типа ЭВМ к системе необходимо изменить лишь одну функциональную плату.

Система спроектирована таким образом, что имеется возможность подключения к ветви до 7 каркасов, расположенных от ЭВМ на расстоянии 25—30 м. Использование стандартной системы целесообразно, если в установке используется более двух-трех каркасов. В малых системах, которые наиболее широко распространены и удовлетворяют многих потребителей, имеет смысл использовать специализированные контроллеры, с помощью которых, используя особенности данного типа ЭВМ, можно подключать один или несколько каркасов без блока управления ветвью.

Контроллер типа А служит для связи магистрали каркаса с ветвью и блоком управления ветвью. Характерной особенностью контроллера типа А является независимость его структурной схемы от типа используемой для связи ЭВМ. Более подробно описание контроллера типа А будет дано ниже.

Состав и назначение линий на магистрали ветви

Адрес каркаса. Адрес каркаса С задается от ЭВМ в составе команды CNAF и декодируется в блоке управления ветвью. На кодирование адреса каркаса отводится три разряда. Таким образом, от блока управления ветвью поступает семь адресных линий

¹ CERN — Centre Européen pour le Recherche Nucleaire (Европейский центр ядерных исследований в Женеве).

BCR1—BCR7 (одна шина на каждый из семи каркасов, рис. 10). Имеется возможность адресоваться одновременно ко всем каркасам. С целью отличия в обозначении однотипных сигналов, применяемых на магистрали каркаса и на магистрали ветви, к шинам и сигналам, относящимся к магистрали ветви, добавляется буква *B*.

Номер блока в каркасе. Номер блока в каркасе поступает в двоичном коде из блока управления ветвью по пяти шинам *BN1, BN2, BN4, BN8* и *BN16*. Декодирование этих шин происходит в контроллере (шины *N1—N23*).

Субадрес. Двоичный код субадреса поступает из блока управления ветвью по четырем шинам *BA1, BA2, BA4, BA8*, которые декодируются в выбранном блоке.

Код функции. Код функции поступает из блока управления ветвью по пяти шинам *BF1, BF2, BF4, BF8* и *BF16*, которые декодируются в выбранном блоке.

Шины чтения — записи. В отличие от *R* и *W*-шин магистрали каркаса в магистрали ветви имеется 24 дуплексные шины *BRW1—BRW24*. Направление передачи данных зависит от того, какая действует в данный момент команда (запись или чтение данных).

Шины *BQ, BZ, BX*. Назначение этих шин аналогично соответствующим им шинам *Q, Z, X* на магистрали каркаса.

Шина *BD*. По шине *BD* из контроллеров передаются сигналы, которые сообщают блоку управления ветвью о наличии хотя бы одного сигнала запроса в системе.

Шина *BG*. По шине *BG* из блока управления ветвью передается сигнал команды, требующей проведения адресуемым контроллером операций с блоком приоритетов. Более подробно эта операция будет рассмотрена ниже при описании операций в многокаркасной системе.

Шины *BTA, BTV1—BTV7*. Из блока управления ветвью по шине *BTA* передается основной сигнал, сигнализирующий о том, что на магистрали ветви выполняется команда. По индивидуальным шинам *BTV1—BTV7* от адресуемых контроллеров подаются сигналы *BTV1—BTV7* в блок управления ветвью, которые подтверждают выполнение на адресуемой магистрали каркаса операции обмена данными. С помощью сигналов *BTA (m)* и *BTV (m)* ($m=1, 2, \dots, 7$) производится синхронизация работы всей многокаркасной системы.

Структурная схема контроллера типа А

Упрощенная структурная схема контроллера типа А приведена на рис. 10. Слева на рисунке изображены шины магистрали ветви, а справа представлены шины магистрали каркаса. Рассмотрим более детально назначение и функции отдельных логических блоков контроллера, которые на рис. 10

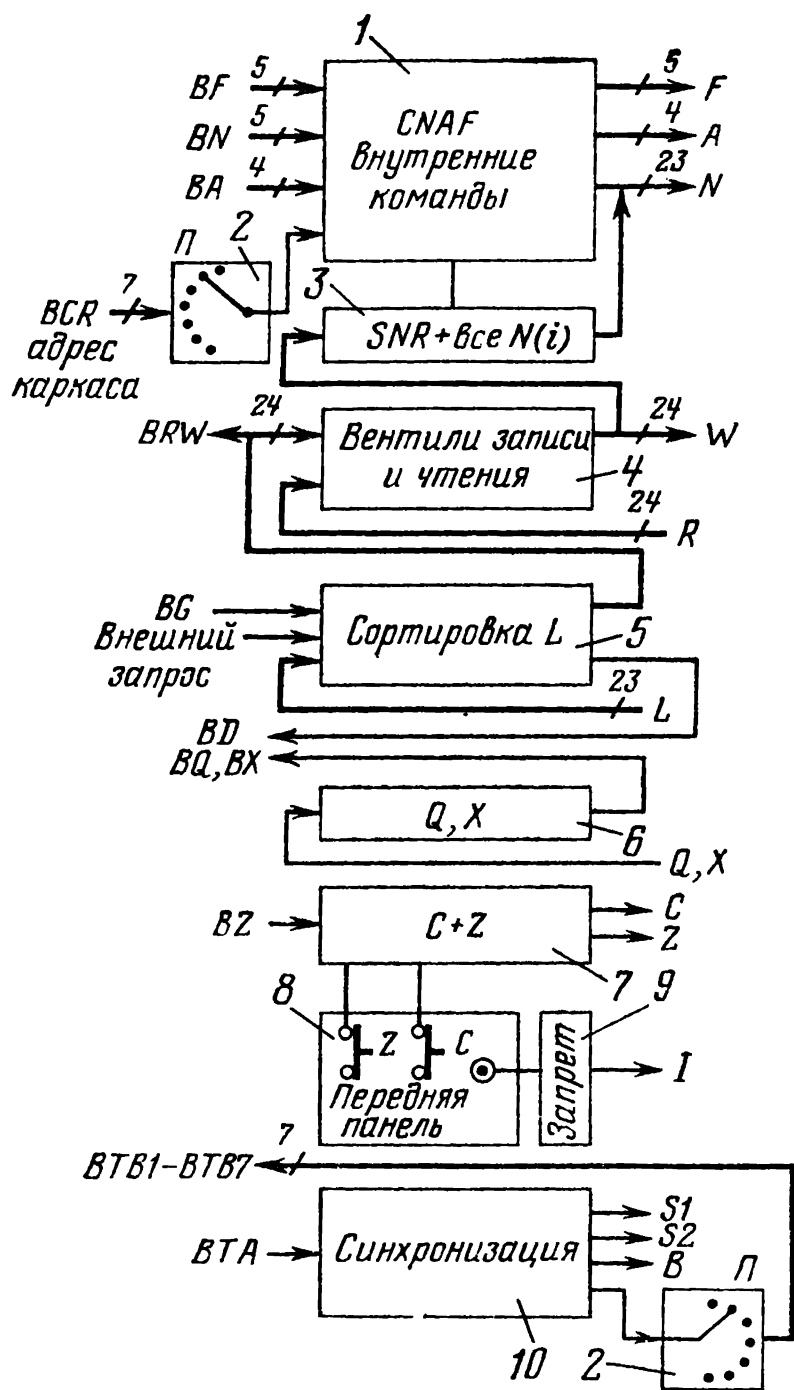


Рис. 10. Структурная схема контроллера типа А.

$N(24) — N(30)$ используются для кодирования неадресуемых команд, которые выполняются как внутри контроллера, так и на магистрали каркаса.

Рассмотрим назначение и коды некоторых из этих команд:

- 1) выработка сигнала Z: $N(28) F(26) A(8)$;
- 2) выработка сигнала C: $N(28) F(26) A(9)$;

ра, которые на рис. 10 помечены цифрами 1—11.

Блок 1 вырабатывает сигналы C, N, A, F и неадресуемые, в том числе и внутренние, команды. На передней панели контроллера имеется переключатель П на семь положений и два направления, с помощью которого с магистрали ветви передается в адресуемый m -й контроллер сигнал $BCR(m)$ (блок 2), а на магистраль ветви от контроллера подается сигнал $VTB(m)$.

Пять BN-шин декодируются полностью (рис. 11). Как уже отмечалось, 23 индивидуальные шины от контроллера поступают на магистраль каркаса, остальные неиспользуемые для адресации блоков, а сигналы

- 3) чтение кода $GL: N(30) F(0) A(0-7)$;
- 4) запись в SNR^* -регистр: $N(30) F(16) A(8)$;
- 5) проверка триггера запрета $I: N(30) F(27) A(8)$.

Всего в контроллере вырабатывается свыше 10 неадресуемых команд.

При исполнении команд, сопровождаемых сигналом $N(30)$, импульсы на шинах $S1, S2, B$ и R не вырабатываются. Поэтому имеется возможность адресоваться одновременно ко всем блокам адресуемого каркаса или к определенной группе блоков. В первом случае команда сопровождается сигналом $N(26)$. С целью одновремен-

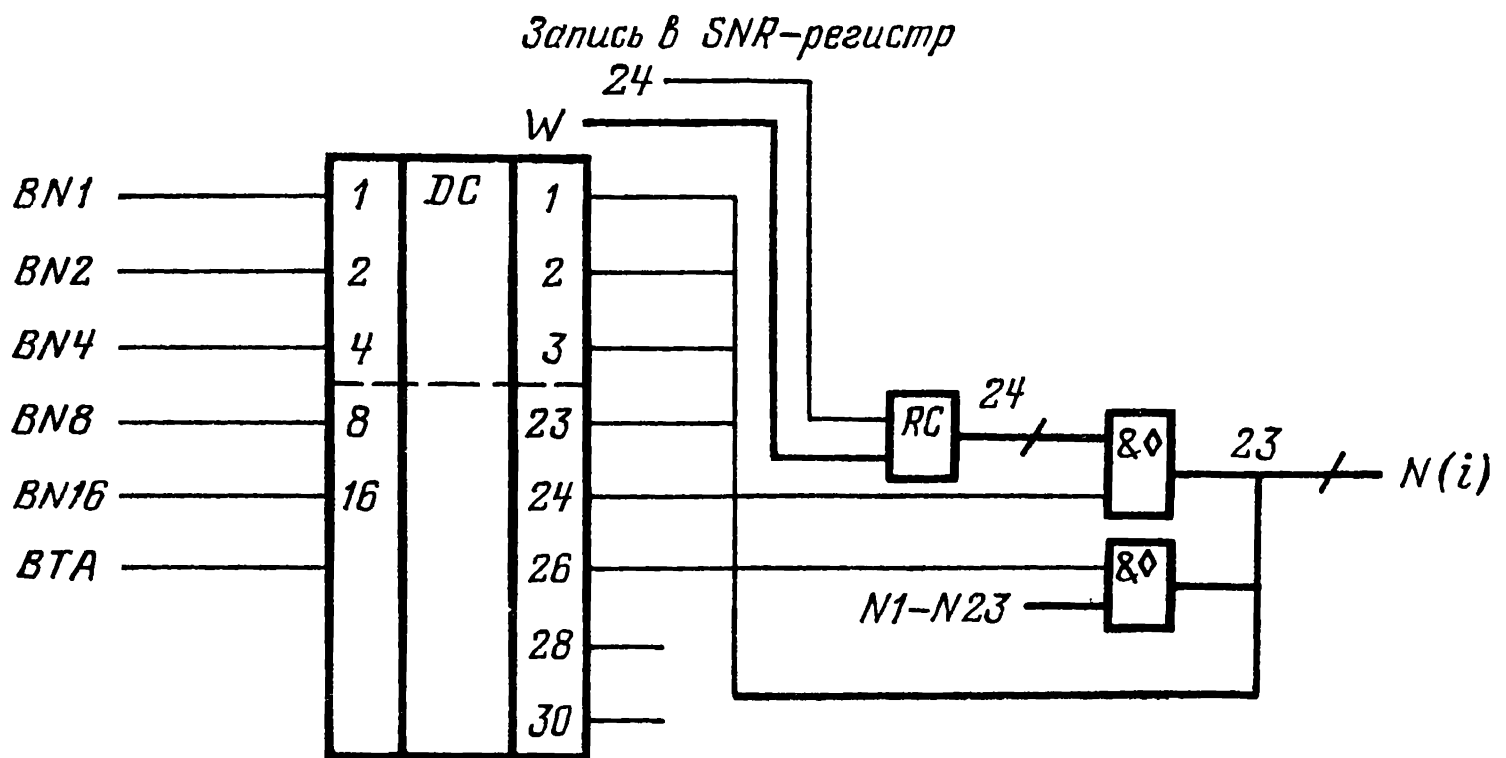


Рис. 11. Декодирование VN -шин.

ной адресации к заданной группе блоков каркаса в контроллере имеется SNR -регистр¹ (блок 3). Данные на этот регистр поступают от ЭВМ через блок управления ветвью по BRW -шинам и далее заносятся с помощью команды, сопровождаемой сигналом $N(24)$, непосредственно с W -шин на магистраль каркаса. Операции обращения ко всем блокам одновременно или к группе блоков, а если используется одновременная адресация ко всем каркасам с помощью $BCR(m)$ -шин, могут использоваться, например, для определения наличия хотя бы одного сигнала запроса в системе. Схемы прохождения и декодирования сигналов функций F и субадресов A приведены на рис. 12 и 13. Расшифрованные сигналы $F(0), F(16), F(24), F(26), F(27)$ и $A(8), A(9), A(10), A(11)$

¹ SNR — Station Number Register — регистр номеров станций.

используются для формирования неадресуемых команд контроллера.

С целью электрического разделения R и BRW -шин при чтении [группа команд чтения $\overline{F(16)}\overline{F(8)}$] и W , и BRW -шин при записи [группа команд $F(16)\overline{F(8)}$] имеются стробируемые вентили (см. блок 4 на рис. 10 и 14).

Шины W используются также для записи данных в SNR -регистр.

Сигналы запросов L (см. на рис. 10 блок 5 и рис. 15) из блока приоритетов могут быть переданы в блок управления ветвью через BRW -шины. Внешний запрос пода-

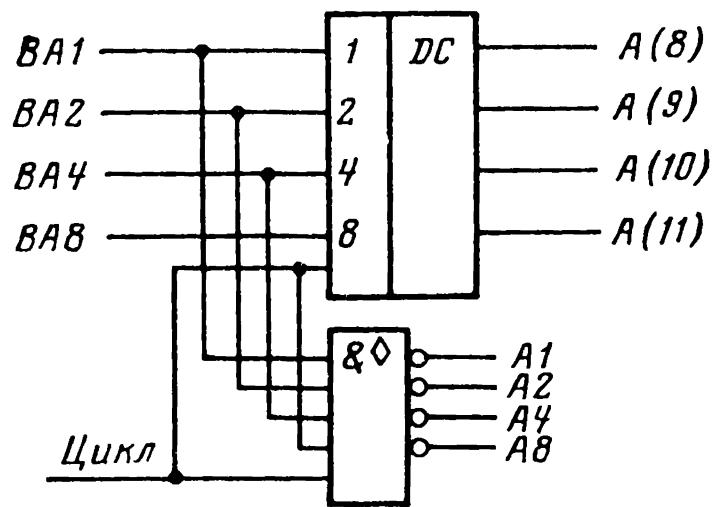
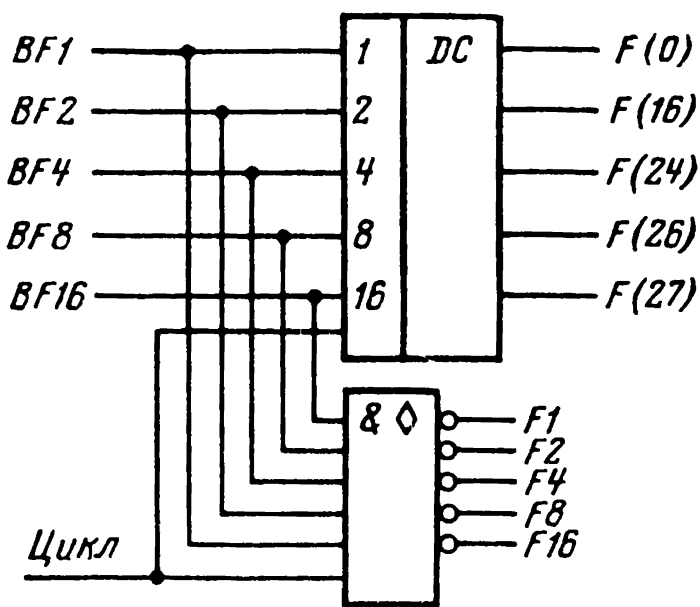


Рис. 12. Декодирование ВФ-шин. Рис. 13. Декодирование ВА-шин.

ется через разъем, расположенный на передней панели контроллера. Команда BG — запрос на операцию с сигналами заявок L поступает из блока управления ветвью. Следует отметить, что обработка сигналов запроса представляет собой довольно сложный процесс, так как от каждого каркаса может исходить 23 сигнала L (если считать, что в каркасе содержится 23 блока шириной $1M$ и каждый блок имеет один источник сигнала L). С целью задания приоритетов в каркасе имеется специальный блок приоритетов, который соединяется с контроллером при помощи 52-контактного разъема, расположенного на задней панели блока. Через этот разъем с магистрали каркаса поступают все сигналы $L(i)$, а от контроллера исходят управляющие сигналы и команды. Разводка 52-контактного разъема стандартизована. Сигналы $L(i)$ запоминаются на 24-разрядном регистре. Другая важная функциональная часть блока приорите-

тов представляет собой наборную панель, с помощью которой сигналы запросов можно сортировать и комбинировать соответствующим образом. В частности эта панель позволяет объединять все однотипные L -шины на одну GL -шину, несколько L -шин (или одну) сгруппировать на несколько GL -шин.

Наборная панель имеет 26 входов и 48 выходов. В результате ЭВМ может опрашивать (маскировать) содержимое регистра, расположенного в блоке приоритетов, и определять приоритет того или иного блока или группы блоков в каркасе. Сигналы GL поступают на магист-

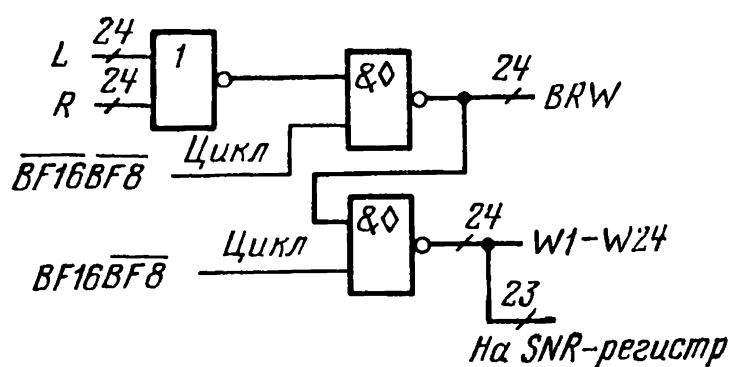


Рис. 14. Прохождение и выработка сигналов BRW .

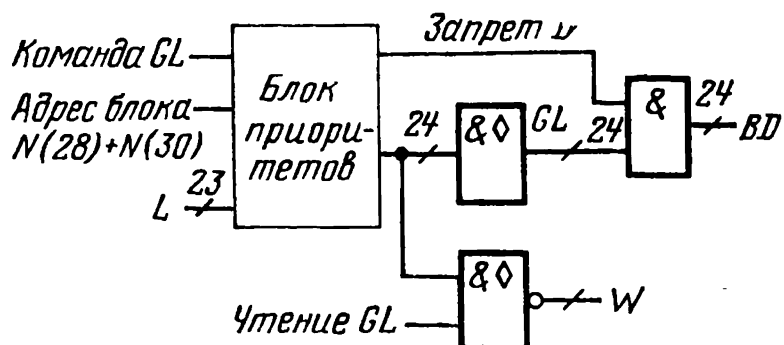


Рис. 15. Обработка сигналов L и выработка сигналов BD .

раль ветви и блок управления ветвью через BRW -шины в ответ на команду BG , поступающую из блока управления ветвью.

Следует отметить, что операция сортировки сигналов L и GL с целью идентификации значения каждого разряда GL -слова в стандарте КАМАК строго не определена и здесь разработчики и пользователи имеют свободу выбора в зависимости от конкретных задач. Можно, например, выделить семь разрядов в GL -слове для сигнализации того, какой из контроллеров каркаса готов к обмену данными. В другом случае, если считать, что в системе имеется не более чем 24 блока, которые могут вырабатывать каждый по одному сигналу L , то можно сформировать 24-разрядное GL -слово и передавать его в ЭВМ для дальнейшей обработки.

Если в каком-либо блоке имеется несколько регистров, вырабатывающих сигнал L , то для определения регистра, готового к обмену данными, можно использовать команду $F(8)$. Как уже упоминалось, в ответ на эту команду адресуемый блок выдает сигнал $Q=1$, если регистр с заданным субадресом готов к обмену.

Сигнал BQ (см. рис. 10, блок 6), передаваемый в магистраль ветви, является суммой всех сигналов Q , вырабатываемых различными источниками системы и контроллерами (рис. 16). В процессе операций, выполняемых внутри адресуемого контроллера, сигнал Q с магистрали каркаса не поступает, и это позволяет производить проверку состояния триггера, управляющего включением или выключением триггера запроса, определять состояние шины запрета I .

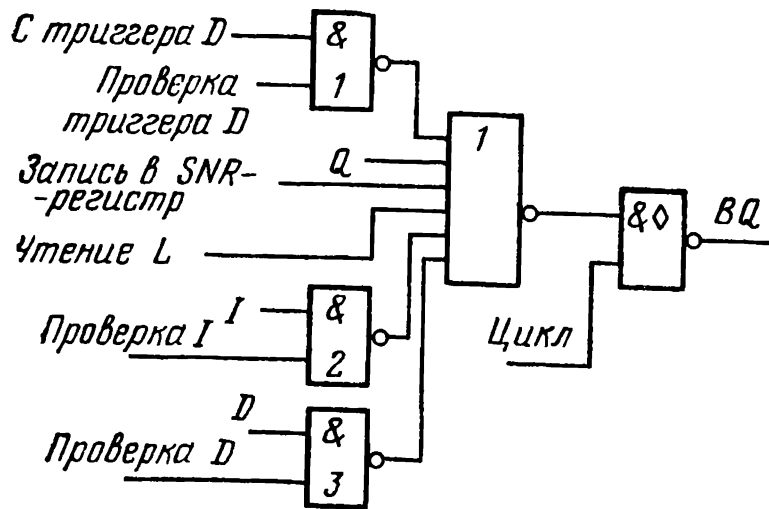


Рис. 16. Выработка сигнала BQ .

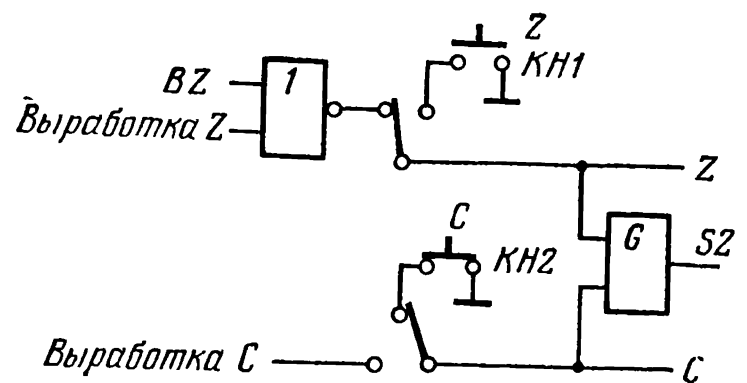


Рис. 17. Схема выработки сигналов Z и C .

При выполнении операций с блоком приоритетов и определения наличия сигнала запроса BD возможны три источника сигнала BQ :

1) в ответ на команду $C(m)N(30)A(10)F(27)$ — проверка состояния триггера, управляющего включением триггера запроса. Если триггер включен, то сигнал $BQ=1$;

2) в ответ на команду $C(m)N(30)A(0-7)F(0)$ — чтение данных из блока приоритетов;

3) при исполнении команды $C(m)F(27)N(30)A(11)$ — проверка состояния линии запроса BD . При наличии запроса $BQ=1$.

Сигнал $BQ=1$ вырабатывается также при записи данных в SNR -регистр.

Сигнал BX вырабатывается, если расшифрована команда в блоке и из адресуемого контроллера в ответ на сигнал $BSCR(m)$.

На рис. 17 изображена структурная схема выработки сигналов Z и C (см. рис. 10, блок 7). В режиме работы системы на линии с ЭВМ сигналы Z и C вырабатываются с помощью команд $C(m)F(26)N(28)A(8)$ и

$C(m)F(28)N(28)A(9)$ соответственно. В автономном режиме эти сигналы вырабатываются вручную с помощью кнопки (на рис. 10, блок 8). На рис. 18 представлена структурная схема выработки и прохождения сигнала I — «Запрет». Этот сигнал может поступать через разъем, расположенный на передней панели блока. В режиме работы с ЭВМ выработкой сигнала I управляет специальный триггер (на рис. 10, блок 9), который устанавливается в соответствующее положение с помощью команд $C(m)F(26)N(30)A(9)$ и $C(m)F(24) \wedge N(30)A(9)$. Состояние I -шины может быть проверено командой $C(m)F(27)N(30)A(9)$ и если I -шина задействована на магистраль ветви выдается сигнал $Q=1$.

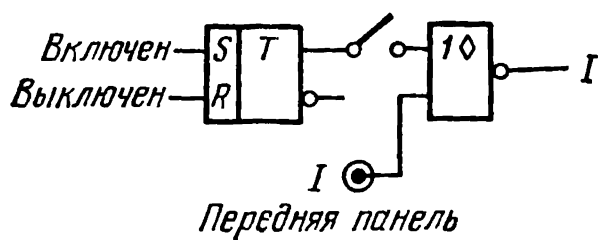


Рис. 18. Схема выработки и прохождения сигнала I .

Синхронизация контроллера с блоком управления

Цикл операции на магистрали ветви начинается сигналом VTA , который поступает в адресуемый контроллер и запускает генератор, вырабатывающий сигналы V , $S1$

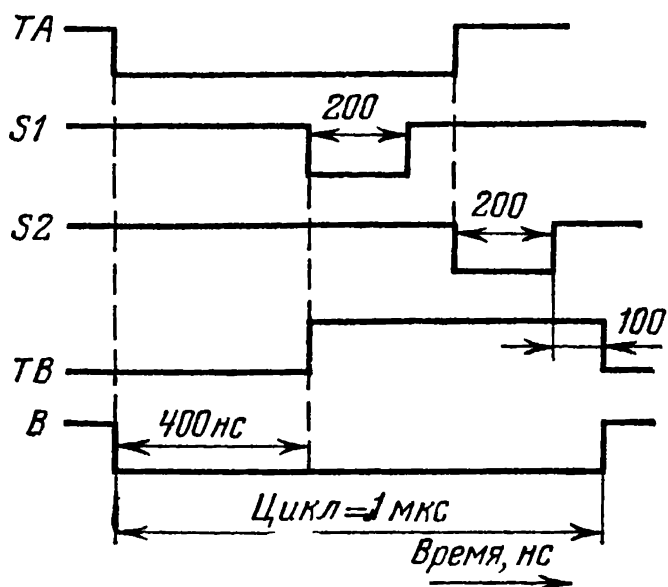


Рис. 19. Временная диаграмма работы схемы синхронизации контроллера.

$S2$. Временная диаграмма работы блока синхронизации (блок 10 на рис. 10) контроллера показана на рис. 19 (в контроллере сигналы VTA и VTB имеют обозначение TA и TB). Через 400 нс после начала сигнала TA генерируются сигналы $S1$ и TV . Последний поступает на магистраль ветви и оповещает блок управления ветвью, что в адресуемом контроллере и на магистрали каркаса выполняется операция. Конец

сигнала VTB подтверждает завершение операции в контроллере, и блок управления ветвью может начинать новый цикл. Таким образом, взаимодействие блока управления ветвью с контроллерами происходит по прин-

ципу «запрос — ответ». Это связано с тем, что каркасы в системе могут находиться на различных расстояниях от блока управления ветвью, и поэтому сигналы $VTB1—VTB7$ поступают в него с различными задержками. Операция на магистрали ветви длится 1,5 мкс.

На рис. 20 изображена временная диаграмма выполнения операции на магистрали ветви. Цикл одной операции на магистрали ветви разделяется на четыре фазы. В верхней части рисунка изображены временные соотношения на магистрали ветви, в средней части схематично показаны задержки соответствующих сигналов, поступающих в адресуемый контроллер, а в нижней представлены временные соотношения в адресуемом контроллере.

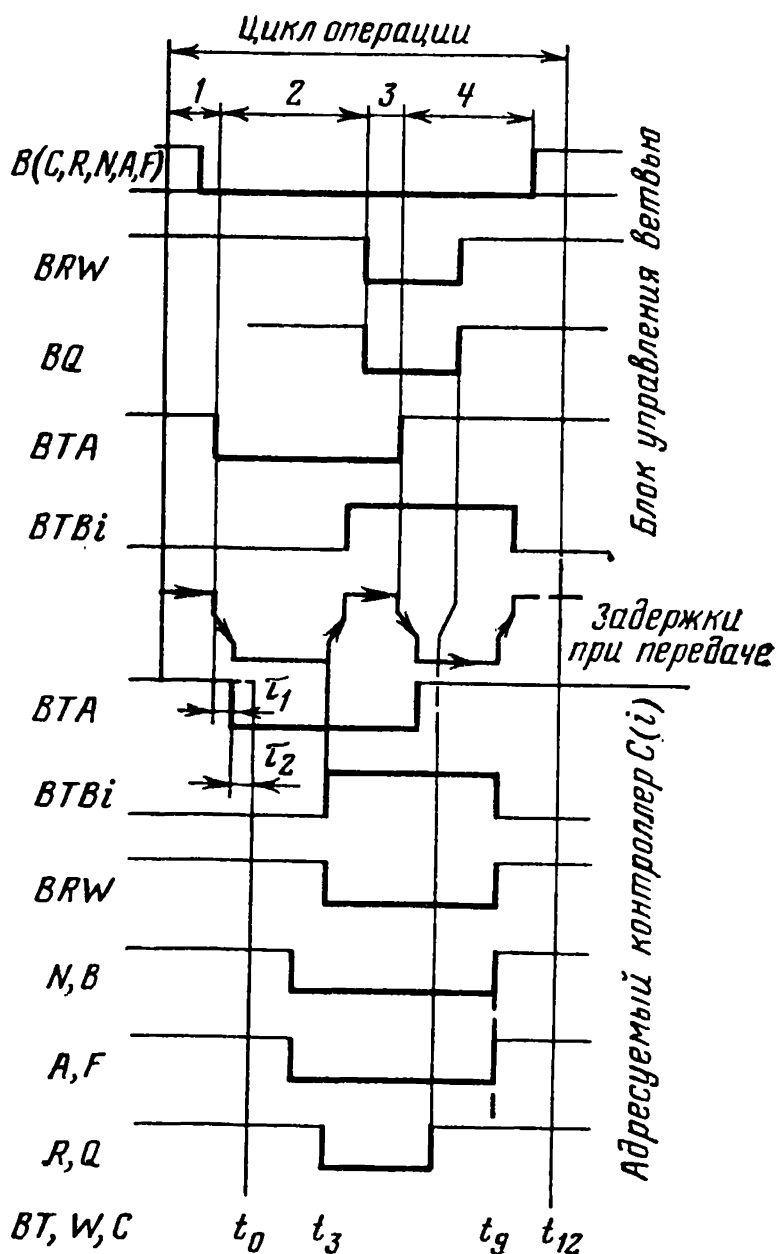


Рис. 20. Временная диаграмма выполнения операции чтения на магистрали ветви.

τ_1 — задержка при передаче сигналов от блока управления ветвью в контроллер; τ_2 — задержка в контроллере.

ветвью посылает сигнал BTA , который также поступает на адресуемый контроллер с задержкой.

В течение второй фазы адресуемый контроллер принимает сигнал BTA и в момент времени t_0 начинает в соответствии с кодом команды операцию на магистрали каркаса. Через 400 нс после начала сигнала BTA в адресуемом контроллере вырабатывается сигнал $S1$ и от-

ветный сигнал BTB (момент времени t_3 на рис. 20). На R -линиях появляются сигналы данных, которые контроллер преобразует в сигналы BRW .

В течение третьей фазы блок управления ветвью принимает информацию с BRW -линий и этим заканчивается сигнал BTA .

В течение четвертой фазы в контроллере вырабатывается сигнал $S2$ и заканчивается прием данных в блоке управления ветвью. В момент времени t_9 завершается операция на магистрали каркаса и контроллер с помощью элементов I изолирует R -шины от BRW -шин.

Аналогично выполняется команда записи и чтения сигналов Q и X . Последовательность выполнения команды чтения данных из блока приоритетов состоит в том, что вместо команды чтения блок управления ветвью посылает команду BG .

5. ЛОГИЧЕСКИЙ СТАНДАРТ ДЛЯ ПОСЛЕДОВАТЕЛЬНОЙ МНОГОКАРКАСНОЙ СИСТЕМЫ

Широкое внедрение последовательных методов передачи до недавних пор сдерживалось низкой скоростью передачи, особенно при большом числе разрядов передаваемого сообщения. Однако в настоящее время положение изменилось. Прогресс, достигнутый в области создания интегральных схем сопряжения (передатчиков и приемников дискретных данных), позволяет проектировать быстродействующие последовательные и параллельно-последовательные линии передачи, у которых тактовая частота может составлять 10 МГц и выше, что вполне достаточно для многих применений. Кроме того, последовательные линии передачи имеют много преимуществ перед параллельными: уменьшаются взаимные помехи, характерные для кабелей с большим числом параллельных линий, устраняется проблема относительных временных сдвигов между импульсами в отдельных линиях (отпадает необходимость в строб-импульсах). Поскольку в последовательных системах необходима всего одна передающая линия, то оправдано применение коаксиального кабеля, который при согласованной линии несколько снижает чувствительность к внешним помехам. Применение последовательной системы передачи данных упрощает аппаратуру для обнаружения ошибок.

ПБУ, попадают в нужный адрес. В свою очередь ПБУ управляется либо от ЭВМ, либо от генератора команд. Данные, поступающие из адресуемого i -го ПКК, проходят через цепочку от $(j+1)$ -го ПКК до n -го ПКК на вход ПБУ. Последовательная система рассчитана на работу с удаленными каркасами и объектами. С целью увеличения надежности и обеспечения высокого быстродей-

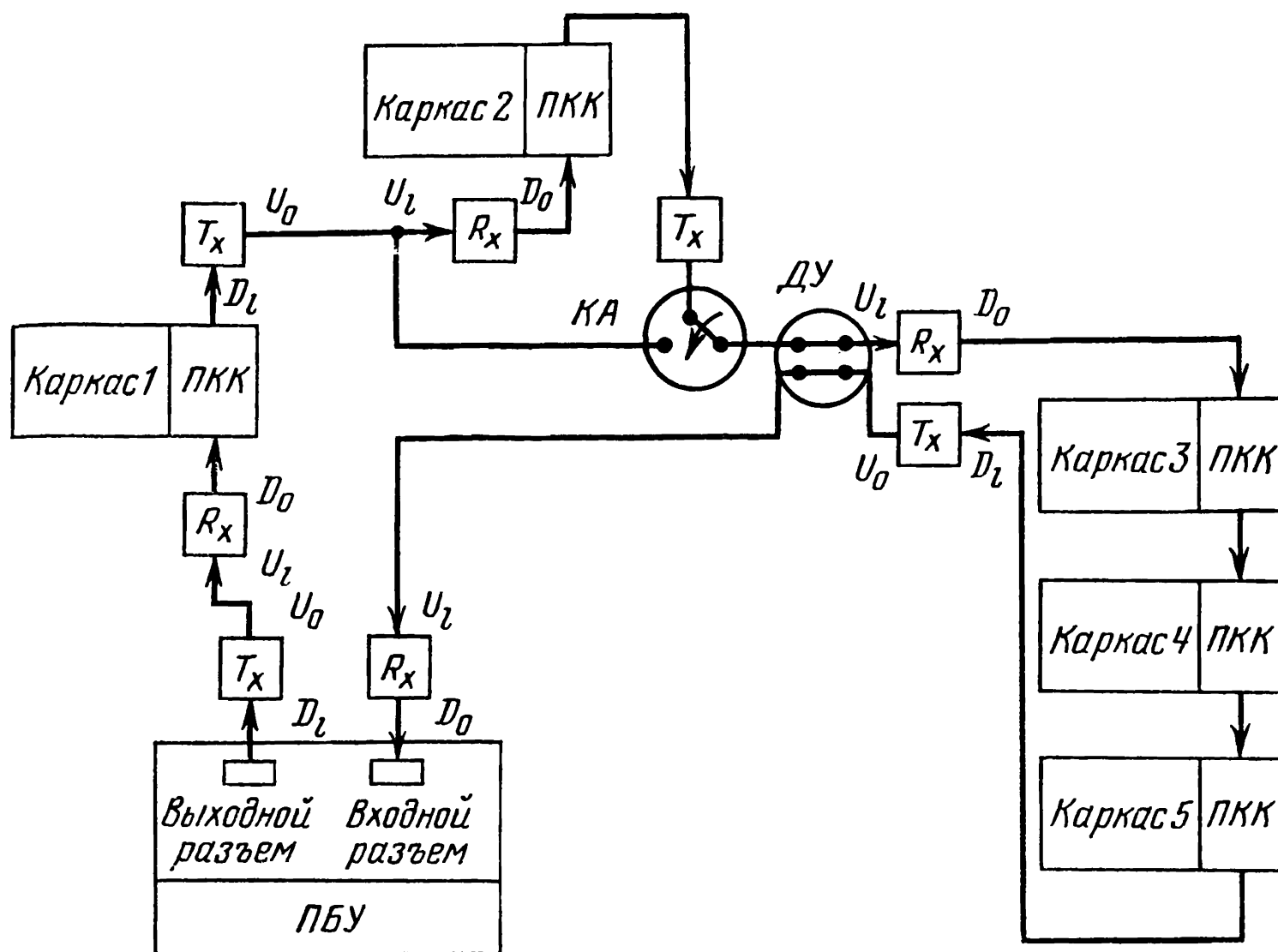


Рис. 22. Подключение дополнительных внешних устройств к последовательной системе.

ствия в ПМ используются балансная линия передачи. Передатчик должен иметь дифференциальный выход и обеспечивать ток 20 мА в линии, нагруженной на сопротивление 100 Ом. Приемник должен обеспечивать усиление дифференциального сигнала 25 мВ при вычитании синфазной помехи в ± 3 В по отношению к земляной шине. В процессе наладки и эксплуатации системы может появиться необходимость в подключении к системе контрольной аппаратуры (КА) или дополнительных устройств (ДУ) типа телетайпа, модема и др. В результате могут образоваться локальные петли (сегменты), содержащие определенное число каркасов. Дополнительные

устройства могут иметь логический и электрический стандарт, отличный от стандартов, принятых в ПС. В связи с этим стандартный вход, характерный для ПС, обозначается символом D_l , а нестандартный вход обозначается символом U_l . На рис. 22 в качестве примера изображена структурная схема ПС, на которой условно изображены устройства, имеющие нестандартные выходы: T_x — передатчики и R_x — приемники данных. Как видно из рисунка, устройства, сопрягающиеся непосредственно с ПКК, должны иметь стандартный выход D . В кружках условно показаны дополнительные устройства, одно из которых образует локальную цепь, состоящую из каркасов 1 и 2; другое устройство подключено непосредственно в цепь всей системы. Локальная цепь может образовываться также с целью сохранения работоспособности ПС в случае отключения питания на удаленном объекте или обрывов в последовательной цепи. Одним из неизменных условий, предъявляемых к нестандартным устройствам, подключаемым к ПМ, является то, чтобы они содержали в себе блоки-адаптеры, которые подобно ПКК могли бы ретранслировать сообщения вдоль ПМ и осуществлять синхронные ПС.

Типы и структуры сообщений

Отметим, что применяемые ранее обозначения, принятые для сигналов и линий для магистрали каркаса, используются и в ПМ, с той лишь разницей, что перед соответствующим обозначением помещается буква S (от английского слова *serial* — последовательный).

Возможны три типа сообщений в ПС:

1) сообщение типа «Команда», несущее коды SC , SN , SA , и код 24-разрядного числа $SW1—SW24$, если используется команда записи $(SF16\overline{SF8})=1$;

2) сообщение типа «Ответ», которое выдается адресуемым ПКК после того, как он опознал свой адрес;

3) сообщение типа «Запрос», которое генерируется готовым к обмену числами ПКК и поступает на ПМ только после того, как адресуемый ПКК сформировал сообщение типа «Ответ».

Независимо от способа передачи (разрядами по одной линии или байтами по восьми линиям) самостоятельной единицей сообщения является формат, состоящий из 10 или 11 разрядов. На рис. 23 изображен формат сооб-

щения. Первый разряд (слева на рисунке) является стартовым; далее следует восемь информационных разрядов. Заканчивается формат одним или двумя стоповыми разрядами. Предпочтение отдается 10-разрядному формату. Стартовый разряд всегда находится в состоянии логического нуля, а стоповые разряды наоборот, всегда находятся в состоянии логической единицы. Пауза между сообщениями заполняется стоповыми разрядами и очевидно, что при длительной паузе число стоповых разрядов может быть достаточно большим. Переход сигнала на линии из состояния логической единицы в состояние логического нуля воспринимается на приемной стороне как начало стартового разряда сообщения или отдельного байта. Таким способом осуществляется прием и синхронизация сообщений в ПС. Тактовые импульсы генерируются ПБУ непрерывно. Сигналы, соответствующие границам сообщения, вырабатываются в адресуемом ПКК.

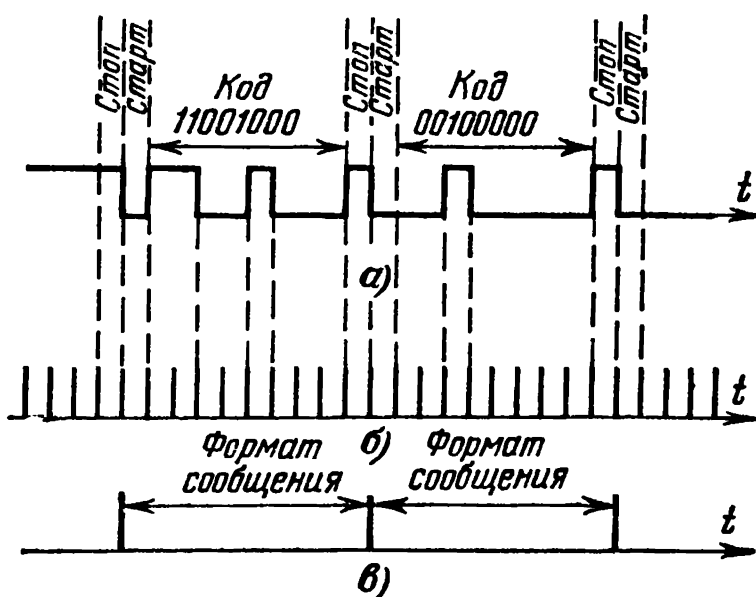


Рис. 23. Структура формата сообщения.

а — формат сообщения; *б* — тактирующие сигналы; *в* — сигналы ПКК, ограничивающие размеры сообщения.

Сообщение типа «Команда»

Рассмотрим подробнее структуру сообщений. Команды могут состоять из пяти байтов (команды чтения и управления) или из девяти байтов (команды записи). На рис. 24 изображена структура команды максимальной длины. Первые шесть разрядов в байте отводятся для кодирования команд и чисел. Седьмой разряд равен 0. Восьмой разряд является контрольным и содержит результат суммы по модулю 2 содержимого соответствующей строки. При четном числе единиц в строке содержимое восьмого разряда равно единице, при нечетном числе единиц в строке контрольный разряд равен нулю.

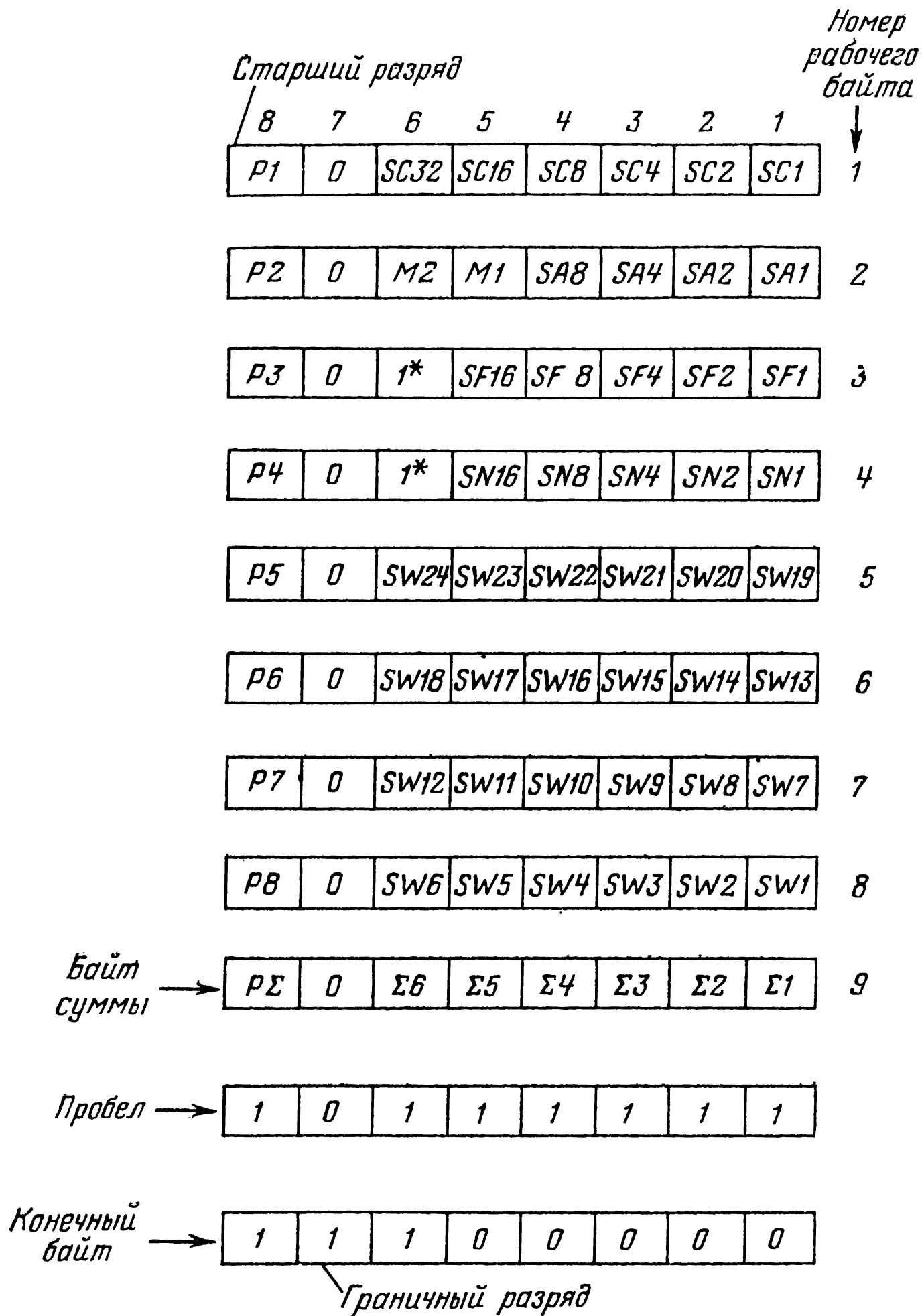


Рис. 24. Структура сообщения типа «Команда».

Шестой и пятый разряды второго байта M_2 и M_1 формируют тип сообщения. Если передается команда — содержимое этих разрядов равно нулю. Шестой разряд в третьем и четвертом байтах является резервным и обозначается 1. Назначение остальных разрядов в первом—восьмом байтах видно из рисунка. Характерным является девятый байт, в первых шести разрядах кото-

рого содержится результат суммы по модулю 2 соответствующих разрядов первых восьми байтов (результат суммы соответствующих столбцов), причем содержимое этих разрядов равно единице, если сумма по модулю 2 соответствующих разрядов равна единице, и равно нулю, если эта сумма равна нулю.

Для обнаружения ошибок в ПС используется слегка модифицированный геометрический код, так как байты пробела и граничный байт имеют определенный код и поэтому не охвачены проверкой на наличие в них ошибок при передаче. Использование геометрического кода позволяет обнаруживать в сообщении одиночные, двойные и тройные ошибки и даже пакет ошибок длиной до 9 включительно, исключая старт-стоповые разряды. Байт сообщения, содержащий в себе поверочные разряды, получил название «байта суммы». Следом за байтом суммы ПБУ посылает один или несколько байтов пробела, которые имеют определенный код 10111111, для того, чтобы адресуемый ПКК успел сформировать и передать ответные сообщения в ПБУ, прежде чем ПБУ передаст следующую команду. Минимальное число байтов пробела (ожидания) зависит от времени выполнения операции в адресуемом ПКК и числа байтов, содержащихся в ответном сообщении, и может быть вычислено из выражения $N_{б.п} = Tv + (3 \text{ или } 7)$, где $N_{б.п}$ — число байтов пробела; T — время выполнения операции в адресуемом ПКК, включая и время выполнения операции на магистрали каркаса; v — скорость передачи, байт/с. Выбор чисел 3 или 7 в вышеприведенном выражении обусловлен тем, что ответное сообщение может состоять из трех или семи байтов.

Наконец, сообщение типа «Команда» завершается конечным байтом, который имеет определенный код 11100000, причем седьмой разряд этого байта в отличие от всех других байтов сообщения равен единице и носит название граничного разряда. Граничный байт генерируется ПБУ также в течение интервала времени между сообщениями. Эта процедура необходима для синхронизации системы в целом, так как именно в седьмом разряде граничного байта содержится единица. Если между сообщениями образуется пауза, то ПБУ с целью синхронизации продолжает генерировать байты, которые по своей структуре аналогичны граничному байту, но называются байтами ожидания.

Сообщение типа «Ответ». Сообщение типа «Ответ» (рис. 25) выдается только адресуемому ПКК и может состоять из трех или семи байтов. Ответное сообщение состоит из трех байтов в двух случаях:

1) при выработке сигнала SQ в ответ на команды записи и управления;

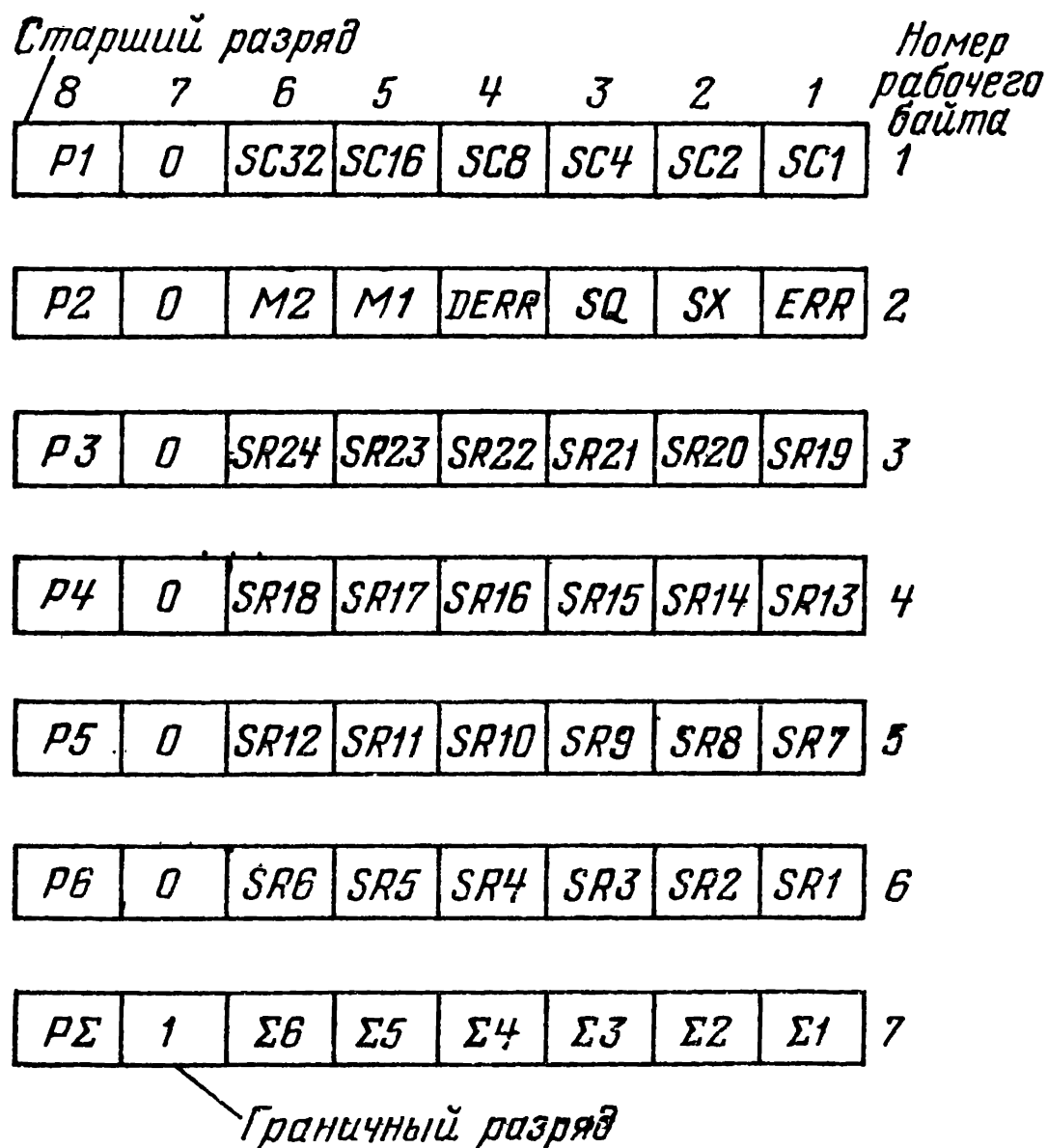


Рис. 25. Структура сообщения типа «Ответ».

2) в случае обнаружения ошибки в принятом сообщении; при этом считается, что команда в адресуемом ПКК не расшифрована и содержимое разрядов, несущих сигналы SQ и SX , равны нулю.

В этом случае в первом разряде второго байта, имеющем стандартное обозначение ERR , содержится единица. В остальных случаях содержимое этого разряда равно нулю. Четвертый разряд второго байта, имеющий стандартное обозначение $DERR$, содержит результат обнаружения ошибки, полученной при проверке сообщения на один цикл ранее принятого в адресуемом ПКК. Это облегчает проведение контроля работы системы и об-

наружение ошибки при исполнении команды в циклическом режиме.

Сообщение типа «Запрос». Запросы из ПКК передаются только в интервале времени между сообщениями типа «Команды». Для обеспечения такого режима работы ПС запросы из ПКК не выдаются до тех пор, по-



Рис. 26. Структура сообщения типа «Запрос».

ка адресуемый ПКК не получит последний байт. Ответное сообщение указывает, какой из ПКК требует обслуживания. На рис. 26 изображена структура сообщения типа «Запрос». Оно состоит из трех байтов. В первом байте содержится адрес каркаса, который требует обслуживания.

В пяти разрядах второго байта формируется код *SGL1—SGL5*, определяющий источники запросов. Например, эти разряды могут нести в себе двоичный код номера блока, готового к обмену числами. Шестой разряд второго байта содержит единицу, которая является сообщением типа «Запрос». Содержимое седьмого разряда может быть произвольным. Заканчивается данное сообщение байтом, содержащим контрольные и граничный разряды.

Последовательный контроллер каркаса

С целью стандартизации ПКК должен удовлетворять определенным требованиям. Как и контроллер обычного каркаса, он занимает одно управляющее и одно рабочее место в каркасе. Ширина ПКК предпочтительна 2М. На

передней панели ПКК должны быть предусмотрены следующие установочные детали:

- 1) два 25-контактных разъема с гравировкой «Вход» и «Выход», имеющие стандартную разводку;
- 2) две кнопки для выработки вручную сигналов Z и C ;
- 3) тумблер для переключения режимов работы «Автономный режим» и «Работа на линии»;
- 4) цифровой набиратель для задания вручную номера каркаса в десятичной системе счисления.

Для удобства работы можно предусмотреть световую индикацию режимов работы: отсутствие синхронизации, наличие запроса, состояние I -шины и др.

На задней панели ПКК необходимо предусмотреть 52-контактный разъем для связи ПКК с блоком шифровки приоритетов.

Структурные схемы ПКК могут в деталях отличаться друг от друга в зависимости от конкретных применений. Основная трудность при построении ПКК — создание простых и эффективных схем синхронизации сообщений и обнаружения ошибок. Одним из путей построения простого ПКК является упрощение структуры сообщения и ограничение в пределах допустимого режимов работы. Так, в [9] сообщается о разработке ПКК для поразрядной передачи данных, причем каждый байт рассматривается как самостоятельное сообщение, у которого 3—4 разряда предназначены для кодирования содержимого данного байта. Например, для кодирования номера каркаса в такой системе остается четыре разряда, что позволяет адресоваться к 15 каркасам. Этого вполне достаточно для многих применений. Таким образом, каждый из сигналов (C , N , A , F , W , Q и R и другие) имеет свой ключ в байте, закодированный в двоичной системе, что позволяет ПКК и ПБУ опознавать содержимое соответствующего байта.

Однако каждый ПКК, разработанный для ПС, должен содержать в себе характерные схемы, присущие данному стандарту. Такими схемами являются:

- 1) схемы преобразования последовательного кода в параллельный и наоборот;
- 2) схемы синхронизации и распознавания сообщений;
- 3) генератор импульсов для внутренней синхронизации и выполнения операций внутри ПКК;

- 4) схемы для обнаружения ошибок;
- 5) схема сопряжения ПКК с магистралью каркаса (выработка сигналов N, F, A, W, Z, C, I и прием сигналов L, Q, R и др.);
- 6) статусный регистр для запоминания сигналов L, C, SX, SQ , сигналов ошибки и задания режимов работы ПКК;
- 7) ПКК должен иметь схемы для кодирования и выполнения внутренних команд: $SN(30)SA(0)SF(1)$ — чтение статусного регистра; $SN(30)SA(0) \vee SF(23)$ — селективный сброс статусного регистра и др.

6. ЭЛЕКТРИЧЕСКИЙ СТАНДАРТ

Обязательными источниками питания являются $+6, -6, +24$ и -24 В. Дополнительные шины питания вводятся в связи со специальными требованиями, например для совместимости со стандартом NIM. К ним относятся шины питания $+12, -12, +200$ и 117 В переменного тока.

В системе КАМАК стандартизации подлежат уровни напряжения питания, допустимые токи источников питания и токи на контактах. Требования к источникам питания приведены в табл. 2. Эти требования должны выполняться в наихудших условиях (температура, нагрузка и др.).

Таблица 2

Требования	Напряжение, В	Допустимое отклонение от номинального	Номинальный ток, А	
			в блоке*	в каркасе**
Основные	+24	$\pm 0,5\%$	1	6
	+6	$\pm 2,5\%$	2	25
	-6	$\pm 2,5\%$	2	25
	-24	$\pm 0,5\%$	1	6
Дополнительные	+200	+60 В, -20 В	—	0,1
	+12	$\pm 0,5\%$	Не стандартизованы	
	-12	$\pm 0,5\%$	»	
	117***	$\pm 10\%$	—	0,5

* Ток через контакты должен быть 3 А, мощность рассеяния 8 Вт.
 ** Мощность рассеяния без вентиляции составляет 200 Вт.
 *** 43—63 Гц при использовании изолирующего трансформатора.

Для питания логических элементов внутри блока необходимо предусмотреть цепи питания $+5,2$; $-5,2$ В (для интегральных микросхем) и $+3,5$ В (уровень ТТЛ). Эти номиналы напряжения являются наиболее употребительными в системе КАМАК. Для получения этих номиналов напряжения из стандартных напряжений ± 6 В применяются гасящие цепочки, состоящие из кремниевых диодов или транзисторов в диодном

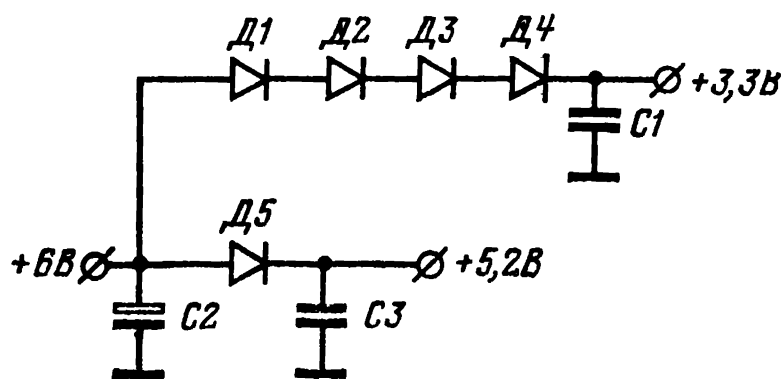


Рис. 27. Гасящие диодные цепочки для получения напряжения питания в блоке $+5,2$ и $+3,3$ В.

включении. Если блок имеет ширину передней панели $1M$, то эти цепочки должны быть малогабаритными. Учитывая, что типовой блок потребляет значительную мощность, на печатной плате блока помещают несколько гасящих цепочек, каждая из которых рассчитана на питание

в среднем 10 корпусов микросхем типа ТТЛ. Ток в такой цепи составляет $100-120$ мА. В качестве диодов могут применяться малогабаритные выпрямительные диоды или стабилитроны типа Д814А и др.

Если блок имеет ширину $2M$ и более, то можно использовать одну гасящую цепочку с мощным выпрямительным диодом, которая выполняет роль и развязки по питанию (рис. 27). При расчете развязывающего конденсатора емкости предполагается, что источники питания высококачественны и помехами, возникающими по цепям источников питания, можно пренебречь. Основной вклад в помеху, возникающую в цепях питания, вносят токи, протекающие в момент переключения логических схем. В этом отношении характерны схемы типа ТТЛ, которые при переключении потребляют гораздо большую мощность, нежели микросхемы типа ДТЛ и схемы с эмиттерной связью. Увеличение тока при переключении в схеме ТТЛ приводит к кратковременному изменению тока в цепи питания и заземления, что эквивалентно появлению внутренних импульсных помех в указанных цепях. В [66] приводятся номограммы для расчета развязывающей емкости в цепи пита-

ния логических интегральных схем. С достаточной для инженерных расчетов точностью значение емкости C можно рассчитать по формуле

$$C = \frac{I}{\Delta U \Delta T},$$

где I — амплитуда тока, протекающего через цепь питания группы интегральных схем; ΔU — скачок напряжения на источнике питания в момент переключения; ΔT — время переключения из логического состояния «единица» в логическое состояние «нуль». Рассмотрим численный пример. Пусть $I = 20$ мА, $\Delta U = 0,3$ В и $\Delta T = 12$ нс. При этих условиях развязывающая емкость должна быть равна 800 пФ.

Практика работы с каркасами КАМАК показала, что отсутствие специально разработанных мощных источников питания доставляет много неприятностей, так как приходится секционировать шины питания одного номинала и питать их от нескольких маломощных источников. Это обстоятельство существенно влияет на надежность системы. Особую опасность представляют пробой проходных транзисторов в источниках напряжения, так как в этом случае напряжение на выходе стабилизатора может возрасти в 2—3 раза. Поэтому необходимо предусматривать схемы защиты по напряжению.

Для питания индикаторных ламп типа Ин-2 необходим источник напряжения $+200$ В. Учитывая небольшую мощность, потребляемую блоком индикации (15 мА), имеет смысл внутри блока индикации поместить специальную (на основе блокинг-генератора) схему преобразования напряжения из $+6$ В в $+200$ В (рис. 28). Такая схема занимает мало места в блоке и тем самым исключаются случайные подсоединения источника $+200$ В к цепям с другими номиналами напряжения на магистрали каркаса [67]. Номиналы напряжения ± 24 В потребляются блоками, со-

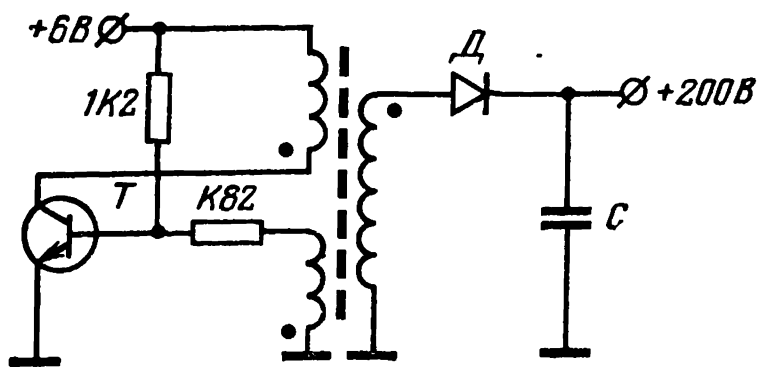


Рис. 28. Схема для питания индикаторных газонаполненных ламп.

держащими линейные схемы, и поэтому в целях надежности имеет смысл группировать подобные блоки с тем, чтобы только на эти блоки подавать напряжение свыше 6 В. В этом случае приходится отклоняться от стандартной разводки питания, но зато сводятся к минимуму случайные соединения различных номиналов напряжения. Например, станции с 22-й по 25-ю занимают контроллеры, которые, как правило, потребляют ток от источника ± 6 В, и поэтому, очевидно, не имеет смысла на эти позиции подключать шины питания с напряжением других номиналов.

Глава вторая

СТРУКТУРНЫЕ СХЕМЫ БЛОКОВ И МАГИСТРАЛИ В СТАНДАРТЕ КАМАК

7. КЛАССЫ БЛОКОВ

В настоящее время система блоков в стандарте КАМАК широко применяется в различных областях науки и техники, причем блоки

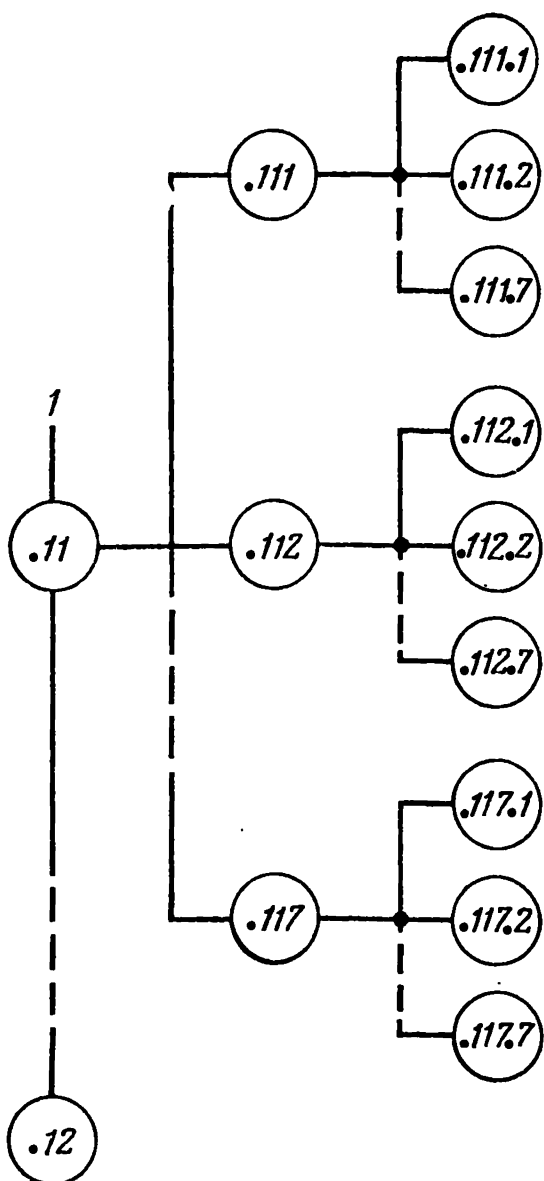


Рис. 29. Фрагмент дерева классификации блоков.

изготавливаются и внедряются как коллективом научных организаций (научные центры США, Англии, ПНР, ВНР и др.), так и известными фирмами [14—38]. Уже изготовлено свыше 100 типов блоков, отличающихся по своему назначению, параметрам, конструктивному оформлению и выполняемым функциям. Например, известно много типов контроллеров, счетчиков, преобразователей информации и т. д. Учитывая наличие большого количества различных по своему назначению и принципу действия блоков, имеет смысл разделить их на классы.

Имеется ряд предложений относительно классификации блоков. В Лаборатории высоких энергий Объединенного института ядерных исследований цифровые блоки в стандарте КАМАК разделены на шесть классов [15]. Представляет интерес классификация, предложенная в CERN [19], где все блоки, системы, приспособления, математическое обеспечение и документация разделены на пять классов следующим образом:

0 — документация, математическое обеспечение, руководства и др.;

1 — блоки для приема и обработки данных;

2 — блоки сопряжения с ЭВМ;

3 — блоки и устройства контроля;

4 — каркасы, источники питания, компоненты, приспособления и т. п.

В принятой классификации, например, старшая цифра характеризует принадлежность данного блока к определенному классу. Точка перед цифрой, характеризующей класс, обозначает, что в будущем возможно увеличение числа классов. Каждый класс блоков разделяется на подклассы, которые в свою очередь разделяются на группы и т. д. Например, цифрой 11 обозначен подкласс счетчиков, цифра 111 характеризует обыкновенные двоичные счетчики. Далее возможны модификации двоичных счетчиков по числу независимых в блоке пересчетных схем. Например, блоку, содержащему одну пересчетную схему, можно присвоить номер .111.1; сдвоенный двоичный счетчик может иметь номер .111.2 и т. д. Таким образом, вторая цифра после старшей десятичной цифры характеризует общее функциональное назначение прибора, следующая менее значащая цифра обозначает возможную его модификацию. Например, цифрами .121 и .122 обозначены соответственно регистры без памяти (вентили) и регистры с памятью и т. д. На рис. 29 изображена верхняя часть дерева классификации первого класса блоков.

Преобразователи информации

Аналого-цифровые преобразователи (АЦП) являются, пожалуй, самыми распространенными приборами в электронике.

Наибольшее распространение получила простая схема преобразования линейного разряда конденсатора в серию импульсов, предложенная Вилкинсоном, так как в этом случае достигается малая дифференциальная и интегральная нелинейности.

Фирма ЕКСО [24] разработала два типа АЦП на 256 и 4096 каналов. Счетчики смонтированы на одной плате с преобразователем. Диапазон входных амплитуд ± 5 В.

Разработан АЦП последовательного счета повышенной точности и с высоким быстродействием [14]. Число каналов составляет 8192 и 16 384, частота генератора соответственно составляет 100 МГц и 200 МГц. Конструктивно блок оформлен в стандарте NIM и в стандарте КАМАК. Основные характеристики прибора: интегральная нелинейность $\pm 1,5 \cdot 10^{-4}$; дифференциальная нелинейность при частоте генератора 100 МГц $\pm 0,3\%$ (для 99% каналов); температурная стабильность $5 \cdot 10^{-5}/^\circ\text{C}$; диапазон входных амплитуд 0,1—10 В; мертвое время $4 + 1/200$ мкс для частоты $f = 200$ МГц.

С целью увеличения быстродействия обработки информации в последнее время находят широкое применение АЦП с поразрядным взвешиванием. Применение АЦП в микромодульном исполнении позволяет создавать блоки шириной 1М, содержащие до восьми каналов преобразования с точностью преобразования не хуже 0,5% и временем 4—5 мкс.

Цифро-аналоговые преобразователи (ЦАП) находят широкое применение в системах обработки и визуального представления информации. Достаточно назвать такие области применения, как дисплей, автоматическое управление параметрами электронных приборов,

экспериментальных установок и т. д. Поэтому в настоящее время разработаны несколько типов преобразователей, отличающихся точностью преобразования, быстродействием и функциональными возможностями. В литературе известны быстродействующие 16-разрядные ЦАП повышенной точности 0,004% и стабильностью 0,0002% [16, 17].

Цифро-аналоговый преобразователь фирмы SEN имеет 6-разрядный регистр и выполнен в каркасе шириной 1М. Время преобразования составляет 1 мкс, диапазон выходного напряжения 0—5 В на нагрузке 50 Ом. Используемые функциональные коды: $F(0)$ и $F(16)$ [18]. В CERN разработаны два типа преобразователей. Они используются для управления дисплеями. Преобразователь типа 030 имеет следующие характеристики [18]: число разрядов 10; погрешность менее 0,25%; диапазон выходного напряжения 0—1 В; время преобразования 30 мкс.

В принципиальной схеме ЦАП обычно используются интегральные микросхемы и резистивная сетка типа $R-2R$ в монолитном исполнении. Конструктивно ЦАП выполнен в каркасе шириной 2М. Схема ЦАП содержит два 10-разрядных регистра (x -регистр и y -регистр).

Преобразователь типа 052 имеет такие же характеристики, как и преобразователь типа 030, с той лишь разницей, что он содержит дополнительную схему для получения горизонтальных и вертикальных линий и используется как генератор векторов. Фирма SEN изготавливает целый комплекс блоков в стандарте КАМАК, предназначенных для управления дисплеями. В эту систему входят следующие блоки: блок управления дисплеем со встроенной логикой для светового пера, генератор знаков, генератор векторов, блок управления для дисплея с запоминанием.

В настоящее время ЦАП выпускаются в интегральном исполнении с широким диапазоном точности и стабильности преобразования цифрового кода от 6 до 16 двоичных разрядов [17].

Преобразователи ЦАП и АЦП обеспечивают замкнутый цикл управления. Эти приборы широко используются также для снятия характеристик спектрометрических трактов экспериментальных установок, автоматического изменения с помощью ЭВМ параметров электронных приборов и т. д. [20, 21].

При передаче данных из рабочих блоков на десятичный индикатор или цифropечать необходимо использовать преобразователь кодов двоичных чисел в двоично-десятичные (ПДД). Наибольшее распространение в системе КАМАК получил метод преобразования двоичных чисел в двоично-десятичные путем сдвига двоичного числа с последующей коррекцией сдвигаемого числа [23]. Данный метод позволяет преобразовывать 24-разрядный двоичный код в 32-разрядный двоично-десятичный код за 15 мкс при частоте сдвигаемых импульсов 5 МГц. Если применить для преобразования двоичного кода в двоично-десятичный специально изготавливаемые для этих целей комбинационные схемы, то время преобразования можно существенно сократить.

Для проведения экспериментов на линии связи с ЭВМ в реальном масштабе времени применяются преобразователи цифра — время (ЦВП) и измерители временных интервалов (ИВИ).

Блок ЦВП служит для формирования параметров пакетов в режиме пакетной обработки информации, для получения различных программируемых временных задержек и временных «окон» во вре-

мя набора информации. Вычислительная машина засылает необходимый код в ЦВП, который преобразует его в соответствующий временной интервал. По окончании этого временного интервала ЭВМ получает от ЦВП сигнал. Например, таким способом цикл работы системы может быть разбит на необходимое число заданных интервалов времени.

Измерители временных интервалов служат для измерения временных интервалов между стартовым и стоповым импульсами, отмечающими начало и окончание какого-либо процесса. Эти импульсы могут поступать как от ЭВМ, так и от экспериментальной аппаратуры. После окончания процесса измерения ИВИ посылает сигнал в ЭВМ, которая в заданное время считывает с ИВИ цифровой код, соответствующий измеряемому интервалу времени.

Длительность эксперимента (без перерыва) может составлять от нескольких часов до нескольких дней. При проведении длительных экспериментов возникает необходимость фиксировать физические события, параметры экспериментальных установок в связи с текущим временем. Для этой цели применяются астрономические часы с индикацией значений секунд, часов, месяцев и т. д. Эти часы работают совместно с ЭВМ, которая считывает текущее время.

Для выработки постоянных временных интервалов, которые используются для организации синхронной работы ЭВМ с экспериментальной аппаратурой, применяются генераторы тактирующих импульсов (ГТИ), стабилизированные кварцем. При этом процесс управления и сбора информации разбивается на циклы равной продолжительности тактирующими импульсами ГТИ.

Преобразование и ввод данных в запоминающее устройство (ЗУ) занимает малое время по сравнению с интервалом времени, в течение которого измеряемые величины успевают измениться. Очень часто ГТИ и ЗУ используются для записи амплитуд сигнала (короткие импульсы), поступающего с датчика, и считывания их в такте ввода в ЭВМ.

Генератор тактирующих импульсов применяется также при организации счетчиков для измерения времени работы отдельных устройств и измерении машинного времени, затрачиваемого на выполнение программ. Здесь ГТИ служит источником постоянных временных интервалов, подсчитываемых счетчиком.

Перечисленные выше блоки выпускаются в стандарте КАМАК, причем в одном блоке могут совмещаться функции вышеупомянутых блоков. Блок фирмы SEN выполняет функции: генератора тактовых импульсов, счетчика с предварительной установкой коэффициента пересчета, генератора временных интервалов.

Блок содержит 16-разрядный счетчик, частота генератора 10^6 Гц, стабильность $5 \cdot 10^{-4}$.

Фирма ЕКСО [24] разработала ГТИ с частотой генератора 1 МГц, которая делится с помощью шести декад до 1 Гц.

Блок ИВИ может быть составлен из блоков ГТИ, двоичного счетчика и элемента И.

Счетчики, регистры

В класс счетчиков можно отнести следующие типы блоков: двоичные счетчики; реверсивные счетчики; десятичные счетчики; счетчики с предварительной установкой; регистры.

Счетчики являются наиболее распространенными приборами экспериментальных установок. Они предназначены для суммирования входных цифровых импульсов, а также для запоминания и хранения общего числа поступивших на вход импульсов. С этой целью широкое применение нашла наиболее простая схема двоичного счетчика с последовательным переносом, у которой скорость счета определяется максимальной частотой переключения триггера первого разряда. Счетчик как программно-управляемый блок, в отличие от простой пересчетной схемы представляет собой довольно сложное устройство. Степень интеграции современных микросхем позволяет в блоке шириной 1М иметь 2 счетчика на 24 разряда или 4 — на 16 разрядов [25]. Выбор счетчика на 16 разрядов связан с разрядностью распространенных малых ЭВМ. Однако в ряде случаев, когда необходимо в течение длительного времени с высокой скоростью накапливать информацию в экспериментах, используются 24-разрядные счетчики с емкостью $1,6 \cdot 10^7$ импульсов и частотой 100 МГц.

Возможно и другое решение увеличения емкости счетчика путем последовательного соединения нескольких блоков. Однако это требует введения дополнительных схем для согласования логических уровней, выхода одного со входом другого. В качестве триггеров в счетчиках используются *J-K*- или *D*-триггеры типа ДТЛ, ТТЛ и ТЛЭС. С целью уменьшения потребляемой мощности и сохранения высокого быстродействия счетчиков в первых разрядах используются триггеры ТЛЭС, что требует введения инверторов логических уровней NIM — ТЛЭС, ТЛЭС — ТТЛ, ТТЛ — NIM.

Обычно счетчики в стандарте КАМАК выполняются без индикации содержимого, поскольку в системе можно предусмотреть отдельный блок индикации и в случае необходимости блок преобразования двоичного кода в двоично-десятичный, с помощью которых можно в любой момент времени визуально просмотреть содержимое любого счетчика системы.

Десятичные и реверсивные счетчики имеют специфическое применение, и поэтому пока широкого распространения в стандарте КАМАК не получили. Наличие десятичного индикатора позволяет использовать в установках в основном двоичные счетчики. Однако счетчик с предварительной установкой, разработанный в CERN [26], предназначен для получения задержек, управляемых с помощью цифрового кода как автоматически, так и вручную с помощью переключателей, расположенных на передней панели. Блок позволяет производить, например, счет импульсов, получать заданное количество импульсов. Схема прибора содержит восемь десятичных счетчиков, состояние которых индицируется с помощью цифровых индикаторов. С целью сокращения числа индикаторных ламп здесь применена схема индикации с плавающей запятой. Например, число 15 000 будет представлено как $1.5E4$ ($1,5 \cdot 10^4$).

В качестве параллельных регистров могут использоваться счетчики, если предусмотреть цепи занесения кода на счетчик. Однако, учитывая многообразие функций, выполняемых регистрами, эти блоки выпускаются в виде самостоятельных блоков, у которых в качестве элементов памяти используются более простые типа *R-S*-триггеры или малогабаритные запоминающие устройства на микросхемах ТТЛ. Разработан блок памяти в стандарте КАМАК на 256 слов (16-разрядных) на микросхемах ТТЛ [27].

Широкое применение в экспериментах находят быстрые элементы И со стробированием от внешнего источника и запоминающим

регистром [28, 29]. Число разрядов регистра 16—24. Время разрешения вентиля 10 нс и менее. Если вход элемента И имеет уровень NIM, то обычно применяются 16-разрядные регистры. Число входов в основном определяется габаритами высокочастотных миниатюрных разъемов типа LEMO. Если вход элемента И имеет TTL уровни, то в этом случае применяется обычный штыревой многоконтактный разъем и в одном блоке шириной 1M размещаются два 16-разрядных регистра. Эти блоки применяются для запоминания L-сигналов, сигналов прерывания от внешних источников и др. Состояние триггеров индицируется на передней панели.

Числа на регистр могут поступать также и с магистрали. Такие блоки находят применение в каналах связи с дисплеями.

В связи с развитием систем передачи дискретных данных, параллельные входные-выходные регистры применяются для линий передачи, запоминания сигналов прерывания и команд управления системой [30, 31].

Блоки визуального представления данных и интерфейсы

В данное семейство включены блоки, имеющие, на первый взгляд, различное назначение. Часть блоков — дисплеи, блоки задания констант предназначены для визуального представления данных и связи человека с отдельными устройствами и ЭВМ. Другая часть блоков — интерфейсы служат для связи различного рода промышленных приборов и установок через магистраль каркаса с ЭВМ. Эти блоки трудно стандартизировать, так как объекты отличаются числом разрядов выходных данных, уровнями и знаками логических сигналов и т. д.

Наиболее простой из этих блоков — двоичный индикатор. Этот блок позволяет индицировать 24-разрядное двоичное слово. В качестве индикаторов используются неоновые или лампочки накаливания. Данные в блок могут быть занесены с магистрали на регистр блока [32].

Восьмерично-десятичный блок-индикатор работает совместно с контроллером индикатора. Для отображения данных используются цифровые индикаторные лампы [33]. Диапазон представляемых чисел 10^8 — 1 десятичных и 8^5 — $1,16 \cdot 10^6$ восьмеричных.

Для представления данных в десятичном коде необходим дополнительный блок для перевода двоичного кода в двоично-десятичный.

Очень удобным прибором как при наладке блоков, так и во время работы на системе является магистральный индикатор [34], у которого с помощью световой индикации указывается наличие логических сигналов, появляющихся во время последней операции на магистрали каркаса.

Блок набора констант служит для занесения различного рода констант в ЭВМ. Блок, разработанный в CERN [35], позволяет фиксировать четыре независимые константы длиной в 16 двоичных разрядов. Для задания констант применяются переключатели с цифровым отсчетом. В зависимости от конструкции переключателя данные могут набираться в восьмеричном, двоично-десятичном и десятичном кодах.

Широко распространены такие блоки, как интерфейсы к промышленным приборам [36], с помощью которых показания цифровых вольтметров или других цифровых приборов передается в ЭВМ

или на внешнее устройство (цифропечать, перфоратор и др.). В простейшем случае интерфейс к цифровому вольтметру представляет собой блок элементов И без устройства памяти. Данные с цифрового вольтметра стробируются на числовую магистраль. Некоторые интерфейсы могут содержать регистр для временного хранения данных.

Коммутаторы аналоговых сигналов

Коммутаторы (мультиплексоры) аналоговых сигналов предназначены для применения в технике многоканальной обработки информации. Коммутатор, описанный в [37], может осуществлять три типа операций:

- 1) поочередное подключение одного аналогового входного канала ко многим выходным каналам;
- 2) поочередное подключение многих аналоговых входных каналов к одному выходному (например, к цифровому вольтметру);
- 3) поочередное включение одного из многих каналов передачи аналоговой информации.

В зависимости от требования быстродействия и уровней коммутируемых сигналов коммутирующий элемент может быть реализован на полевом транзисторе или электромеханическом реле. Релейные коммутаторы (мультиплексоры) применяются для коммутации и сбора аналоговых сигналов, отличающихся диапазоном амплитуд тока и напряжения в широких пределах [38].

Мы рассмотрели лишь краткий обзор программно-управляемых блоков в стандарте КАМАК. В данном стандарте выпускается большое количество различных по своему назначению блоков. В физических экспериментах широко используются схемы наносекундного диапазона, содержащие набор блоков для съема, мониторинга временных сигналов со сцинтилляционных счетчиков, счетчиков Черенкова, полупроводниковых детекторов, блоков для решения задач времяпролетной техники и блоков для реализации методики проводочных камер. Более подробно эти вопросы освещены в [39].

8. СТРУКТУРНАЯ СХЕМА ПРОГРАММНО-УПРАВЛЯЕМОГО БЛОКА

Типичный программно-управляемый блок можно условно разделить на три части:

- установочную часть с кнопками, тумблерами, гнездами и т. д.;
- функциональную часть, определяющую назначение прибора;
- программно-управляемую часть.

Рассмотрим кратко назначение и функции отдельных частей блока.

Передняя панель блока помимо выполнения механических функций, где крепятся такие установочные изделия, как тумблеры, переключатели, разъемы, индикаторные лампы и т. д., несет на себе много информации, касающейся типа блока, его назначения, потребляемой мощности, режимов работы и т. д. Принято, что входные и выходные сигналы, поступающие через многоконтактные разъемы, соответствуют уровням ТТЛ. Через высокочастотные разъемы подаются, как правило, сигналы с усилителей, работающих на согласованный 50-омный кабель. Логическому нулю соответствует напря-

жение 0, а логической единице соответствует напряжение $-0,8$ В или ток 16 мА, протекающий через согласующий резистор 51 Ом (уровни NIM). С целью унификации и по соображениям технической эстетики передняя панель блока имеет стандартный растр, в пределах которого размещаются установочные детали и гравировка. На рис. 30 приведена схема передней панели блока шириной 1М. Установочные изделия размещаются на перекрестках линий. В верхней части панели монтируется лампочка с гравировкой N , сигнализирующая о выборе данного блока контроллером. Здесь же рядом гравировается цифрами тип блока, например 003, сокращенное название блока, например Сч (счетчик) и другие надписи, если позволяет место. В нижней части панели гравировываются типы номиналов напряжений, используемых в блоке, и потребляемый ток [13]. Например, гравировка $+24/0,02$ означает, что данный блок потребляет при напряжении $+24$ В ток 0,02 А. В некоторых случаях часть установочных изделий помещается на задней панели блока.

Описание функциональных частей блоков будут рассмотрены ниже при описании работы конкретных приборов.

Программно - управляемая часть блока является характерной особенностью блоков в стандарте КАМАК и предназначена для связи блока через магистраль с контроллером каркаса или для связи с другими блоками и устройствами системы через разъемы, расположенные на передней и задней панелях. Программно-управляемую часть блока можно унифицировать таким образом, чтобы она могла функционировать в любом блоке независимо от его функционального назначения, числа используемых функций и количества регистров в блоке. Для этого программно-управляемая схема должна состоять из следующих логических узлов:

- 1) полного дешифратора функций;
- 2) полного дешифратора субадресов;
- 3) триггеров для управления режимами работы и выработкой или запретом генерации сигналов L и Q ;
- 4) элементов И записи и чтения 24-разрядного слова;
- 5) схемы выработки сигналов X ;
- 6) статусного регистра для кодирования характеристики блока;
- 7) инверторов сигналов $S1, S2, F, A, N, Z, C, I, W1-W24$.

Однако, учитывая малую степень интеграции применяемых в настоящее время логических элементов, в реальных блоках из сообра-

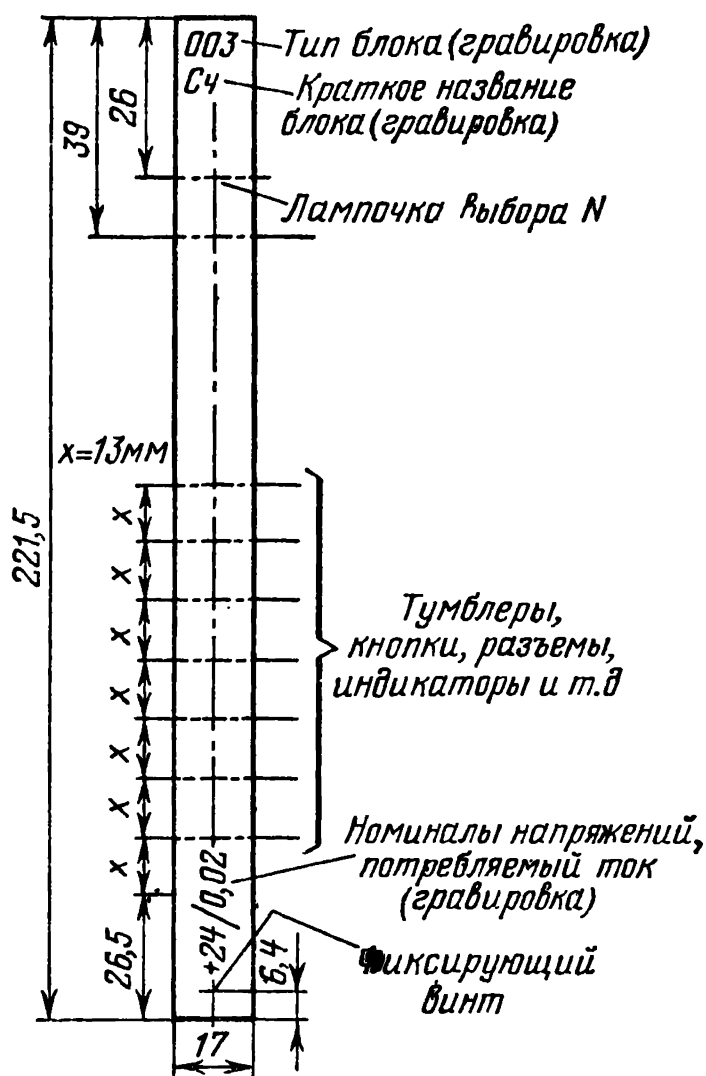


Рис. 30. Растр передней панели шириной 1М.

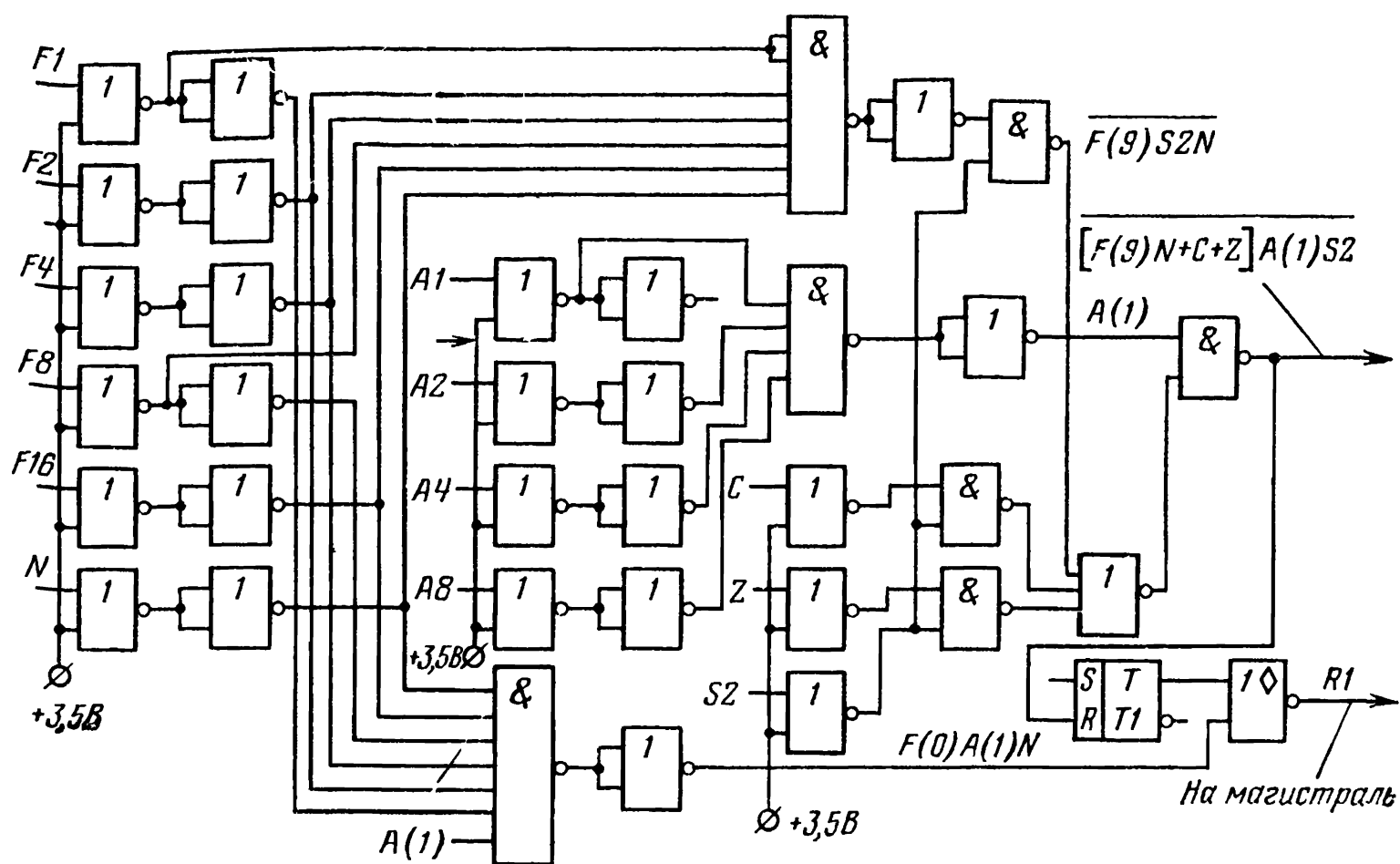


Рис. 31. Схема декодирования функций $F(0)$ и $F(9)$.

жений технологичности и экономического характера приходится ограничиваться лишь минимальным набором логических узлов, при помощи которых блок может функционировать. На рис. 31 приведена принципиальная схема, с помощью которой происходит декодирование и выработка сигналов двух функций $F(0)$ и $F(9)$. С целью упрощения рисунка здесь принято, что чтение числа с однокорядного регистра $T1$, имеющего субадрес $A(1)$, происходит на шину $R1$.

1. Сброс регистра на 0 происходит при условии

$$[A(1)F(9)N + C + Z]S2 = 1.$$

Чтение содержимого регистра происходит при условии

$$F(0)NA(1) = 1.$$

Принято, что внутри блока логической единице соответствует высокий уровень ТТЛ, а логическому нулю соответствует низкий уровень ТТЛ.

Имеется ряд блоков, например АЦП, у которых время преобразования может не укладываться в цикл работы магистрали. В таких блоках предусматривается схема выработки сигнала L . На рис. 32 приведена схема выработки сигнала L на магистраль для случая, когда в блоке содержится один источник этого сигнала. В случае, когда в блоке содержится несколько источников сигнала L , возможны два варианта схем выработки этого сигнала [40] в зависимости от того, необходимо или нет необходимости распознавать конкретный источник запроса.

В первом случае каждый сигнал L выводится на R -шины и, кроме того, объединяется с помощью элемента «Монтажное ИЛИ» и подается на L -шину. Это позволяет с помощью специальной коман-

ды чтения, например $NF(1)$, $A(14)$, перевести в ЭВМ содержимое всех триггеров L и определить приоритеты запроса программным способом.

В более простом случае все сигналы L данного блока объединяются с помощью элемента ИЛИ и на магистраль выдается общий сигнал запроса. Выработка сигнала Q зависит от использования в блоке таких функций, как $F(8)$, $F(27)$, функций чтения и запи-

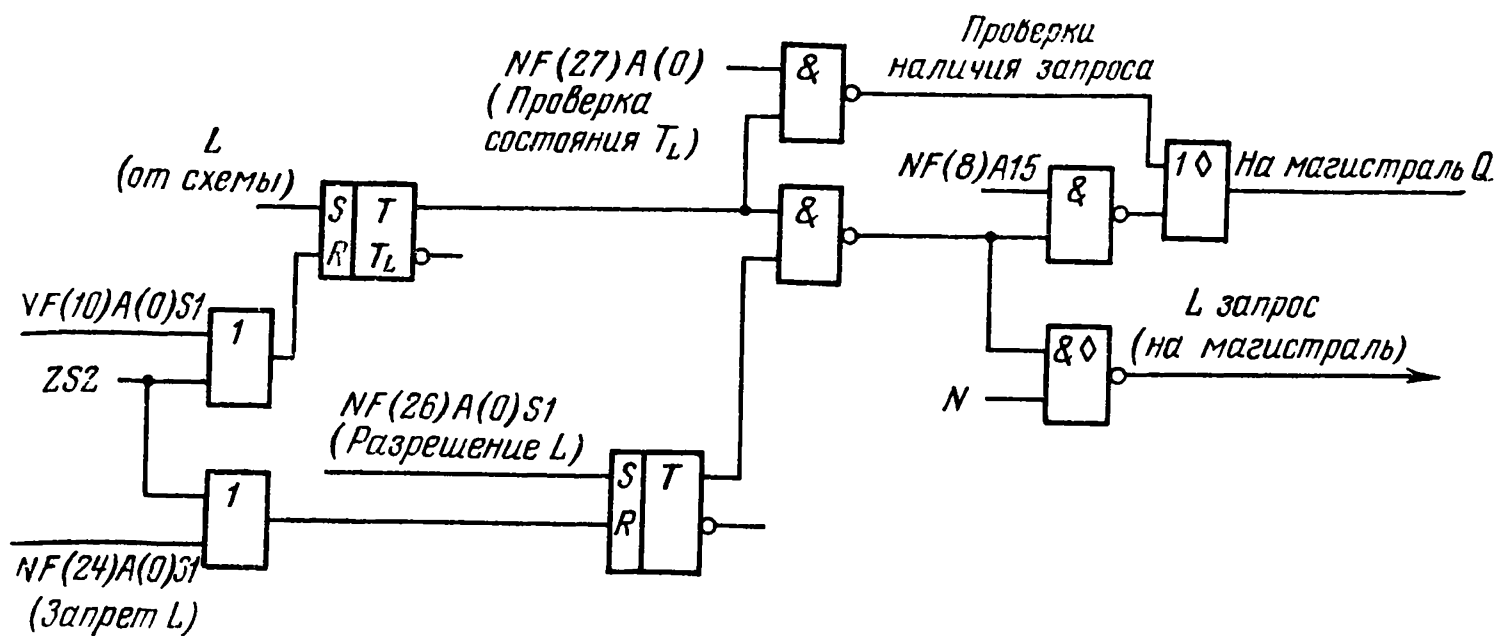


Рис. 32. Схема выработки сигнала L .

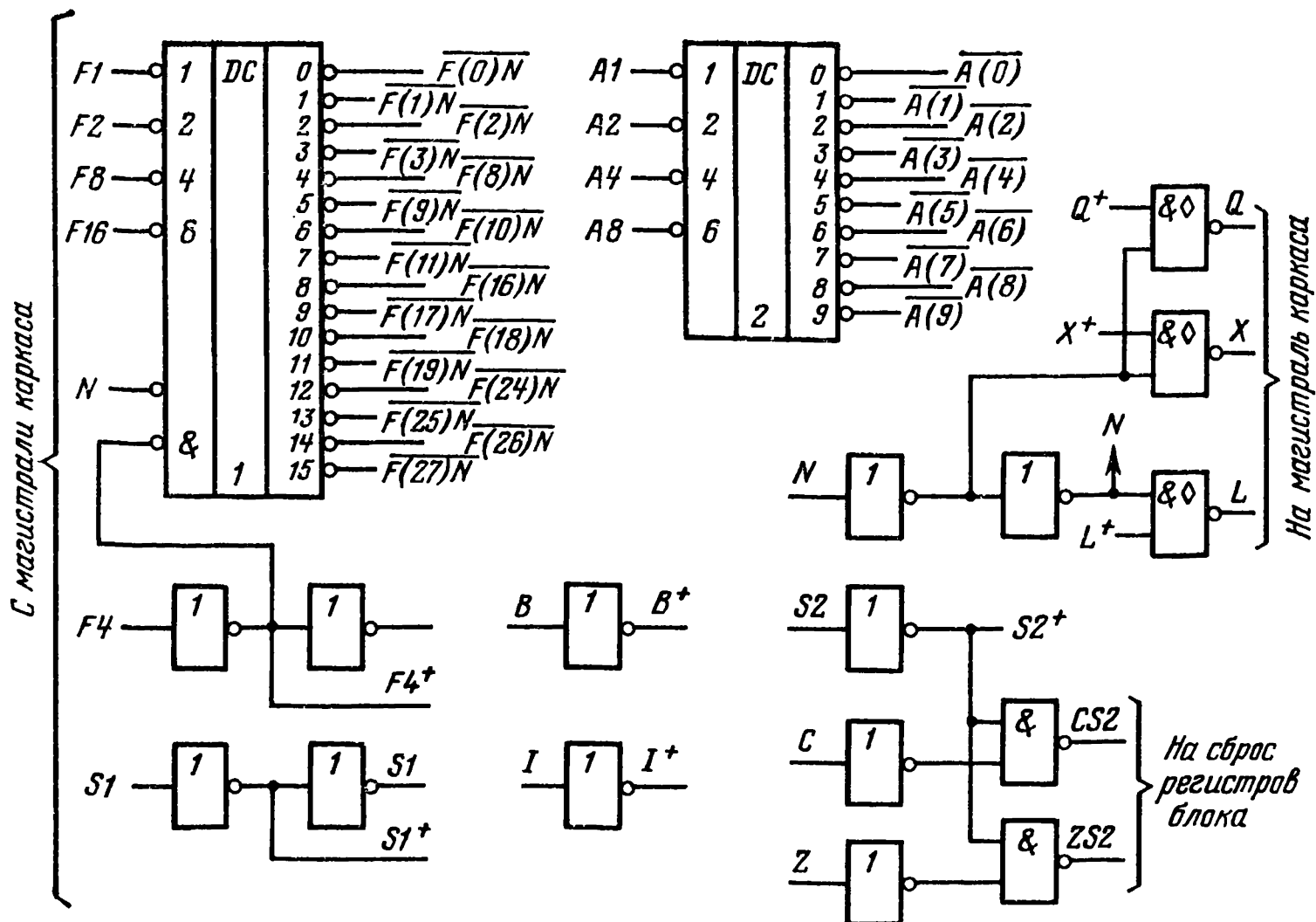


Рис. 33. Схема программно-управляемой части блока КАМАК, выполненной на микросхемах средней степени интеграции.

си. Другими словами, сигнал Q вырабатывается на магистрали при условии

$$[\Sigma F(8) + \Sigma F(27) + \Sigma(R, W)] N(i) A(j) = 1,$$

где третий член этого выражения означает, что в i -м блоке используются функции записи и чтения.

Сигнал X вырабатывается при условии

$$\Sigma N(i) F(k) = 1, \quad \text{где } k = 1, 2, 3, \dots, 31.$$

Применяя микросхемы средней степени интеграции, можно построить программно-управляемую часть блока с более широкими функциональными возможностями. На рис. 33 проведена одна из таких схем. Дешифратор DC-1 типа SN74154 имеет четыре информационных входа 1, 2, 4, 8 и два входа для строб-импульса A и B , на которые подаются сигналы, разрешающие работу дешифратора. Если произвести включение дешифратора по схеме так, как это изображено на рис. 33, то на выходе дешифратора можно получить шестнадцать различных расшифрованных кодов наиболее употребительных функций. Для дешифрации двоичных кодов субадресов можно использовать схему дешифратора типа SN7442, который имеет четыре информационных входа (1, 2, 4, 8) и десять выходов. Остальная часть схемы содержит элементы, формирующие другие сигналы, необходимые для управления заданным блоком и магистралью каркаса. Знаком $+$ помечены инвертированные сигналы, поступающие с магистрали каркаса, за исключением сигналов L^+ , Q^+ и X^+ , которые вырабатываются внутри блока и поступают на магистраль после инвертирования.

9. КОНТРОЛЛЕРЫ

Основное отличие малых ЭВМ от больших вычислительных систем — укороченная длина машинного слова, небольшие размеры, ограниченные вычислительные возможности и более низкая цена. Длина машинного слова в малых ЭВМ находится в пределах от 8 до 24 разрядов. Большинство малых ЭВМ используется для решения технических и научных задач, для работы в реальном масштабе времени, например, в измерительных системах управления периферийными устройствами и предварительной обработки информации в крупных многомашинных системах [41—47].

Учитывая, что многие из названных применений требуют управления в реальном масштабе времени, ЭВМ должна обрабатывать входную информацию достаточно быстро, чтобы результаты этой обработки можно было использовать для управления входными переменными в тех частях системы, которые являются внешними по отношению к ЭВМ. С этой целью структура малых машин организуется так, что она позволяет передавать и принимать массивы данных через каналы прямого доступа в оперативную память. В этом случае скорость обмена информацией определяется циклом оперативной памяти.

Логическая структура каналов малых ЭВМ такова, что они позволяют подключать к ней до нескольких сотен внешних устройств. В настоящее время выпускается много типов малых ЭВМ, отличающихся быстродействием, длиной машинного слова, емкостью опера-

тивной памяти и т. д. Несмотря на наличие одинаковых характерных признаков по способу подключения внешних устройств к ЭВМ, их можно разделить на две группы.

Большая группа малых ЭВМ, например HP2116, PDP-8, TPA1001, TPAi и др. [41—43], имеют традиционную структуру подключения внешних устройств к процессору с тремя отдельными каналами ввода — вывода данных (рис. 34, а): канал оперативного запоминающего устройства (ОЗУ), канал прямого доступа и канал ввода — вывода (программный канал). С помощью программного канала производится обмен данными между ЭВМ и внешними объектами при непосредственном контроле над этим процессом с помощью про-

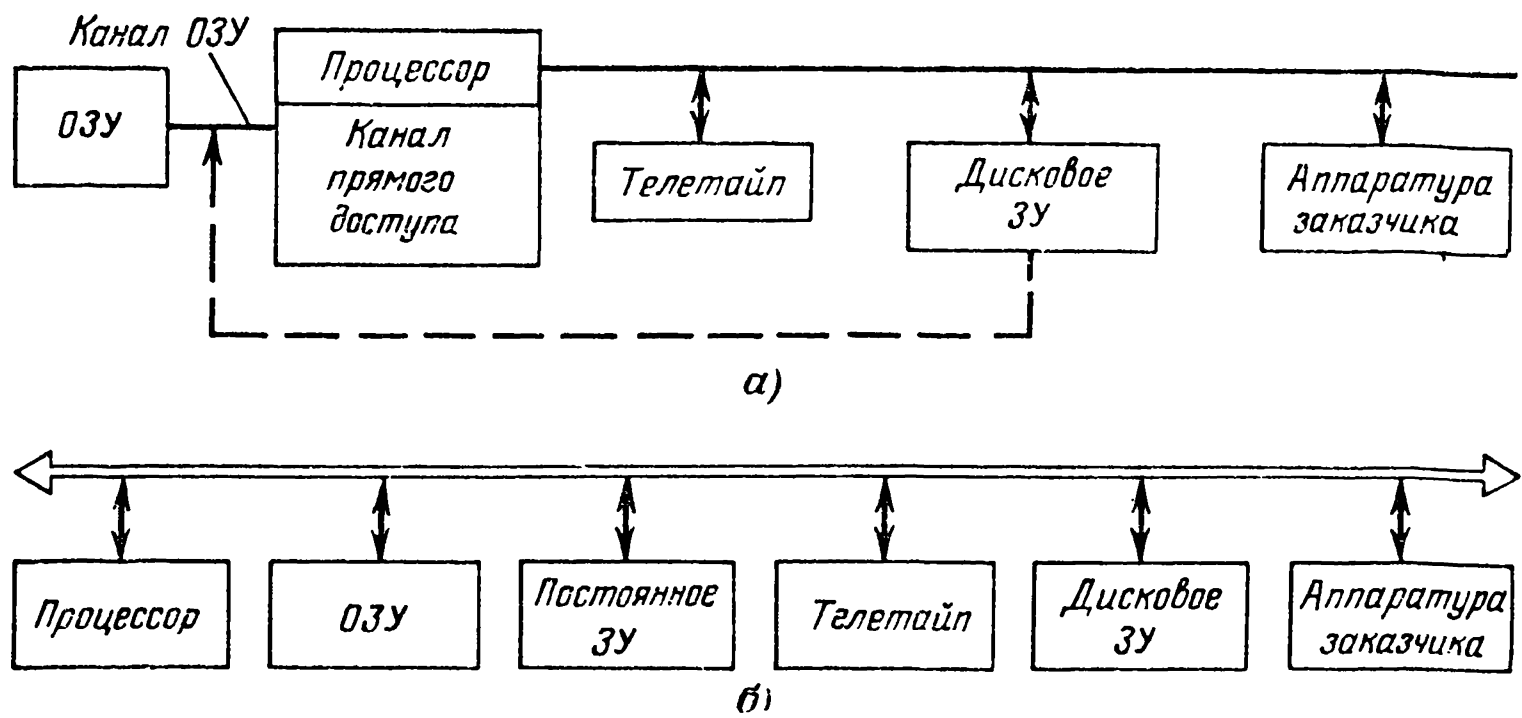


Рис. 34. Способы подключения внешних устройств ЭВМ.

а — ЭВМ с тремя каналами ввода — вывода; б — ЭВМ с унифицированным каналом ввода — вывода.

граммы, заложенной в ЭВМ. В частности, программа должна обеспечивать обмен одним словом или командой. В этом случае данные поступают в запоминающее устройство через регистры арифметического устройства процессора. При передаче данных по каналу прямого доступа роль программы состоит в том, чтобы начать (инициировать) передачу данных с помощью определенного набора команд. В дальнейшем процесс передачи массива данных осуществляется аппаратным способом. Скорость передачи данных в таком канале приближается к скорости работы ОЗУ.

В свою очередь ЭВМ с традиционной структурой каналов ввода — вывода могут существенно отличаться способом подключения к ним периферийных устройств и числом уровней прерывания (рис. 34, б). В ЭВМ HP2116В сопряжение с периферийными устройствами осуществляется с помощью стандартных плат, вставляемых в имеющийся в ЭВМ набор мест и присоединением кабеля связи с устройством [41]. Каждая интерфейсная плата в сочетании с внешним устройством образует канал ввода — вывода. Число таких каналов в ЭВМ HP2116В составляет 64. Другими словами, канал ввода — вывода данной машины совместно со схемой приоритета являются частью самой ЭВМ. Приоритет внешнего устройства осуще-

ствляется аппаратными средствами ЭВМ и определяется местом его интерфейсной платы по отношению к интерфейсной плате, предназначенной для подключения телетайпа, имеющего наивысший приоритет.

Принцип сопряжения, описанный выше, получил название радиального. Для подключения к ЭВМ большого количества объектов (свыше 100) применяется мультиплексорный канал.

Мультиплексорный канал организуется так, что все внешние объекты через специальный контроллер присоединяются к общей магистрали (рис. 36), которая в свою очередь с помощью интерфейсных плат подсоединяется к ЭВМ. Достоинство такого метода состоит в том, что имеется возможность подсоединить к машине, вообще говоря, огромное число объектов, так как каждый из объ-

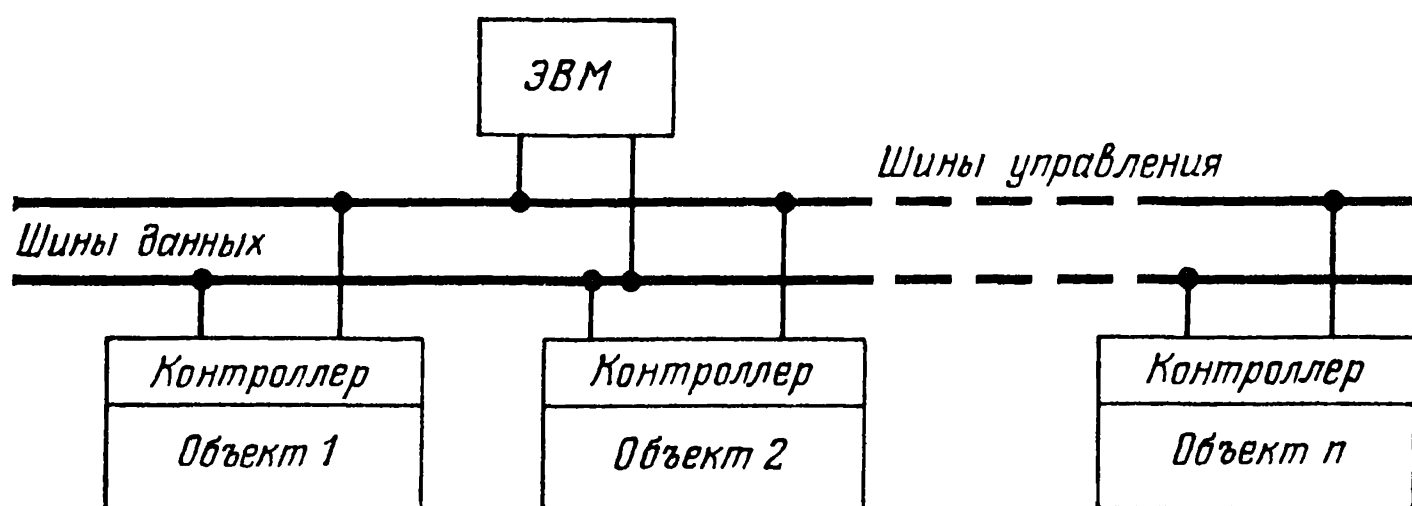


Рис. 35. Мультиплексорный канал.

ектов на рис. 35 может содержать в себе несколько десятков источников информации, которые с помощью контроллера могут обмениваться информацией с ЭВМ, причем структура (организация) объекта может быть отличной от структуры интерфейсного блока машины (например, каркас КАМАК).

В ряде ЭВМ, например PDP-8, TPA1001, используется магистральный принцип, когда магистраль выведена на разъем или несколько разъемов, к которым подключается интерфейс, например контроллер КАМАК. В этом контроллере необходим дополнительный разъем, дублирующий магистраль, к которому подключается следующее внешнее устройство. В ЭВМ типа PDP-8 приоритет задается программным путем, что увеличивает время реакции на прерывание.

Машины типа PDP-11, MAC-16 и другие [45—47] имеют так называемый унифицированный канал ввода — вывода, характеризуемый тем, что различные части системы, например арифметическое устройство, телетайпы и другие внешние устройства, подключаются к общему каналу с помощью интерфейсных плат.

Любые устройства за исключением блоков памяти ЭВМ типа PDP-11 могут непосредственно обращаться друг к другу и к оперативной памяти.

Особенности каналов ввода — вывода ЭВМ существенно влияют на логическую структуру контроллеров в стандарте КАМАК.

Контроллеры в стандарте КАМАК

Контроллеры являются наиболее важными блоками в стандарте КАМАК. Контроллер представляет собой блок, обеспечивающий связь магистрали с ЭВМ или каким-либо программным устройством.

Контроллеры, предназначенные для управления магистралью, можно разделить на ручные и управляемые от ЭВМ или от программного блока. Для обеспечения автономной работы установки с системой КАМАК применяются контроллеры, совмещающие в себе некоторые функции ЭВМ. Блок может содержать в себе небольшую программу, набираемую на коммутационной панели, или с помощью разъема может подключаться к специальному программному устройству с блоком памяти и коммутационной панелью. Такая система позволяет выдавать до нескольких сот различных команд.

Специальные контроллеры

К специальным контроллерам следует отнести блоки, предназначенные для соединения одного или нескольких каркасов КАМАК к данному типу ЭВМ. Например, изготовлены контроллеры для таких ЭВМ, как HP2116, HP2100, IBM-1800, PDP-11, БЭСМ-4 [48—55]. Необходимость в разработке нестандартных контроллеров диктуется несколькими факторами, в том числе разрядностью машинного слова, значением логических уровней, наличием различных каналов ввода — вывода (программный или канал прямого доступа и т. д.). Однако в целом, все контроллеры, предназначенные для связи системы КАМАК с ЭВМ содержат в себе много общих узлов (регистры чисел и функций, дешифраторы адреса, схему выработки циклов и др.).

Из описания системы с контроллером типа А видно, что эта система представляет собой довольно сложное устройство. Сравнительно просто осуществляется связь каркасов КАМАК с ЭВМ (рис. 36), у которых каналы связи с внешними устройствами организованы по радикальному принципу (ЭВМ HP2116В и др.). В этом случае для подключения каркаса к ЭВМ используются три интерфейсные платы. Одна плата служит для обмена числами, другая — для обмена управляющими сигналами, а с помощью третьей платы можно организовать прерывание и приоритет опроса блоков каркаса. Для подключения большего числа каркасов можно организовать мультиплексорный канал, или в случае наличия свободных мест в интерфейсном блоке ЭВМ подключить необходимое число каркасов с помощью интерфейсных плат.

В более простом случае, когда происходит последовательный опрос блоков каркаса, можно использовать для связи две интерфейсные платы.

В ЭВМ с унифицированным каналом ввода — вывода (PDP-11, MAC-16 и др.) подключение контроллера осуществляется гораздо проще и не накладывается существенных ограничений на количество подключаемых каркасов [56].

При создании контроллеров для различных ЭВМ возникают некоторые вопросы, которые решаются лишь по мере накопления опыта. Рассмотрим некоторые из них.

Разрядность регистра числа контроллера. Если следовать строго стандарту, то регистр числа контроллера должен обеспечивать обмен 24-разрядными словами. Однако большинство современных малых ЭВМ имеют (12—16)-разрядное машинное слово. С точки зрения экономичности, а также с учетом малой степени интеграции микросхем имеет смысл проектировать контроллеры по модульному принципу. Обычно число разрядов регистра контроллера принимается с учетом разрядности машинного слова. Для обмена данными с блоками, имеющими 24-разрядные регистры, возможны два способа.

В одном случае считывание (запись) происходит в два цикла. Такой способ обмена данными возможен, если в блоках предусмотрена возможность считывания (запись) в два цикла с помощью субадресов.

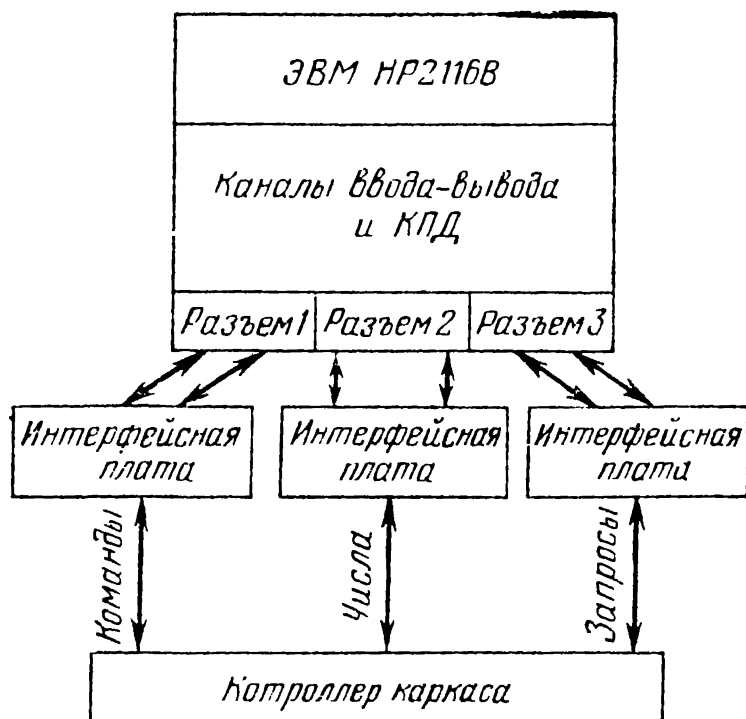


Рис. 36. Связь контроллера с ЭВМ NR2116B.

Второй способ является более универсальным. Создается дополнительный блок-расширитель, который также может выполнять функции регистра для запоминания данных. Блок-расширитель соединяется с контроллером с помощью разъема, расположенного на передней панели. Из контроллера в блок-расширитель подаются команды для приема старших разрядов числа. Затем эта часть числа считывается в ЭВМ в обычном порядке. Если же для построения контроллера использовать микросхемы средней и большой степени интеграции, то регистр числа в контроллере рассчитывается на 24-разрядное слово.

Унификация функциональных плат. Независимо от типа ЭВМ, на которую рассчитывается работа контроллера, в силу специфики стандарта КАМАК, все контроллеры имеют ряд одинаковых логических схем. Такими схемами являются:

- схема выработки сигналов B , $S1$, $S2$;
- регистры для приема и хранения команды NAF ;
- дешифратор N ;

дешифраторы для формирования команд, оперирующих внутри контроллера, и выработки неадресуемых команд;

элементы ИЛИ для объединения сигналов запроса L и выработки общего сигнала запроса (желательно также предусмотреть 23-разрядный регистр для запоминания отдельных сигналов запроса с возможностью последующего считывания содержимого регистра в ЭВМ).

Все перечисленные выше логические узлы размещаются на управляющей плате (крайняя справа) контроллера.

На второй плате контроллера размещается регистр числа и схемы, необходимые для обработки синхронизирующих сигналов, присутствующих данному типу ЭВМ.

Входные и выходные логические уровни. Наряду с широким применением ЭВМ третьего поколения большой удельный вес падает на использование ЭВМ, имеющих логические уровни, отличные от уровней ТТЛ. Это создает дополнительные трудности при организации сопряжения системы КАМАК с такими ЭВМ. Здесь возможны два подхода к решению этой задачи. С целью уменьшения числа механических контактов имеет смысл инверторы уровней располагать на функциональных платах контроллера, что приводит к усложнению блока и, главное, возникают трудности с размещением деталей на печатной плате.

При модульном принципе построения инверторы уровней размещаются в отдельном блоке. Однако число переходных механических контактов при этом увеличивается вдвое, что сказывается на надежности системы.

Контроллеры для автономной работы каркаса

Данные контроллеры прежде всего служат для связи каркаса с внешними устройствами, такими как цифровая печать, перфоратор, телетайп, дисплей [57—60]. Так как эти устройства медленно действующие, для их работы необходима выработка серии импульсов и специальных инструкций, например печать двоичная или десятичная, число блоков, подлежащих распечатке, начало печати и т. д. В таком случае контроллер имеет в себе микропрограмму каркаса, которая организует работу внешнего устройства.

Контроллер десятичного индикатора управляет выборкой чисел из заданного блока и передает их или на блок преобразования кода из двоичного в двоично-десятичный с последующей индикацией, или принимает их без преобразования. Этот блок может генерировать следующие команды:

- индикация (восьмеричная) слова;
- индикация (восьмеричная) слова двойной длины (24 разряда);
- индикация десятичная без преобразования;
- индикация десятичная с предварительным преобразованием кода из двоичного в двоично-десятичный и т. д.

Генераторы команд

Для организации автономной работы системы КАМАК применяются более сложные контроллеры, позволяющие помимо обычных функций выдавать по заданной программе управляющие команды, производить ограниченный набор арифметических и логических операций.

Возможны две модификации таких блоков:

1) блок может работать полностью автономно. В этом случае в блоке предусмотрена коммутационная панель для набора заданного количества команд (несколько десятков);

2) генератор команд может работать совместно с отдельным программным устройством, который имеет гораздо большую коммутационную панель или запоминающее устройство на несколько сот чисел. Кроме того, такое программное устройство может работать также от ЭВМ [82].

10. ПРИМЕНЕНИЕ ЭЛЕМЕНТОВ «МОНТАЖНОЕ ИЛИ» ДЛЯ ФОРМИРОВАНИЯ ЛОГИЧЕСКИХ СИГНАЛОВ НА МАГИСТРАЛИ БЛОЧНОГО КАРКАСА

Часто при построении логических схем и коммутаций сигналов на магистрали возникает необходимость объединять выводы логических элементов И с помощью элементов ИЛИ.

Функция ИЛИ может выполняться с помощью других элементов, которые позволяют объединять их выводы (коллекторы или эмиттеры) проводным монтажом. Элементы, получаемые таким образом, получили название элементов «Монтажное ИЛИ».

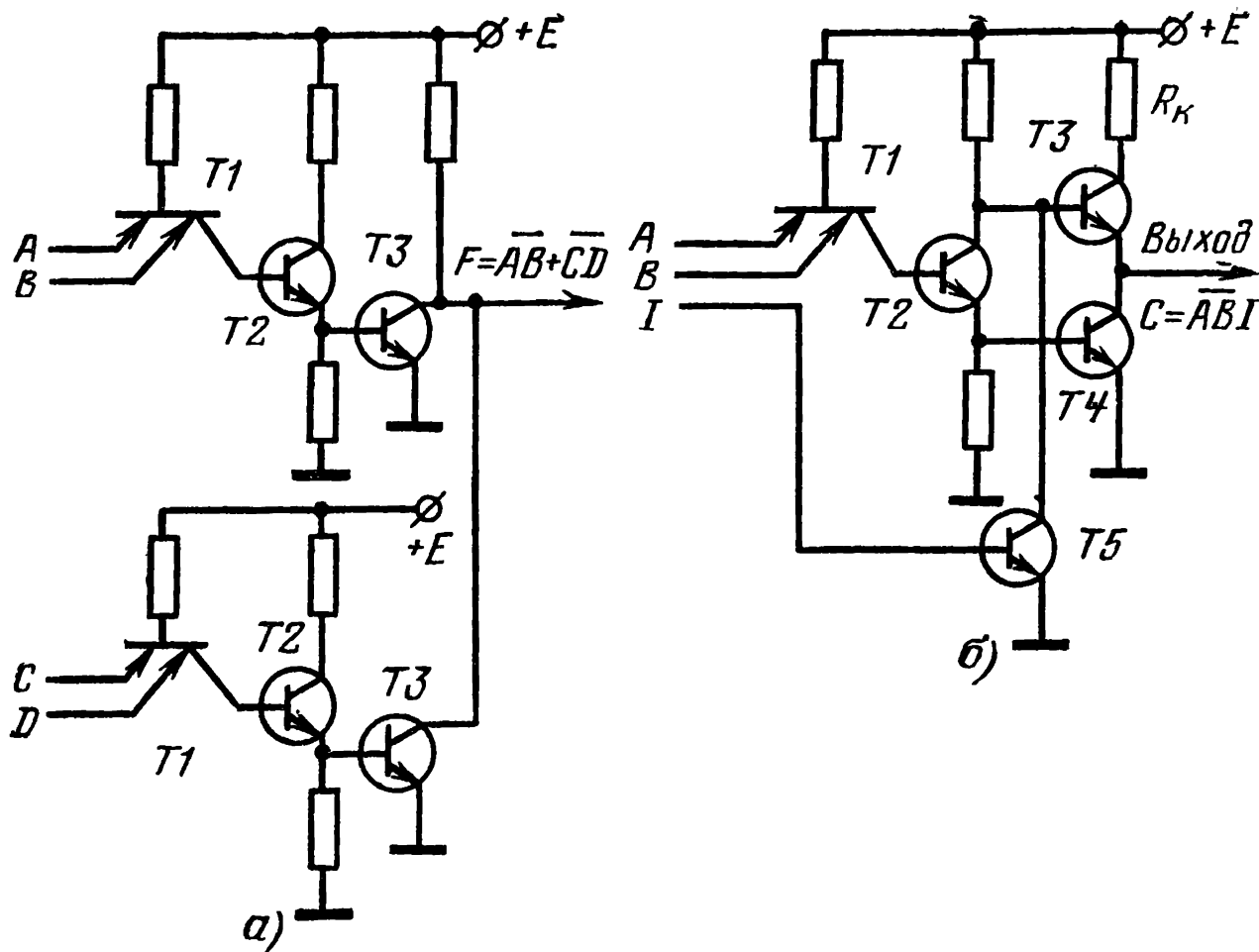


Рис. 37. Принципиальные схемы элементов «Монтажное ИЛИ». а — схема со свободным коллектором; б — схема с двухтактным выходом.

На рис. 37 показана принципиальная схема двух элементов типа И — НЕ, выходы которых соединены вместе. Потенциал на выходе U будет низким, если любой из выходных транзисторов будет открыт. Другими словами, выполняется условие

$$U = \overline{AB} + \overline{CD}.$$

«Монтажное ИЛИ» в настоящее время находят очень широкое применение в цифровой вычислительной технике. Применение этих элементов оказалось целесообразным как в комбинационных логических устройствах, так и в цепях передачи и коммутации данных.

Преимущества применения элементов «Монтажное ИЛИ» следующие [61—64]:

1) требуется меньшее число элементов И — НЕ для выполнения одной и той же функции;

2) уменьшается время выполнения операций за счет уменьшения числа элементов И — НЕ в логической цепи.

Рассмотрим вопросы применения элементов «Монтажное ИЛИ» для коммутации логических сигналов на магистрали каркаса и для обмена информацией между блоками в каркасе.

Наибольшее применение нашли схемы со свободным (открытым) коллектором. Если схема предназначена для передачи информации от нескольких источников на несколько приемников, то к общей точке присоединяются приемные элементы И с помощью линии передачи. Логическому нулю соответствует закрытое состояние передающего элемента И, а логической единице — открытое состояние.

Для работы схемы с открытым коллектором необходимо включить общий коллекторный резистор R_K .

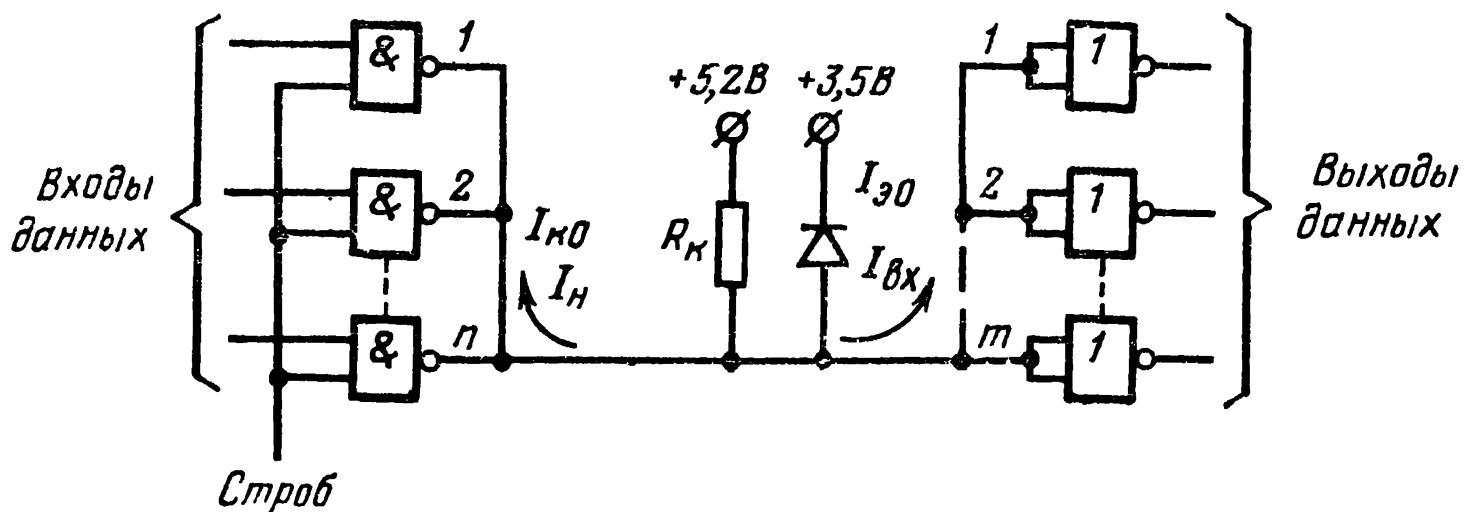


Рис. 38. К расчету значения R_K .

При выборе сопротивления нагрузочного резистора R_K необходимо учитывать такие факторы [62], как число n подключенных к общей точке коллекторов передающих элементов И, число m приемных элементов И, ток утечки I_{K0} передающих элементов и ток утечки $I_{Э0}$ приемных элементов (рис. 38).

Максимальное сопротивление резистора

$$R_{K.макс} = \frac{E_K - E_{K.мин}}{nI_{K0} + mI_{Э0}}.$$

Минимальное сопротивление резистора определяется значениями максимального тока открытого транзистора в насыщенном состоянии I_H и входного тока I_B приемных элементов ИЛИ:

$$R_{K.мин} = \frac{E_K - E_{0макс}}{I_H - mI_B}.$$

Обратный ток коллектора выходного транзистора в выпускаемых в настоящее время микросхемах составляет 1 мкА. Это обстоятельство позволяет подсоединить в одну точку свыше двух десятков коллекторов, причем один элемент И может быть нагружен на несколько элементов ИЛИ [63].

Например, в системе КАМАК к числовой магистрали подсоединяется 23 рабочих блока с помощью элементов «Монтажное ИЛИ». Для большинства образцов обратный ток кремниевого транзистора при температуре окружающей среды $+70^\circ\text{C}$ не превышает 1 мкА, т. е. необходим предварительный отбор микросхем.

В настоящее время элементы «Монтажное ИЛИ» выполняются в интегральном исполнении. Наиболее широкое применение нашли схемы типа ДТЛ, ТТЛ и схемы с эмиттерной связью.

На рис. 37, а изображена схема элемента «Монтажное ИЛИ» типа ТТЛ с открытым коллектором, получившая в настоящее время наиболее широкое применение.

Ввиду отсутствия активных цепочек установки рабочей точки транзистора эти элементы имеют среднее время распространения сигналов 30 нс по сравнению с 13 нс для стандартных элементов И типа ТТЛ. Кроме того, при использовании модифицированной схемы (рис. 37, а) в системе с магистральной структурой необходимо включить много внешних резисторов.

Применение схем типа ТТЛ существенно увеличивает быстродействие устройств, однако обычные элементы И типа ТТЛ с двухтактным выходным каскадом не могут применяться в качестве элементов «Монтажное ИЛИ». Это видно на примере выходного каскада, показанного на рис. 37, б.

Данная схема позволяет реализовать элемент ИЛИ средствами проводного монтажа. Это обеспечивается с помощью дополнительного входа и транзисторного переключателя, который при определенных условиях отключает стандартный двухтактный выходной каскад (рис. 37, б). Когда на запрещающий вход I подается сигнал, соответствующий логическому состоянию 0, схема работает так, как будто она является стандартным ТТЛ-элементом И. Когда же на вход запрета подается сигнал уровня 1, транзистор $T5$ открывается, удерживая потенциал базы транзистора $T3$ и коллектора транзистора $T2$, близким к уровню земли. Тем самым транзистор $T5$ прямо запрещает протекание задающего тока базы для $T3$ и косвенно — для $T4$, так что ни один из них не может открыться. Независимо от уровней на входах схемы через нее при этом не проходит никаких информационных сигналов. Кроме того, выход элемента электрически отключен от остальной части схемы, так что к одной общей шине магистрали можно присоединять любое число каскадов и управлять их работой, не нарушая работы остальных цепей.

Более просто выполнить элемент «Монтажное ИЛИ» с помощью схем типа ДТЛ и схем с эмиттерной связью. Здесь нет необходимости применять навесные резисторы. Эти резисторы содержатся непосредственно в выходных каскадах элементов И.

11. ФОРМИРОВАНИЕ СИГНАЛОВ НА МАГИСТРАЛИ

Время переходных процессов

Как мы уже отмечали выше, для формирования сигналов на магистрали в настоящее время применяются ТТЛ микросхемы типа «Монтажное ИЛИ», у которых время восстановления заднего фронта определяется постоянной времени $R_k C$, где R_k — общее сопротивление в коллекторной цепи, C — емкость шины. Другими словами, при анализе переходных процессов на магистрали каркаса необходимо в основном учитывать время перехода шины из состояния логической единицы в состояние логического нуля. Из временной диаграммы, представленной на рис. 7, видно, что уровень 2 В

на информационных шинах магистрали должен восстанавливаться за 100 нс (2 В — это граница между устойчивой и неустойчивой зонами). Наихудший случай получается на R и W -шинах, которые восстанавливаются в течение времени T_2 и T_3 , т. е. части времени следующей операции. В момент времени T_3 генерируется строб-импульс $S1$. Следовательно, уровень 2 В на R и W -шинах должен быть восстановлен до этого времени, чтобы обеспечить надежную работу магистрали каркаса. Поскольку емкость шины является фиксированной величиной, то для получения необходимой постоянной времени $R_k C$ необходимо варьировать сопротивление резистора R_k в коллекторной цепи.

На рис. 39 показана упрощенная схема шины записи, соединяющая выход элемента И, расположенного в контроллере, со входом приемного элемента И, расположенного в блоке единичной ширины. Здесь предполагается, что в каркасе вставлен один блок. Паразитная ем-

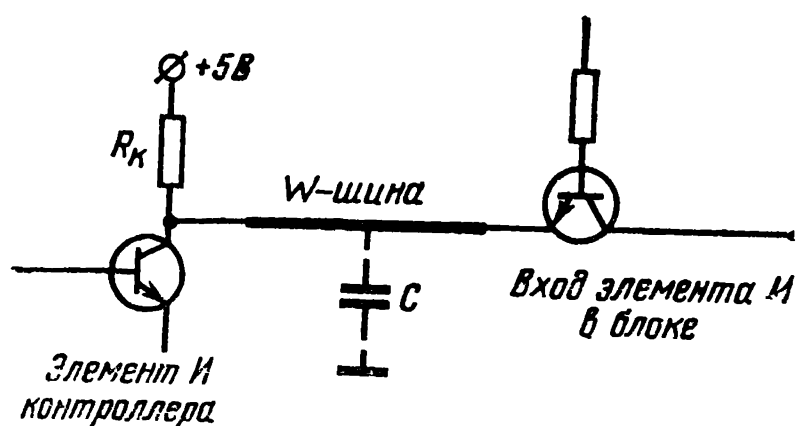


Рис. 39. Упрощенная схема шины записи.

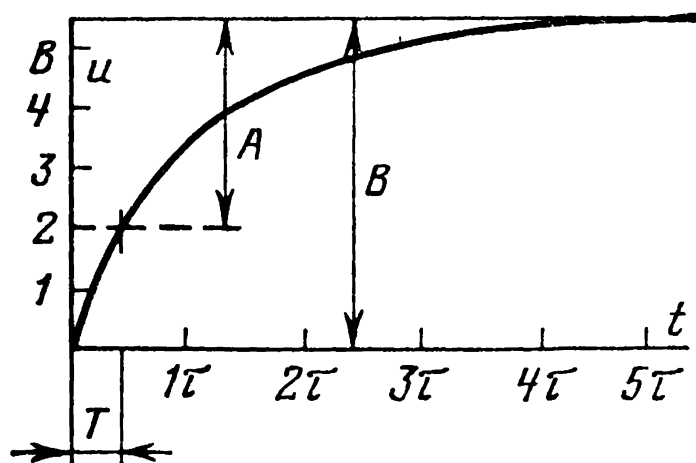


Рис. 40. График зависимости нарастания напряжения на шине записи от постоянной времени τ .

кость шины здесь представлена в виде эквивалентной ей сосредоточенной емкости C .

На рис. 40 изображен график, представляющий зависимость нарастания напряжения на шине записи от постоянной времени $\tau =$

Таблица 3

Элементы магистрали	R_k , Ом	C , пФ	τ , нс	T , мс	
				$U=2$ В	$U=3$ В
W-шина (в каркасе 1 блок)	520	130	68	31	54
	800	130	104	47	82
W-шины (в каркасе 24 блока)	520	370	192	44	123
	800	370	296	65	213
R-шины (в каркасе 24 блока)	520	370	192	86	152
	800	370	296	133	234

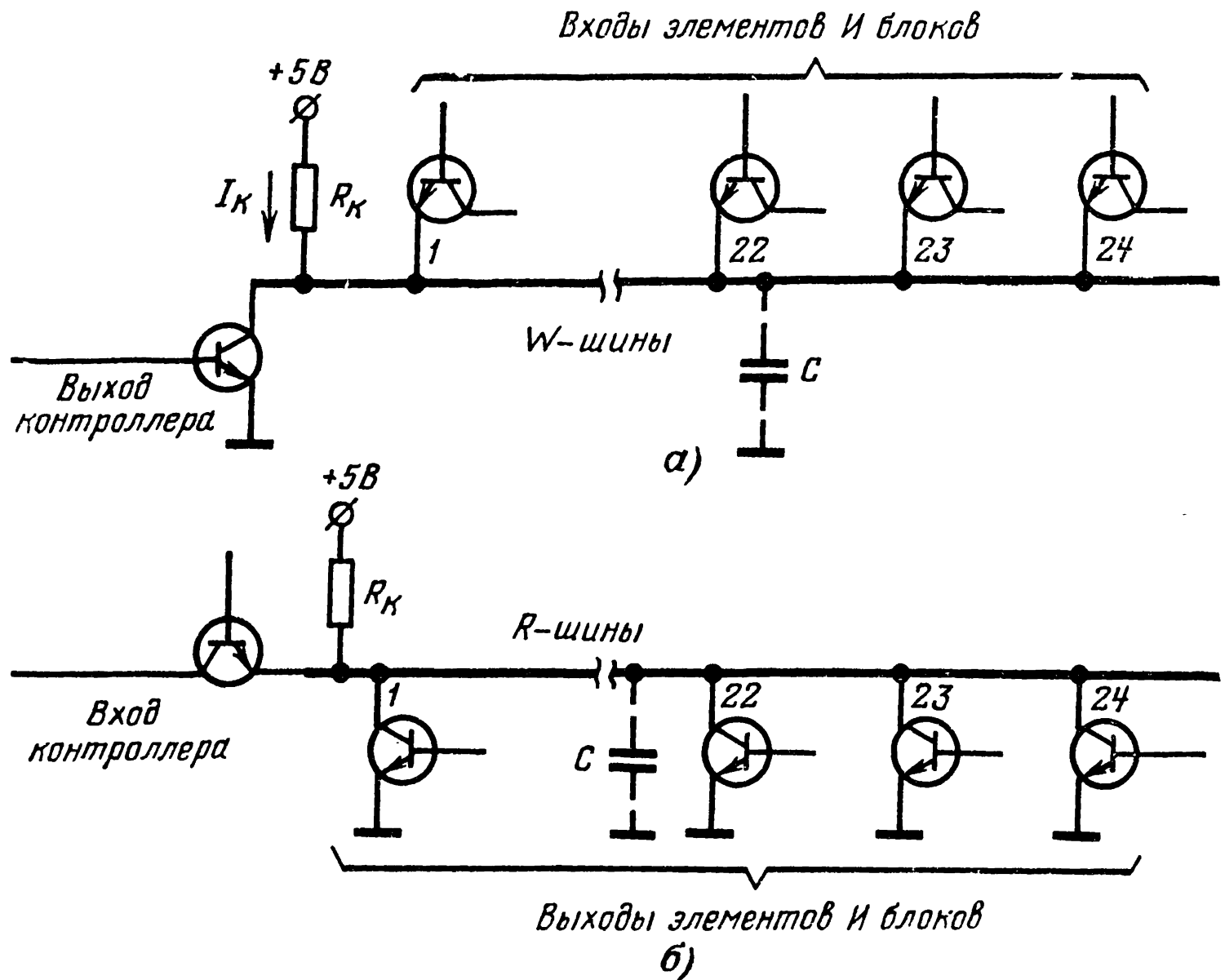


Рис. 41. Упрощенные схемы шин записи и чтения для полной нагрузки.

а — шина записи; б — шина чтения.

$= R_K C$. Время, в течение которого возрастает уровень напряжения на шине, можно вычислить по формуле

$$T = \tau \ln \frac{B}{A}.$$

В результате получаем $T = 0,45 \tau$ при $U = 2$ В, $T = 0,75 \tau$ при $U = 3$ В.

В табл. 3 приведены значения времени T в зависимости от сопротивления резистора R_K и напряжения U .

На рис. 41 показаны упрощенные схемы шин записи и чтения для случая, когда в каркасе вставлены все 24 блока, а в табл. 3 даны значения времени T для этого случая.

Из приведенных выше данных видно, что оптимальным сопротивлением резистора является 500—700 Ом, так как напряжение на R-шине восстанавливает значение 2 В за 85—100 нс.

Сигналы на магистрали

Как уже отмечалось выше, в системе КАМАК на магистрали каркаса используются следующие группы сигналов:

1) сигналы, генерируемые из рабочего блока: чтение $R1—R24$, «Ответ» Q , «Команда принята» X и сигнал заявки L ;

2) сигналы, генерируемые контроллером в рабочие блоки: номер блока N , коды субадресов $A8, A4, A2, A1$, коды функций $F16, F8$,

$F4, F2, F1$, коды данных $W1—W24$, строб-импульсы $S1$ и $S2$, сигнал «Занято» B , «Запуск» Z и «Сброс» C .

Все эти сигналы, за исключением Z и C , поступают параллельно. Рассмотрим способы формирования сигналов, поступающих на магистраль [63].

Выработка сигналов R и Q . Такие сигналы, как чтение R и Q , в принципе должны вырабатываться с помощью элемен-

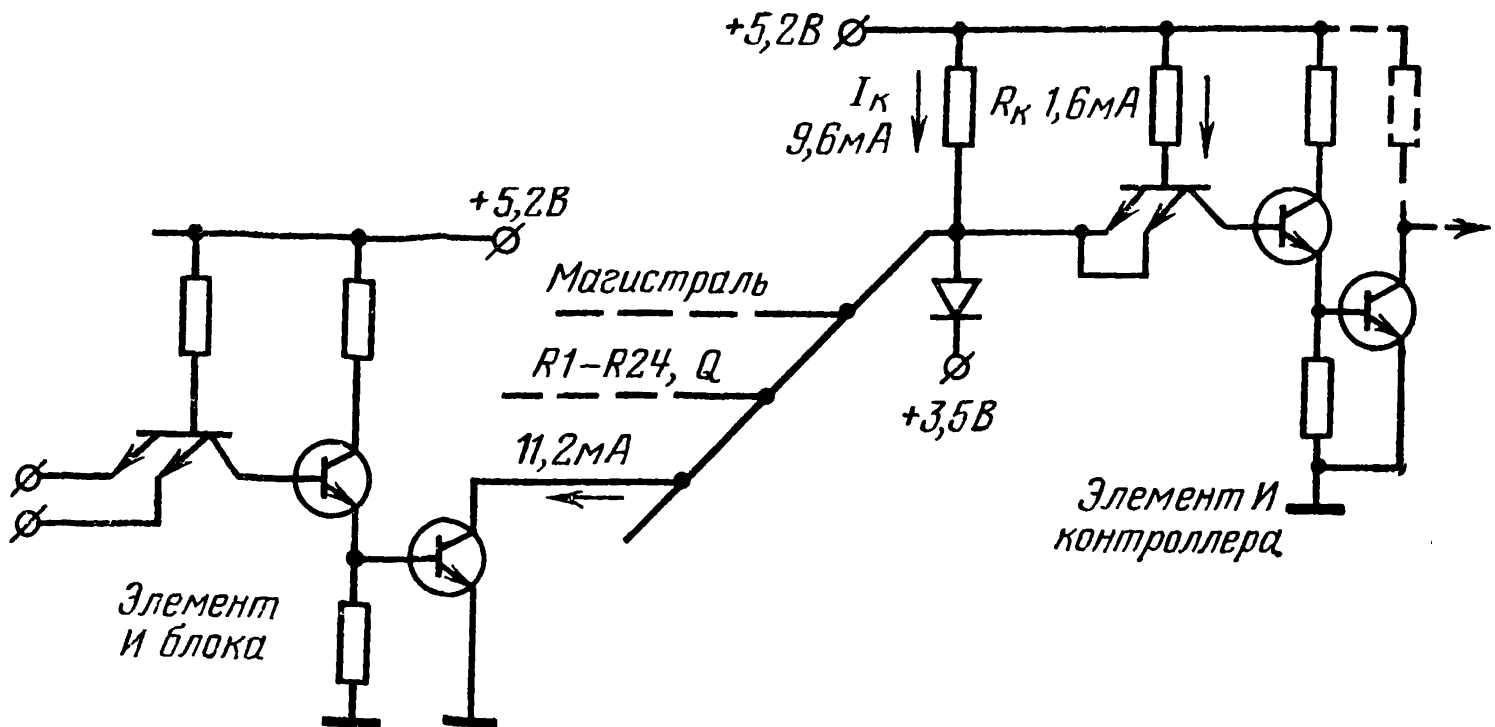


Рис. 42. Выработка сигналов R и Q .

тов «Монтажное ИЛИ», так как шины этих сигналов являются общими для всех блоков (рис. 42). Для формирования этой группы сигналов применяются или ДТЛ-микросхемы или ТТЛ-микросхемы с открытым коллектором (микросхемы 1ЛБ557 и 1ЛБ558).

Выработка сигналов L . Сигналы L , как уже отмечалось выше, генерируются отдельно каждым блоком, и каждый из этих сигналов в зависимости от режима работы контроллера на линии связи с ЭВМ может объединяться в одну линию (рис. 43) монтажом или подаваться из контроллера через специальный разъем на блок приоритетов, содержащий регистр для запоминания этих сигналов. В первом случае в контроллере вырабатывается один общий запрос каркаса и очевидно, что генерировать сигналы L необходимо с помощью элементов «Монтажное ИЛИ». Это позволяет сократить число элементов I в контроллере.

Во втором случае (рис. 44) сигналы L можно было бы генерировать с помощью обычных элементов I с двухтактным выходом, однако, для общности следует эти сигналы вырабатывать с помощью элементов «Монтажное ИЛИ».

В блоке приоритетов сигналы L комбинируются соответствующим образом и подаются в ЭВМ, которая опреде-

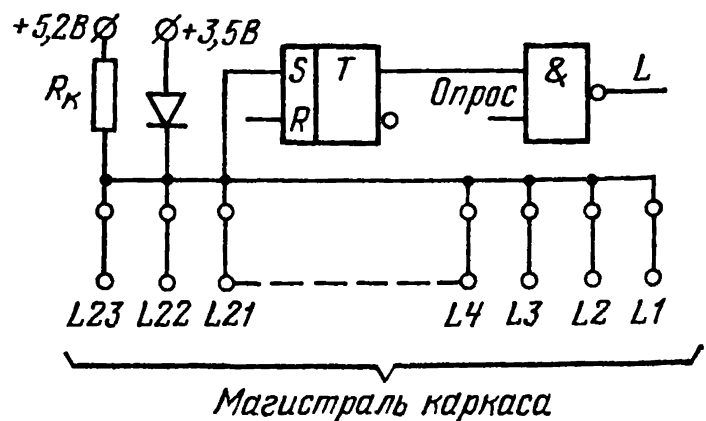


Рис. 43. Выработка сигнала L для каркаса.

ляет приоритет того или иного блока каркаса. Сопротивление резистора R_K выбирается в пределах 470—680 Ом.

Получение сигналов $W, A, F, Z, C, I, S1, S2$. Эти сигналы генерируются контроллером (рис. 45) и каждый выходной вентиль контроллера нагружен более чем на 23 элемента И, расположенных в рабочих блоках. Рассчитаем ток нагрузки для выходного элемента И контроллера:

$$I = 1,6 \cdot 23 + I_K = 46,4 \text{ мА.}$$

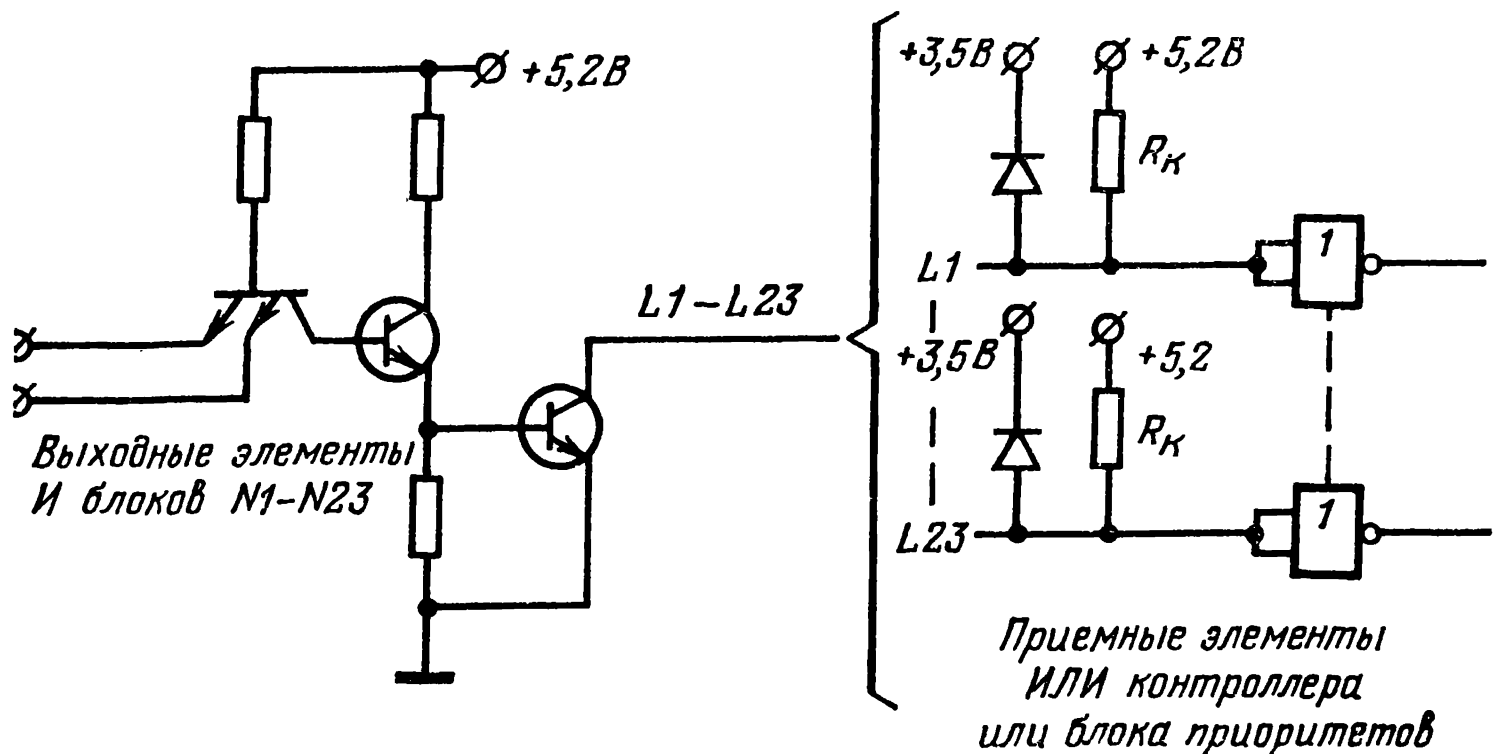


Рис. 44. Общий случай выработки сигналов L .

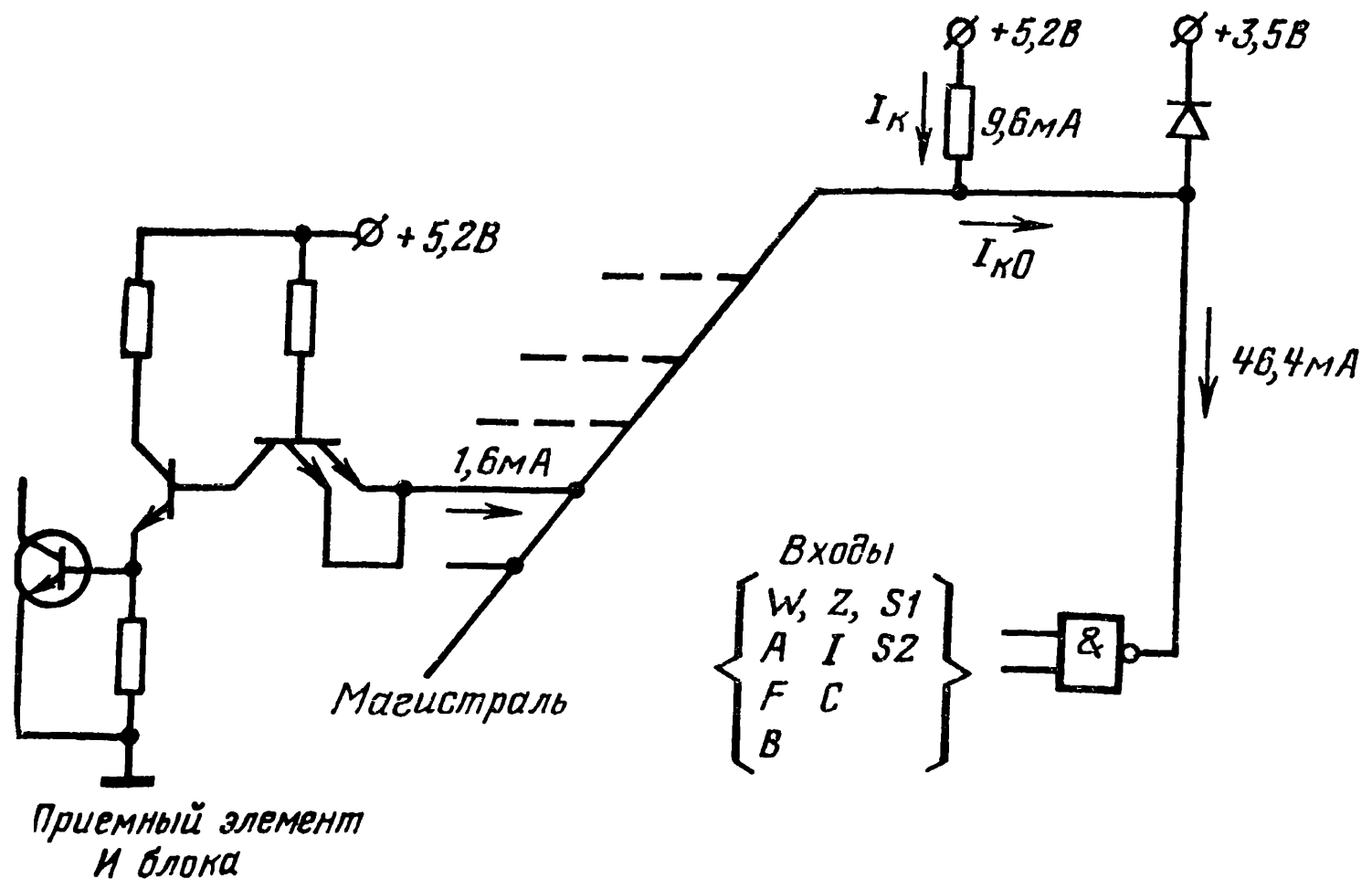


Рис. 45. Выработка сигналов $A, F, B, W, Z, C, I, S1, S2$.

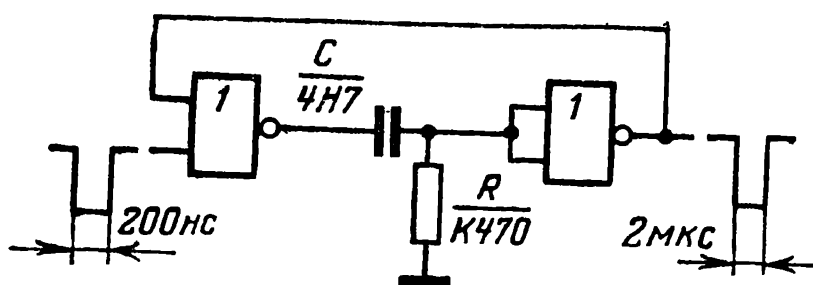


Рис. 47. Схема формирования импульса установки на нуль счетчика.

имеется возможность при помощи тумблеров, расположенных на передней панели блока, соединять две пересчетные схемы последовательно. В случае переполнения пересчетных схем возникает сигнал L , который запоминается на триггере соответствующего канала. Сигналы переполнения объединяют с помощью сборки, и на магистраль выдается общий сигнал запроса.

Возможны два режима работы блока, которые выбираются с помощью тумблера. Если тумблер находится в положении «Схема пропускания», то счетные импульсы будут поступать на входы при наличии разрешающего потенциала на входе «Схема пропускания». Если же тумблер находится в положении «Счет», счетные импульсы могут поступать на входы пересчетных схем в любой момент времени. Все сигналы, которые поступают через разъемы передней панели, имеют уровни NIM. Все связи в логических цепях выполнены по постоянному току.

Данные с каждой из пересчетных схем могут быть считаны независимо.

В блоке используются следующие функции и суб-адреса $F(0)$, $F(2)$, $F(6)$, $F(8)$, $F(9)$, $F(10)$, $F(25)$, $A(0)$, $A(1)$, $A(2)$, $A(3)$. При помощи команды $F(6)N \cdot A(0)$ производится чтение характеристики блока. Команда $F(25)NA(0)$ позволяет заносить в каждом цикле единицу одновременно на все четыре пересчетные схемы и служит для контроля работы блока.

Сброс счетчика на нуль производится при помощи кнопки вручную или с помощью команд

$$[F(2) + F(9)] N \cdot A(n) S2,$$

где $n=0, 1, 2, 3$.

Сброс на нуль триггеров переполнения производится командами

$$F(10) NA(n) S2.$$

При расшифровке всех функций в блоке, за исключением функции $F(10)$, на магистраль выдается сигнал Q . При исполнении команды $F(8)$ сигнал Q выдается, если триггер переполнения находится в состоянии 1.

С целью увеличения быстродействия счетчиков выше 100 МГц в первых разрядах используются триггеры на основе логических схем с эмиттерными связями ТЛЭС [68].

При описании счетчиков обычно приводятся также такие параметры, как отражение входного сигнала, максимальный коэффициент заполнения входных импульсов и минимальный запускаящий импульс. Описываемый счетчик имеет следующие параметры: отражение входного сигнала $\pm 15\%$ (фронт входного сигнала равен 1 нс); коэффициент заполнения входных импульсов 50%. Если в счетчике используются триггеры серии 217, то для установки триггеров счетчика на 0 длительность сигнала S_2 недостаточна, так как время установки счетчика на 0 зависит от числа разрядов. На рис. 47 изображена схема одновибратора, предназначенного для расширения общего сигнала установки на 0 до 2 мкс.

13. БЛОК НАБОРА КОНСТАНТ

Блок набора констант (БНК) предназначен для

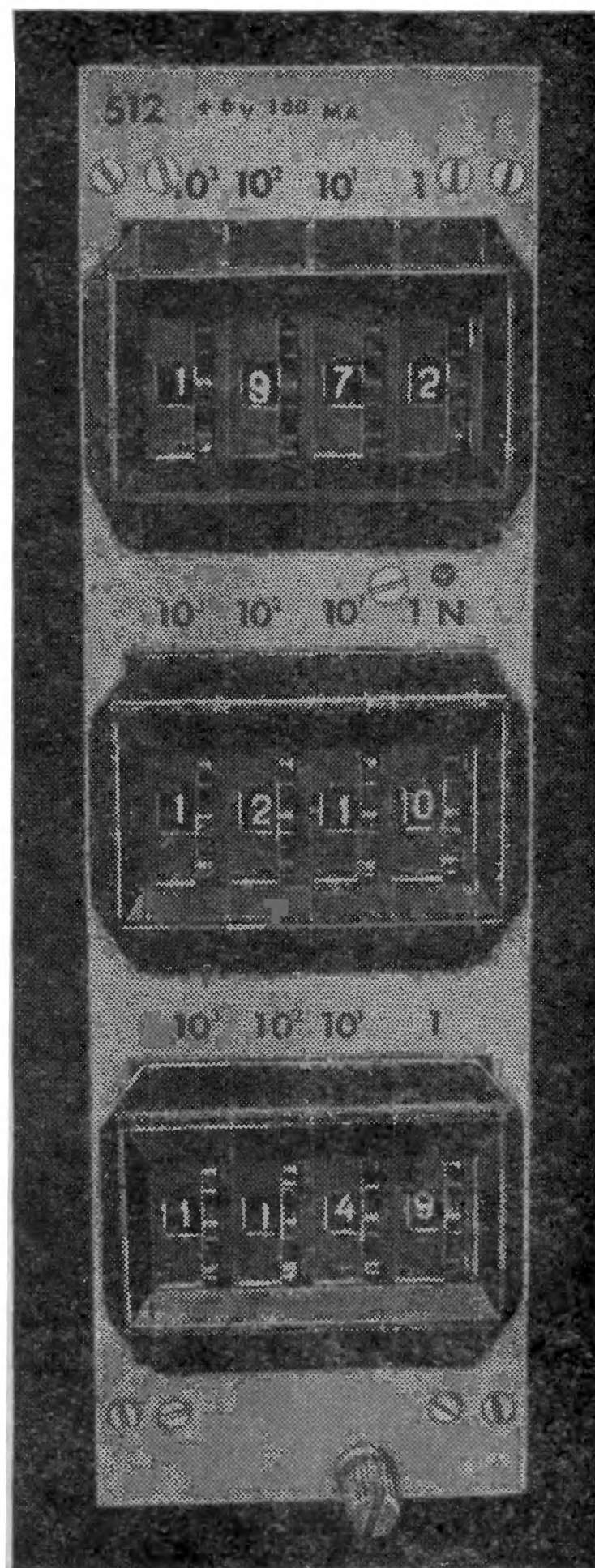


Рис. 48. Вид передней панели БНК.

ручного набора данных, которые затем могут быть считаны в ЭВМ [69]. Имеется возможность задать три числа: 1, 2 и 3. Каждое число набирается в десятичном, восьмеричном или шестнадцатиричном коде. Десятичный код преобразуется в двоично-десятичный или двоичный код с помощью цифрового набирателя (рис. 48). Максимальная длина слова составляет 16 разрядов. Восьмеричный код получается, если на каждой секции цифрового набирателя фиксируется цифра не более чем 7. В противном

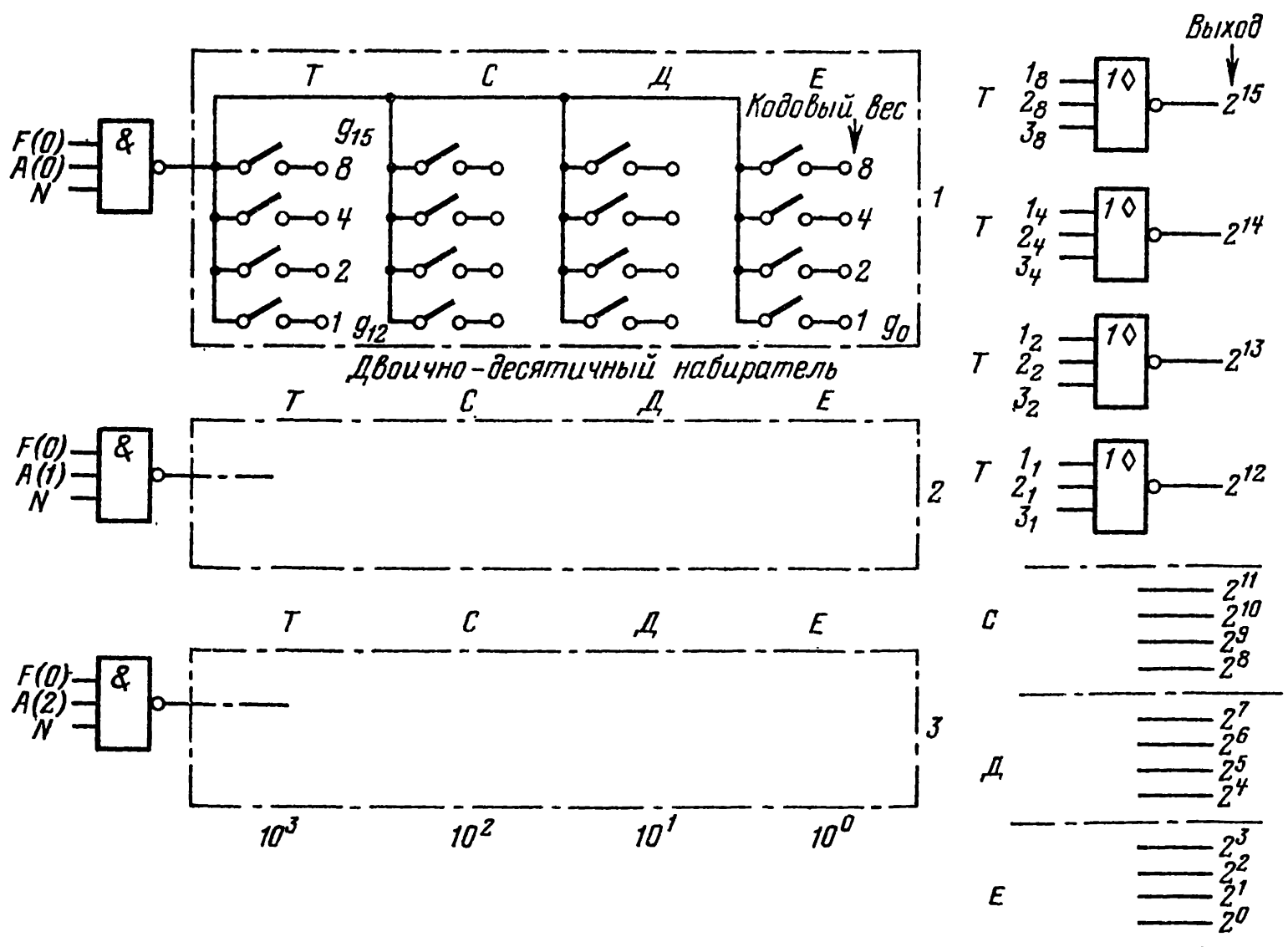


Рис. 49. Структурная схема БНК.

случае получается двоично-десятичный или шестнадцатиричный код.

На рис. 49 показана структурная схема блока. Более детально изображена логическая схема одного цифрового набирателя, который состоит из четырех секций, обозначенных буквами T (тысячи), C (сотни), D (десятки) и E (единицы). Этими же буквами обозначены соответствующие секции остальных набирателей.

Двоичные цифры с соответствующими кодовыми весами объединяются с помощью элементов ИЛИ. В блоке используется одна команда чтения $F(0)$ и содержатся

три регистра с субадресами $A(0)$, $A(1)$ и $A(2)$. Ответ Q получается при условии:

$$F(0)N[A(0) + A(1) + A(2)] = 1.$$

При этих же условиях вырабатывается сигнал X .

Блок набора констант применяется в экспериментах для передачи в ЭВМ таких параметров, как номер экспозиции, дата эксперимента и т. д. Очень удобным является применение данного блока при настройке системы магистраль каркаса — контроллер — ЭВМ.

14. БЛОК АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ

Мы уже отмечали выше, что существуют разработки схем аналого-цифровых преобразователей (АЦП), имеющих широкий диапазон линейного преобразования и быстродействия. Например, прецизионные АЦП с высоким быстродействием нашли широкое применение в технике ядерных экспериментов, в спектрометрах. Однако такие приборы имеют высокую стоимость. Массовое применение находят АЦП для измерения амплитуд импульсов с относительно невысоким значением интегральной линейности 1—0,2%.

Рассмотрим подробно характеристики и схему АЦП, описанные в [70]. Прибор имеет следующие характеристики:

входное сопротивление 2 кОм;

полярность измеряемых импульсов — отрицательная, диапазон амплитуд (0,02—6) В, минимальная длительность 100 нс;

уровни импульсов строба и сброса соответствуют стандарту NIM, длительность 100 нс;

задержка преобразования 1 мкс;

коэффициент преобразования 12 мВ/канал;

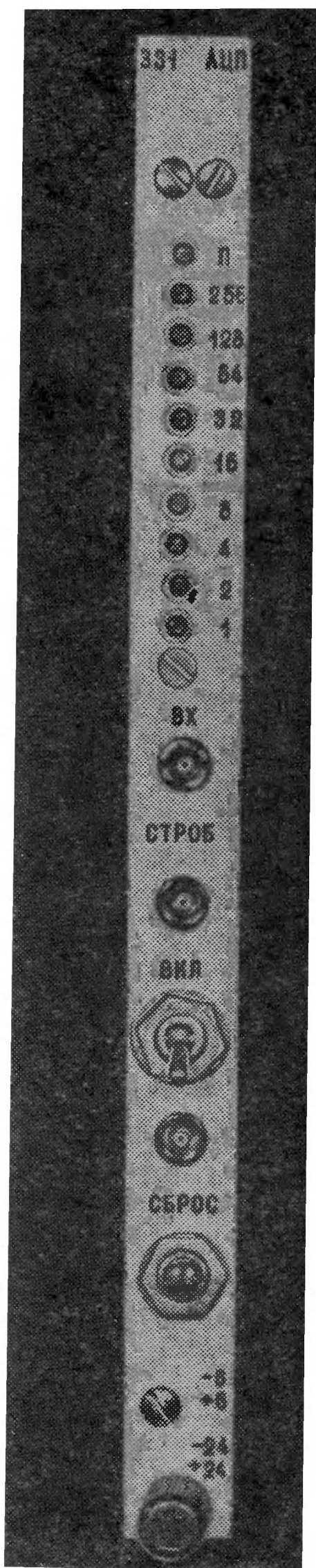
интегральная линейность 0,2%;

стабильность коэффициента преобразования 0,1%/°С;

температурный диапазон работы блока 0 ÷ +40°С;

токи, потребляемые блоком 24 В, 90 мА; +24 В, 180 мА; +6 В, 500 мА, —6 В, 400 мА.

В описываемом блоке АЦП применен метод амплитудно-временной трансформации с последующим преобразованием временного интервала в серию импульсов с частотой 70 МГц. Таким образом, максимальное время



преобразования на 512 каналов будет составлять примерно 7 мкс. Серия импульсов запоминается в двоичном 9-разрядном счетчике. Один разряд (десятый) выделен для фиксации переполнения. Состояние счетчика и разряда переполнения индицируется на передней панели (рис. 50). Здесь же расположены высокочастотные разъемы для подачи аналогового сигнала и сигналов управления (стробирования и сброса).

Для управления блоком со стороны магистрали используются следующие функции:

$F(0)A(0)$ — чтение содержимого счетчика;

$F(2)A(0)$ — чтение содержимого счетчика со сбросом;

$F(9)A(0)$ — сброс счетчика и триггера запроса L ;

$(C+Z)S2$ — начальный сброс;

$F(8)A(0)$ — проверка наличия сигнала L .

Сигнал Q выдается на магистраль при расшифровке функций чтения и функции $F(0)A(8)$, если триггер L взведен (закончено преобразование).

Структурная схема АЦП приведена на рис. 51.

Преобразователь может работать в двух режимах: с нормально открытой схемой пропускания и в режиме стробирования.

В первом случае входной импульс поступает на вход зарядного устройства (ZpY), если закончено преобразование предыдущего импульса и схема пропускания открыта. Зарядное устройство состоит из дифференциального усилителя с отрицательной обратной связью Y и запоминающего конденсатора. Конденсатор заряжается через диод до амплитудного значения

Рис. 50. Передняя панель блока АЦП.

на время преобразования. Схема пропускания построена на основе транзистора $T2$ и диода $D3$. В исходном состоянии транзистор $T2$ открыт и находится в режиме насыщения, а диод $D3$ закрыт. Строб-импульс через согласователь уровней и диоды $D5$, $D4$ поступает на базу транзистора $T2$ и запирает его. При этом диод $D3$ открывается и входной сигнал практически без искажения через эмиттерный повторитель ($T1$) поступает на выход схемы пропускания.

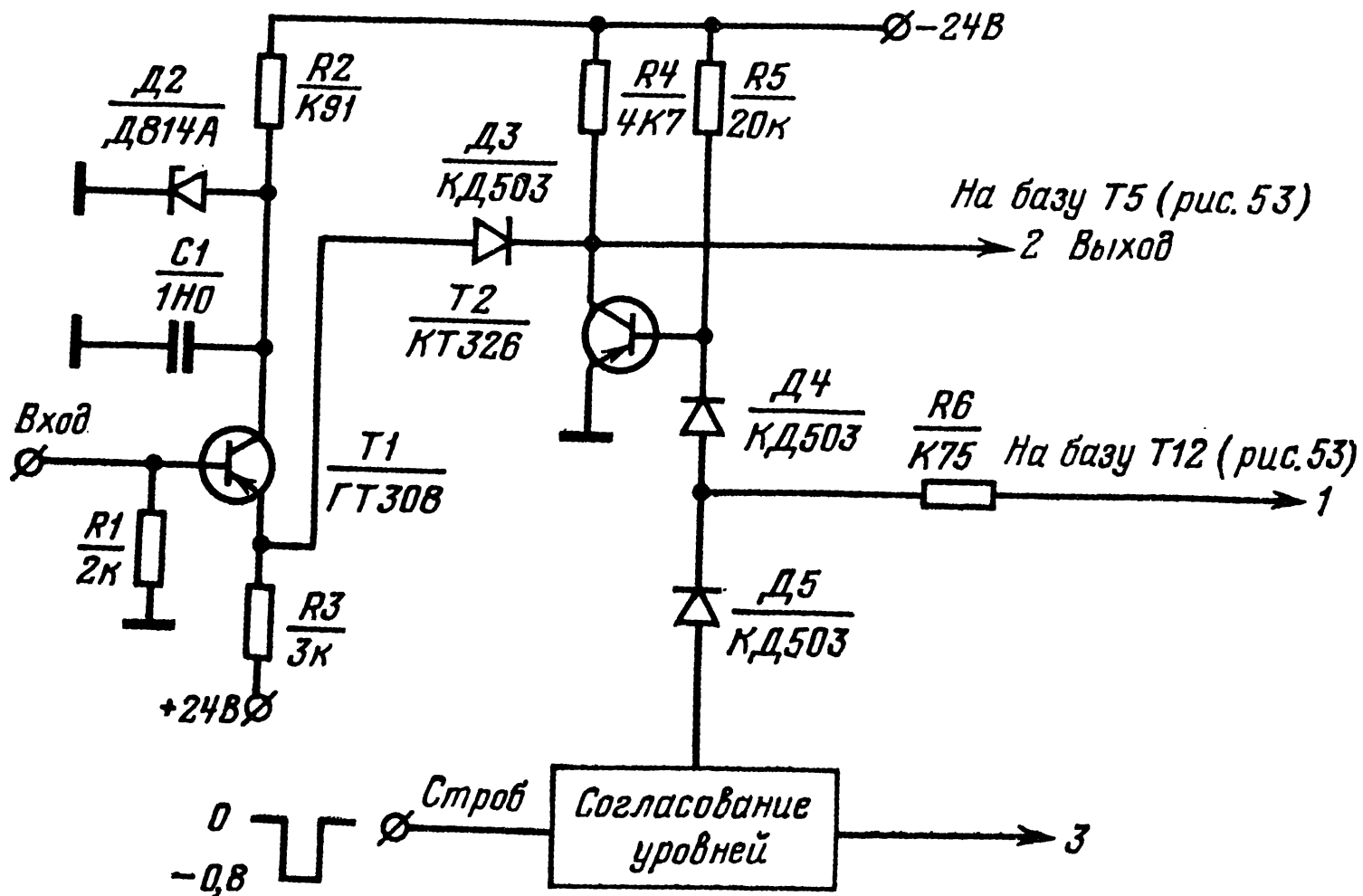


Рис. 52. Схема пропускания.

Рассмотрим схему зарядного устройства АЦП. Отрицательный входной импульс через эмиттерный повторитель $T1$ (рис. 52) поступает на схему пропускания (рис. 53). Усилитель $У$ состоит из дифференциальной пары $T7$, $T8$ и усилителя напряжения $T9$, эмиттерного повторителя $T10$ и генератора режимных токов $T11$. На входах усилителя используются полевые транзисторы $T5$, $T6$. Транзистор $T6$ необходим для уменьшения токов утечки зарядной емкости.

Генератор постоянного тока в разрядном устройстве может отключаться через транзисторную пару $T19$, $T20$ импульсом с одновибратора $ОВ$ или строб-импульсом (транзисторы $T12$ и $T13$).

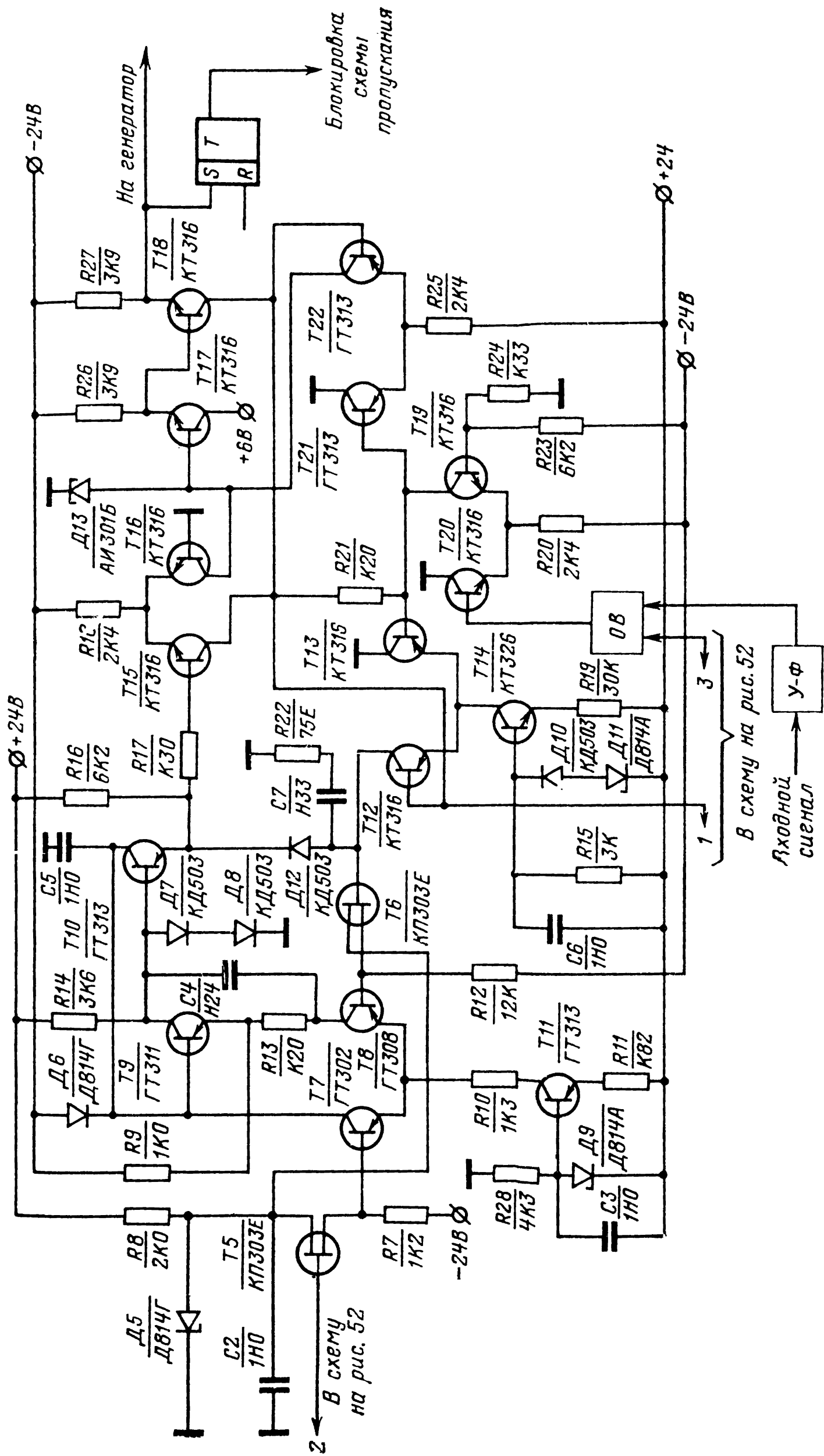


Рис. 53. Схема зарядного устройства.

Импульс с зарядного устройства поступает на туннельный диод $D13$, служащий триггером Шмидта и элементом И одновременно. На время отключения тока разряда туннельный диод не переключается, ток из транзистора $T22$ переключается в транзистор $T21$. После окончания импульса блокировки туннельный диод переключается, сигнал с него через эмиттерные повторители $T17$ и $T18$ поступает на генератор G и на триггер блокировки схемы пропускания.

В качестве ждущих генераторов широкое применение находят как схемы на дискретных компонентах, так

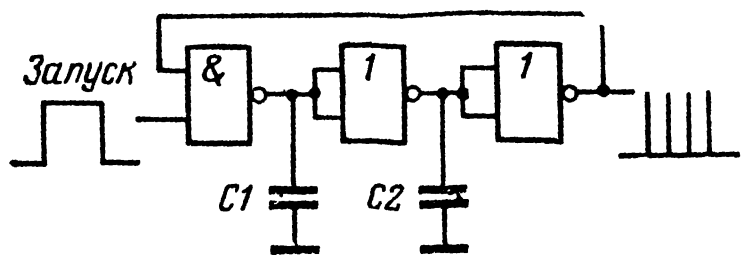


Рис. 54. Генератор цугов.

и (особенно в последнее время) генераторы на интегральных микросхемах, стабилизированные кварцем. Простейший генератор импульсов состоит из одного элемента И—НЕ и двух элементов

ИЛИ—НЕ, соединенных в кольцо [71] (рис. 54). Максимальная частота генерируемых импульсов зависит от времени задержки в элементах. Генератор, построенный на элементах типа ТТЛ, имеет частоту импульсов 10—15 МГц. Для понижения частоты можно включить конденсаторы $C1$ и $C2$. В исходном состоянии, когда на одном из входов вентиля отсутствует низкий уровень напряжения, генерация импульсов отсутствует. При подаче на вход высокого уровня напряжения генератор возбуждается. Ниже приводятся результаты измерения стабильности генератора от температуры (n — число импульсов в цуге):

n	:	:	:	21	18	15
$T, ^\circ\text{C}$:	:	:	30	60	90

Для улучшения стабильности генератора цугов можно применить кварц. В этом случае используется другая модификация генератора на основе вентиля с линеаризированной характеристикой. На рис. 55, а показана выходная характеристика обыкновенного элемента НЕ типа ТТЛ. Применение резистора в цепи обратной связи позволяет линеаризовать его характеристику (рис. 55, б).

Два таких «линейных» элемента И, соединенные последовательно, образуют линейный усилитель, который изменяет фазу входного сигнала на 360° . Если теперь в цепь обратной связи такого усилителя включить

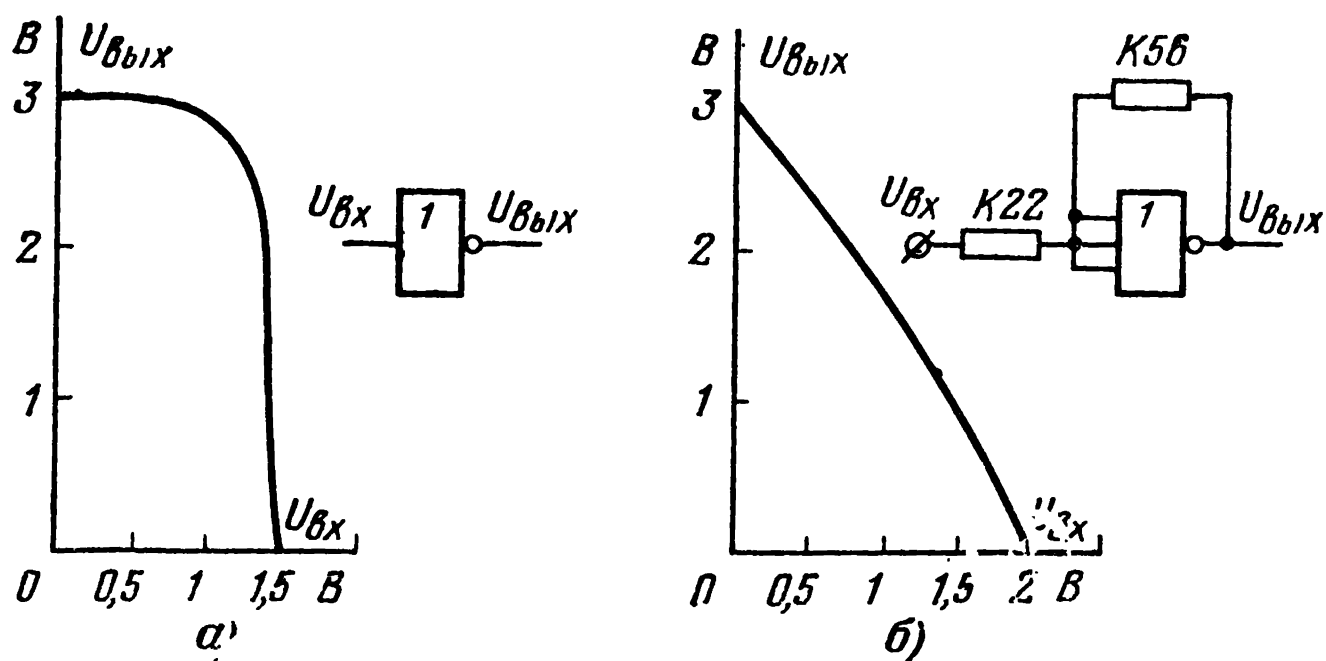


Рис. 55. Выходная характеристика элемента И типа ТТЛ.
а — обычная; б — линейризованная.

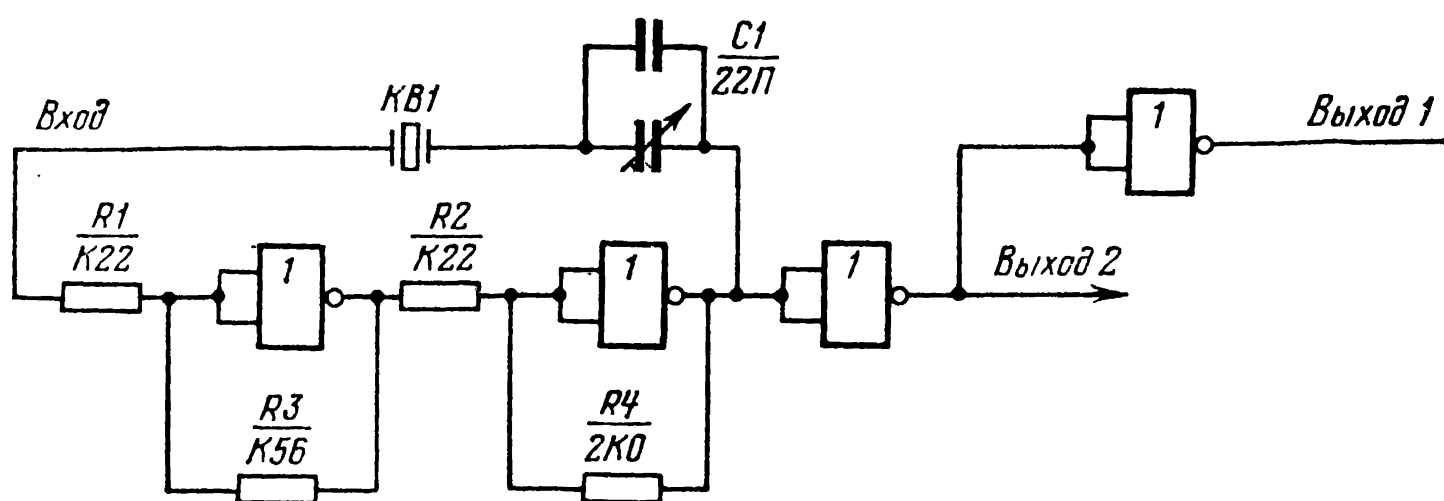


Рис. 56. Генератор цугов, стабилизированный кварцем.

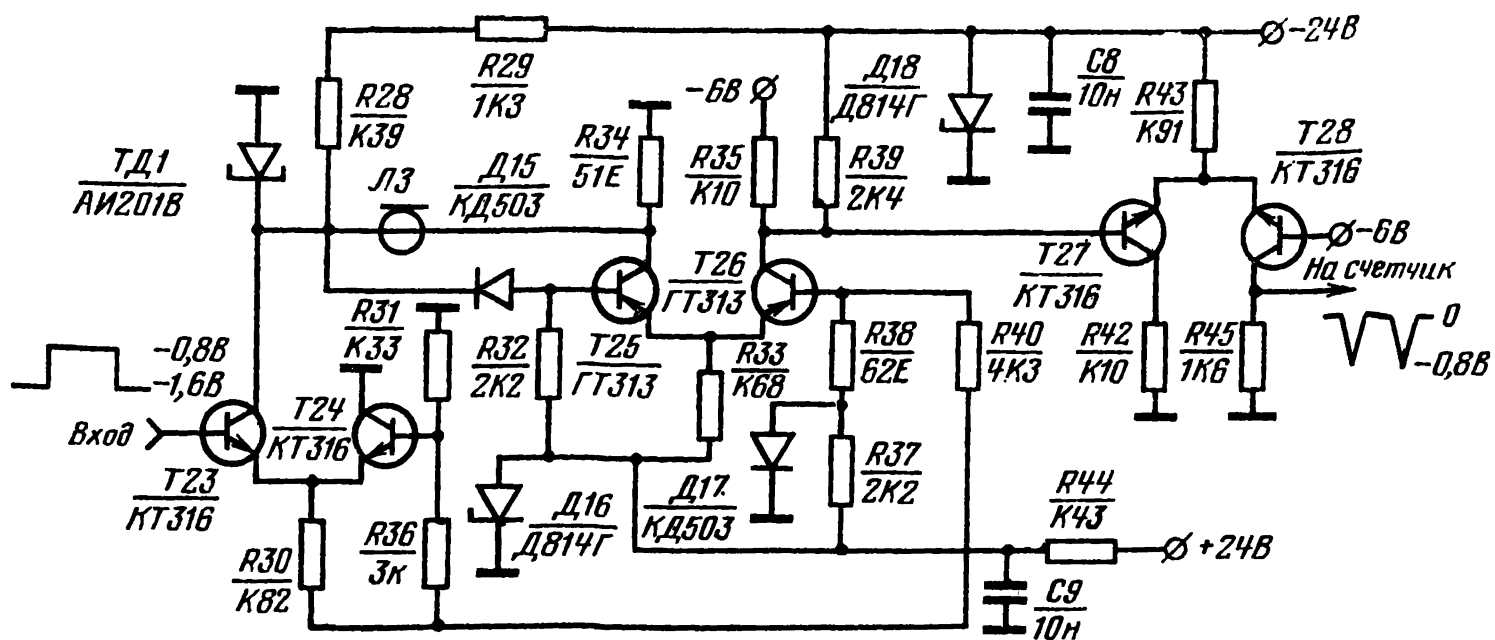


Рис. 57. Схема ждущего генератора на туннельном диоде.

кварц $KB1$, то получается высокочастотный генератор импульсов (рис. 56), стабильность частоты которого определяется стабильностью кварца 10^{-5}°C без специальных мер температурной компенсации.

В описываемом блоке применена схема ждущего генератора на туннельном диоде (рис. 57). Временязадающим элементом является отрезок высокочастотного кабеля — линия задержки $L3$.

15. БЛОК ЦИФРО-АНАЛОГОВОГО ПРЕОБРАЗОВАТЕЛЯ

Цифро-аналоговые преобразователи (ЦАП) находят все более широкое применение. Если раньше ЦАП использовался в основном в измерительных и управляющих системах, то сейчас благодаря интеграции и снижению стоимости они все шире внедряются в такие устройства, как двухкоординатные графопостроители, графические устройства на ЭЛТ, источники питания с программной регулировкой, регулировка и изменение параметров блоков в экспериментальных установках и др.

Современный ЦАП должен удовлетворять по крайней мере шести параметрам: высокое разрешение, точность, линейность, температурная стабильность, малое время установления, отсутствие выбросов при переключениях.

Разрешение ЦАП заложено в числе разрядов входного слова. Например, 10-разрядный ЦАП имеет 1024 выходных уровня. Величина, обратная числу выходных уровней, является разрешающей способностью. Очевидно, что единицей измерения разрешения является единица младшего разряда.

Обычно точность ЦАП определяется как погрешность $\pm 0,5$ младшего разряда и, как видно, зависит от разрешающей способности. Цифро-аналоговый преобразователь может обеспечивать необходимое разрешение, но не точно выдавать ступеньки выходного сигнала вследствие плохой калибровки.

Линейность определяет постоянство отношения входного сигнала к выходному для всего диапазона. Цифро-аналоговый преобразователь может иметь хорошую линейность, но плохую точность.

Температурная стабильность определяет диапазон работы прибора при заданной точности.

Время установления определяет задержку между вводом информационного слова и достижением некоторого конечного значения на аналоговом выходе. Чем меньше время установления, тем большее быстродействие имеет устройство при преобразовании цифровых данных в аналоговую форму.

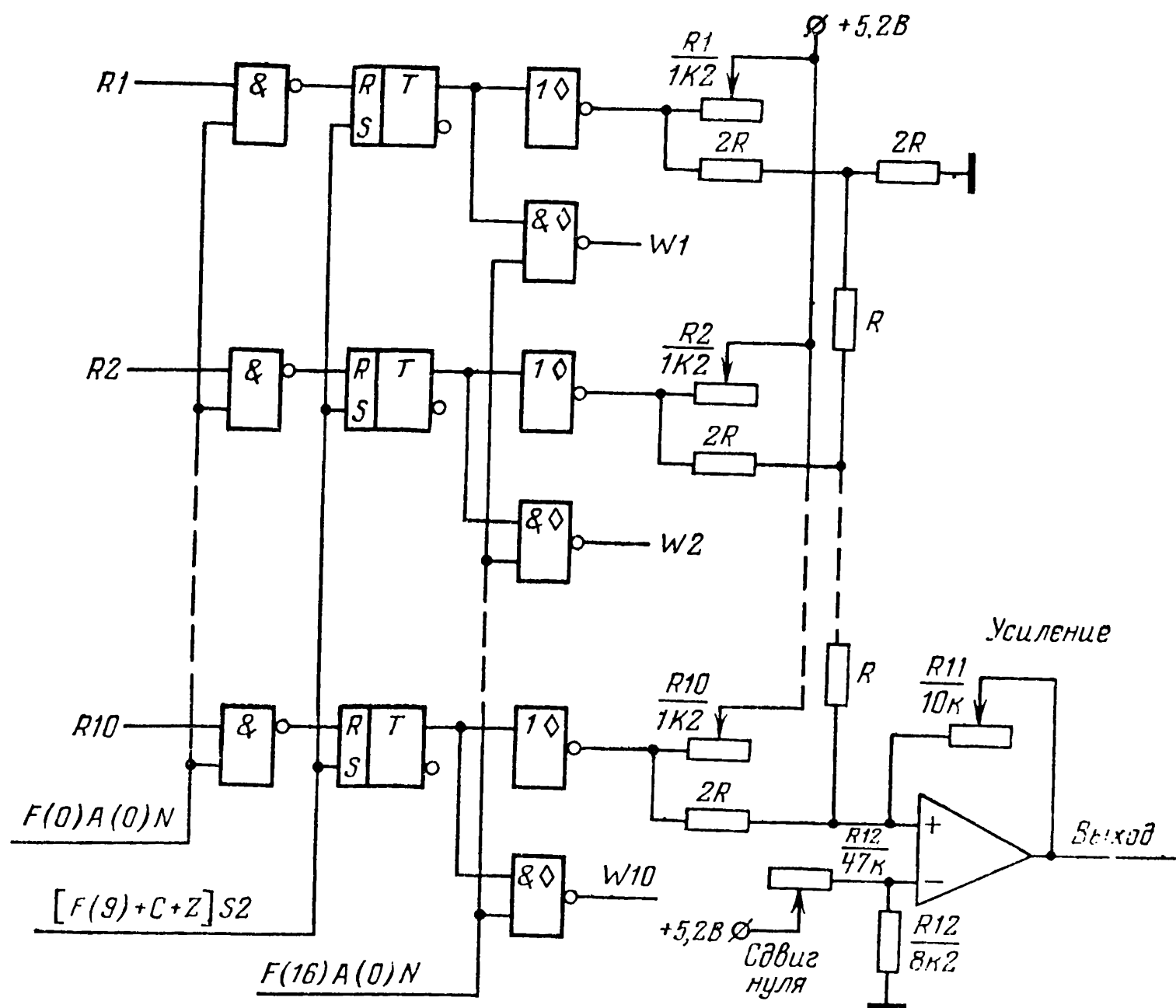


Рис. 58. Схема 10-разрядного ЦАП.

При переключении схем внутри ЦАП возникают переходные процессы и появляются выбросы на выходном сигнале. Для фильтрации этих выбросов вводятся специальные сглаживающие схемы.

Известно много способов преобразования цифровых данных в аналоговый сигнал [73—75]. Широкое применение нашел метод преобразования, использующий резистивную матрицу $R-2R$ для получения токов, взвешенных в соответствии со значениями двоичных разрядов. При таком способе требуется всего два номинала сопротивлений.

На рис. 58 изображена принципиальная схема ЦАП, выполненная на дискретных компонентах с применением интегральных микросхем типа ТТЛ. В качестве ключей используются микросхемы, имеющие вывод коллектора выходного транзистора в выходную цепь. Подстроечные резисторы $R1—R10$ служат для выравнивания напряжения насыщения на выходах элементов И в открытом состоянии. Разрешающая способность в такой схеме может составлять $1/2^{10}$ [74]. Работает схема следующим образом.

В зависимости от того, какие вентили находятся в открытом состоянии, ток, пропорциональный численному значению цифрового сигнала, суммируется на входе операционного усилителя. Линейная интегральная схема формирует аналоговый сигнал.

В исходном состоянии, когда входные сигналы всех элементов И равны нулю, их выходные напряжения составляют 6 В. В этом случае выходной сигнал на операционном усилителе должен быть равен нулю. Напряжение сдвига нуля устанавливается соответствующей регулировкой в цепи операционного усилителя. Когда все входные сигналы соответствуют логической единице (+6 В), на выходах элементов И устанавливается напряжение 0,1—0,2 В.

Весовой коэффициент определяется близостью ветви цепной резистивной схемы к входу операционного усилителя. Сопротивление прецизионных резисторов R выбирается в пределах 7—35 кОм. Точность работы прибора в основном зависит от точности сопротивления резисторов R и установки напряжения насыщения в коллекторных цепях выходных микросхем; быстродействие ограничивается скоростью срабатывания операционного усилителя.

Обычно в ЦАП, выполненных в стандарте КАМАК, используются функции $F(0)$, $F(9)$ и $F(16)$.

16. ИНТЕРФЕЙС К ЦИФРОВОМУ ВОЛЬТМЕТРУ

Интерфейс к цифровому вольтметру используется для вывода информации из цифрового вольтметра типа ВК7-10А/1 на магистраль с последующим считыванием с помощью контроллера в ЭВМ, на цифропечать или на перфолену [72]. В простейшем случае схема интерфейса состоит из инверторов уровней на входе, строби-

руемых вентилях и программно-управляемой части. Данный блок осуществляет следующие функции:

$NA(2)F(0)$ — чтение всех 18 разрядов вольтметра;

$NA(2)F(0)$ — чтение 16 младших разрядов;

$NA(3)F(0)$ — чтение 2 старших разрядов;

$NA(0)F(10)$ — сброс на 0 триггера L ;

$NA(0)F(8)$ — проверка наличия сигнала L .

Сигнал Q вырабатывается во время расшифровки команды $A(0)F(8)$ при условии, что триггер L находится в состоянии 1, а также при расшифровке всех вышеперечисленных команд. На рис. 59 изображена передняя панель блока. Данные с цифрового вольтметра поступают в блок через многоконтактный разъем типа РП15-23Г. Сигналы «Пуск» (вольтметра) и «Выход» (конец измерения) поступают через одноконтактные разъемы.

Возможны два способа подключения цифрового вольтметра к источникам измеряемых сигналов. Когда имеется один канал измерения, сигнал подается непосредственно на вольтметр. Если число каналов измерения больше одного, то измеряемые сигналы подаются на вольтметр через аналоговый коммутатор.

17. АНАЛОГОВЫЙ КОММУТАТОР

Аналоговый коммутатор используется при многоканальной обработке аналоговых сигналов [76]. С его помощью можно осуществлять три типа операций:

1) поочередное подключение многих аналоговых каналов к одному блоку (например, к АЦП);

2) поочередное подключение одного аналогового канала (например, источника реперных сигналов) ко многим каналам;



Рис. 59. Передняя панель интерфейса.

3) поочередное включение одного из многих аналоговых каналов передачи информации.

В качестве коммутирующих элементов могут быть использованы полевые транзисторы и электромеханические реле.

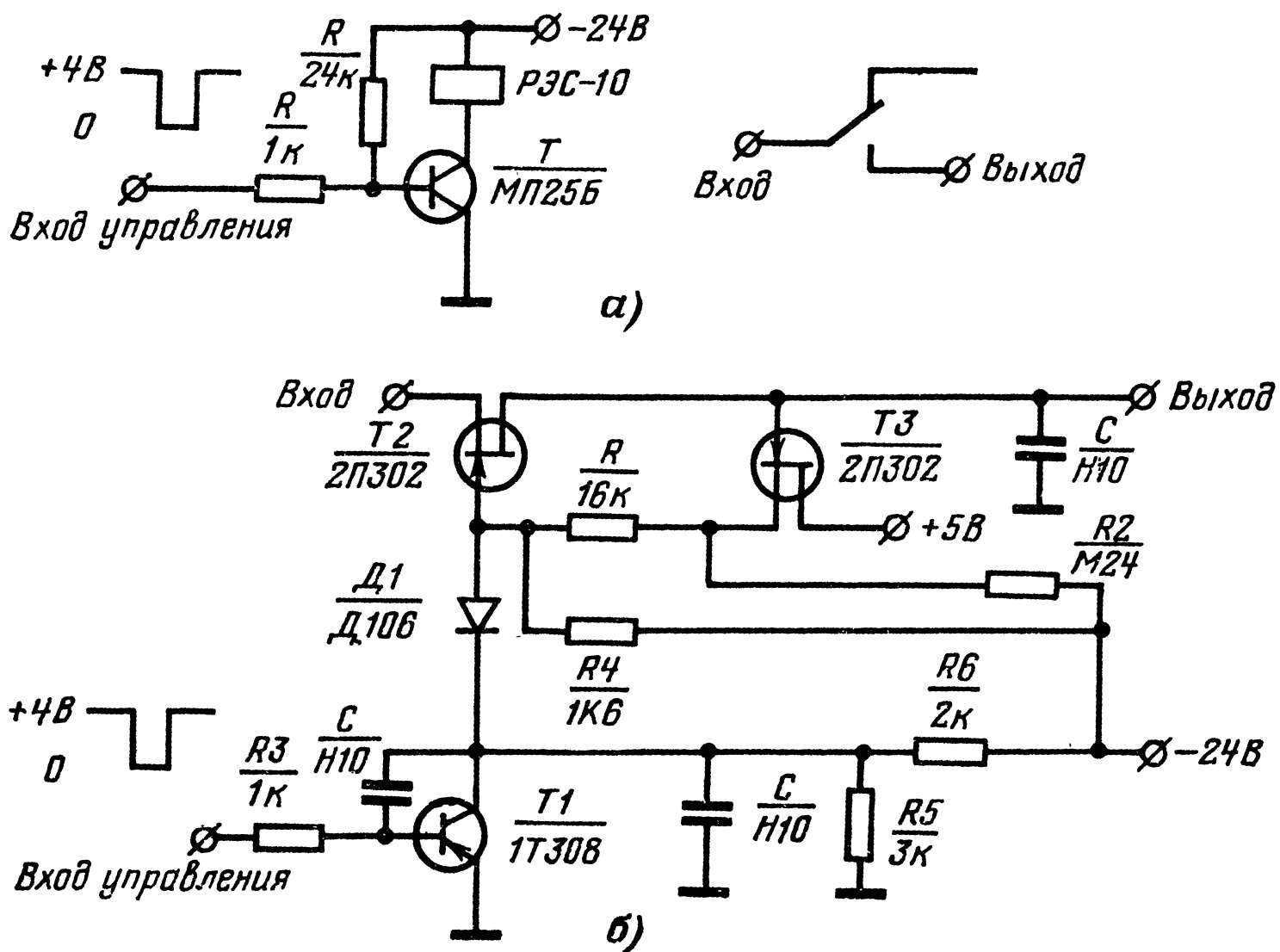


Рис. 60. Схемы пропускания.
а — на реле РЭС-10; б — на полевом транзисторе.

При использовании в качестве коммутирующего элемента реле РЭС-10 (рис. 60, а) имеем: время переключения составляет не более 8 мс; максимально допустимое коммутирующее напряжение ± 250 В; число коммутируемых каналов равно 15.

При использовании в качестве коммутирующего элемента полевого транзистора (Т2—КП302) с *p-n*-переходом с каналом *n*-типа имеем следующие характеристики схемы пропускания (рис. 60, б):

напряжение отсечки транзистора 5 В;

ток насыщения при нулевом напряжении на затворе $I_0 = 20$ мА;

входная и переходная емкости составляют 20 и 8 пФ соответственно;

сопротивление канала транзистора равно 50 Ом при отрицательных входных сигналах;

интегральная нелинейность в диапазонах коммутируемых сигналов от 0 до -6 В и нагрузке 50 кОм составляет $0,1\%$;

диапазоны коммутируемых сигналов: отрицательной полярности $0-6$ В, положительной $0-1$ В;

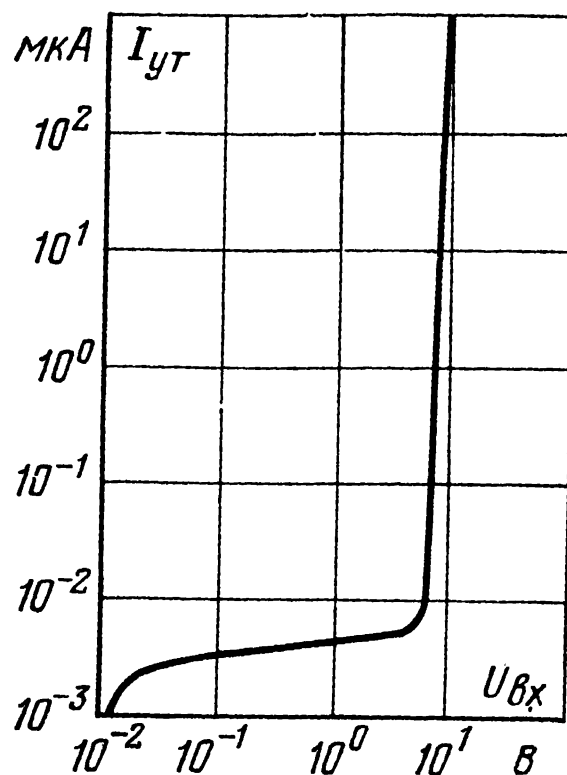
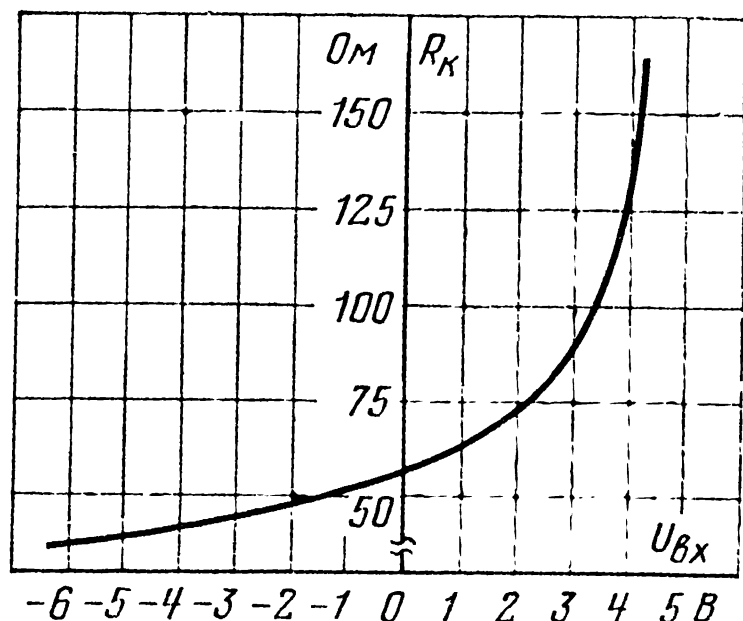


Рис. 61. Зависимость сопротивления канала полевого транзистора от амплитуды пропускаемого сигнала.

Рис. 62. Зависимость тока утечки полевого транзистора от амплитуды входного сигнала при включенном канале.

время переключения канала не более 1 мкс;

от импульса управления на выходе появляется импульс экспоненциальной формы с амплитудой в 70 мВ с постоянной времени 1 мкс.

На рис. 61 приведен график изменения сопротивления канала R_k транзистора $T2$ в зависимости от входного сигнала.

Зависимость тока утечки от амплитуды отрицательных входных сигналов (при выключенном канале) приведена на рис. 62.

Рассмотрим работу коммутирующего элемента (рис. 66, б), выполненного на полевом транзисторе. При отсутствии управляющего сигнала (вход управления $+4$ В) потенциал на коллекторе транзистора $T1$ составляет -13 В и транзистор $T2$ через диод $D1$ поддерживается в запертом состоянии независимо от потенциала коммутируемого сигнала (входа). Появление управляющего сигнала вводит в насыщение транзистор $T1$, и коммутирующий транзистор $T2$ открывается. Транзистор $T3$

используется в качестве истокового повторителя и служит для поддержания постоянного потенциала затвор — исток транзистора $T2$ в открытом состоянии. Диапазон положительных коммутируемых сигналов получается

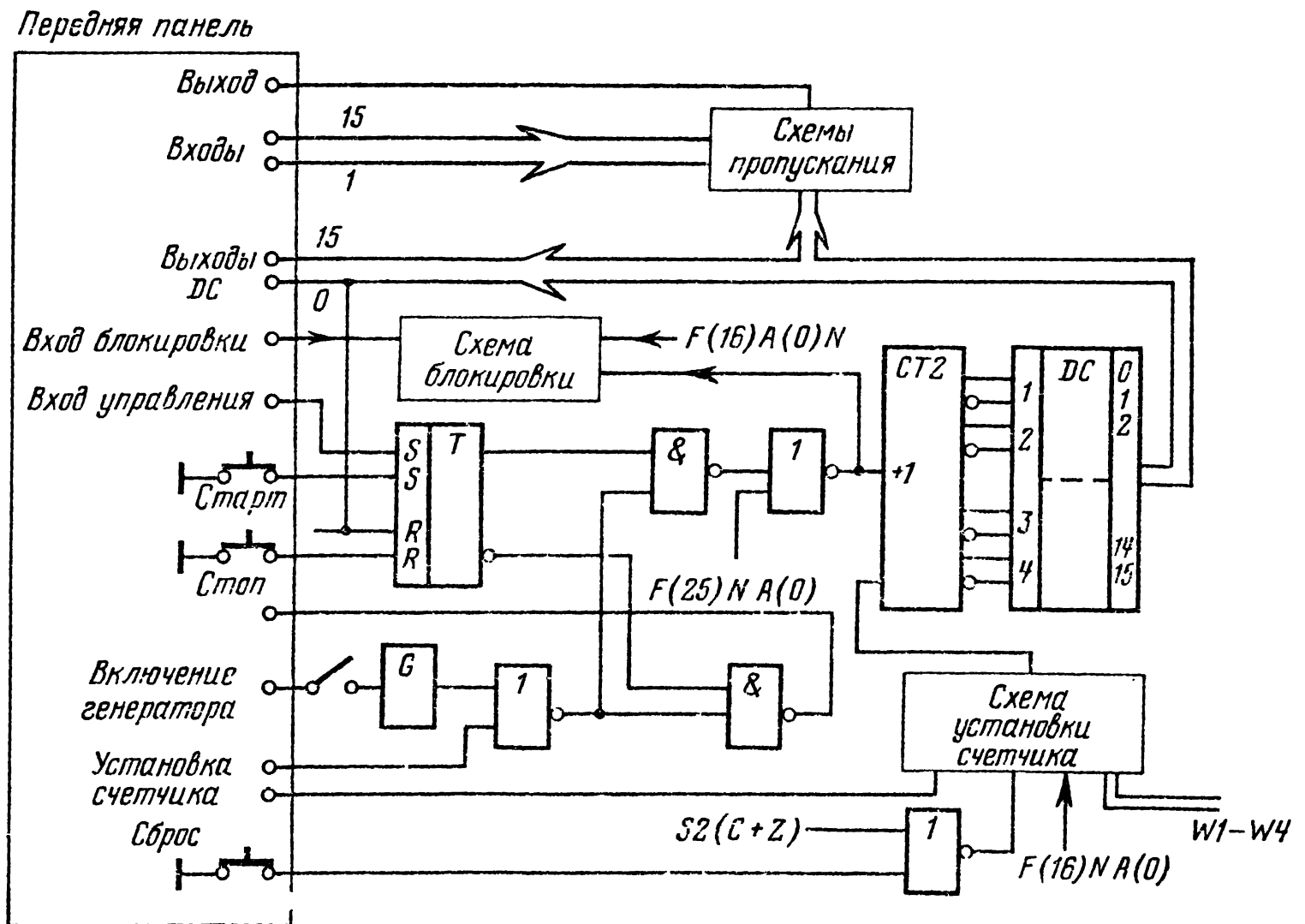


Рис. 63. Структурная схема коммутатора.

меньше диапазона отрицательных, так как при положительных входных сигналах свыше 1 В открывается диод $D1$ и транзистор $T2$ постепенно закрывается.

Рассмотрим структурную схему аналогового коммутатора (рис. 63). Наличие программно-управляемой схемы в блоке позволяет реализовать следующие режимы работы коммутатора: произвольное включение любого канала и режим сканирования. Режим сканирования обеспечивается как программным путем, так и с передней панели от внешнего сигнала или вручную.

Структурная схема коммутатора состоит из следующих узлов;

15 схем пропускания;

четырехразрядного счетчика $Сч2$ с индикацией на передней панели номера включенного канала;

дешифратора номера канала DC ;

ждушего генератора G ;

триггера управления T ;

схемы блокировки для установки всех выходов дешифратора номера канала на нуль при изменении состояния счетчика на время большее, чем длительность выключения схемы пропускания;

программно-управляемой схемы (на рисунке не показана).

В коммутаторе используются функции $F(16)$; $F(0)$; $F(25)$.

Сброс счетчика осуществляется при условии

$$[F(9) + (C + Z)] S2 = 1.$$

Пятый дополнительный вход в дешифраторе DC номера канала, с помощью которого управляются 15 выходов дешифратора обеспечивает возможность наращивания числа коммутируемых сигналов. На переднюю панель выведены выходы дешифратора и его вход (блокировка). Для объединения блоков в режиме сканирования используется схема управления на основе установочного триггера, распределяющая сигналы счета либо в данный блок, либо в последующий.

Несколько коммутаторов могут работать в режиме произвольного обращения к заданному каналу. Для задания режима работы необходимо использовать один дополнительный коммутатор, дешифратор которого используется для задания номера коммутатора, в котором выбирается нужный канал. Выходы дешифратора дополнительного блока соединены с соответствующими входами блокировок. Таким способом подготавливается к работе нужный блок.

Для задания режима поочередного подключения многих каналов возможны два способа:

выходы схем пропускания соединяются вместе;

выходы схем пропускания подключаются к выходам дополнительного блока.

Второй способ является более предпочтительным, так как такое включение существенно снижает токи утечек и паразитную емкость на общем выходе.

В режиме сканирования коммутатор работает следующим образом. При включении триггера в схеме управления первого блока сигналы счета вызывают поочередное включение каналов в первом блоке. При переполнении счетчика (возврате в начальное состояние) импульсом с нулевого выхода дешифратора сбрасыва-

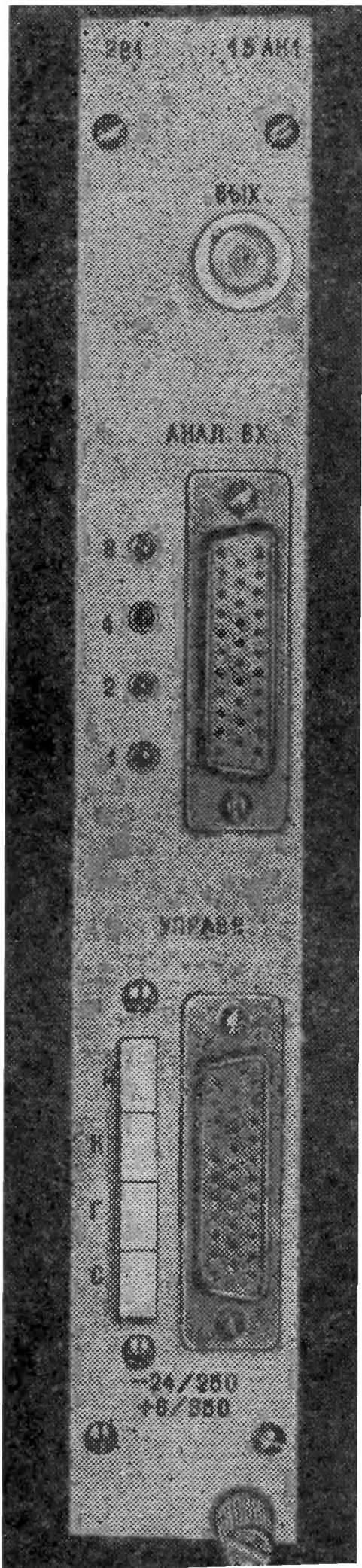


Рис. 64. Передняя панель аналогового коммутатора.

ется триггер в схеме управления и одновременно включается схема управления второго блока. Импульсы счета поступают теперь во второй счетчик. При соединении выхода схемы управления в последнем блоке с входом первой схемы управления реализуется кольцевой режим работы.

На рис. 64 изображен общий вид передней панели блока аналогового коммутатора. Блок имеет ширину 2М. На передней панели блока расположены:

два 32-контактных разъема, один из которых используется для подачи аналоговых сигналов *Анал. вх.*, на другой *Управл.* выведены выходы дешифратора;

лампочки индикации состояния счетчика 1, 2, 4, 8;

клавиши для ручного пуска, остановки и сброса счетчика *Н*, *К*, *Г*, *С*;

высокочастотный разъем для подачи выходного аналогового сигнала *Вых.*

Аналоговый коммутатор может использоваться совместно с интерфейсом цифрового вольтметра для контроля высокостабильных источников питания, измерения параметров сигналов и проч.

18. БЛОКИ В СТАНДАРТЕ КАМАК ДЛЯ АВТОНОМНОЙ РАБОТЫ БЛОЧНОГО КАРКАСА

Как было указано выше, система КАМАК организована таким образом, что при наличии контроллера с фиксированной программой или генератора программ имеется возможность организовать сбор и обра-

ботку данных без ЭВМ. В настоящее время такие системы широко используются там, где нет необходимости в обработке и выводе большого количества информации в течение короткого промежутка времени. Примером такой установки является система вывода информации на цифропечать или на перфоратор [77].

В состав системы вывода данных на цифропечать, разработанной в CERN [57—60] входят следующие блоки: контроллер печати (КП), интерфейс печати (ИП), селектор печати (СП), преобразователь двоичного кода в двоично-десятичный (ДДП), индикатор десятичного кода (ИДК).

В качестве обработки данных в системе вывода на цифропечать используются счетчики, интерфейсы к промышленным приборам, аналого-цифровые преобразователи и т. д.

Однокаркасная система, помимо блоков, перечисленных выше, содержит в себе контроллер для связи с другими каркасами. Более половины мест в каркасе занимают блоки, обеспечивающие индикацию и вывод данных. Однако если установка состоит из нескольких каркасов, то только один из них содержит набор блоков для индикации и вывода данных на цифропечать, остальные каркасы содержат в себе контроллеры, блоки обработки данных и общий исполнительный контроллер системы. Если в систему включить программный блок, то нет необходимости в управлении от ЭВМ.

Рассмотрим кратко описание работы контроллера печати и взаимодействия его с другими блоками каркаса. Следует отметить общие характерные черты блоков вывода данных на цифропечать:

система работает в асинхронном режиме, так как наряду с быстрыми электронными блоками последняя содержит в себе электромеханическое устройство для цифропечати;

длина слова может быть различной и определяется типом блока, из которого печатаются данные. Поэтому возможны слова длиной 16 разрядов, которые обрабатываются за один цикл КП и слова двойной длины, которые обрабатываются за два цикла работы КП.

Возможны три типа печати:

печать восьмеричная (например, из двоичных счетчиков) — данные, минуя блок ДДП, поступают на ИП и далее на цифропечать;

печать десятичная — данные в двоичном коде поступают из блоков на блок ДДП и далее на ИП для дальнейшей распечатки в десятичном коде;

печать десятичная — исходные числа представлены в двоично-десятичном коде (например, в цифровом вольтметре), и поэтому печать происходит так же, как и в первом случае.

Взаимодействие блоков в каркасе организуется КП, который содержит в себе регистры для запоминания ко-

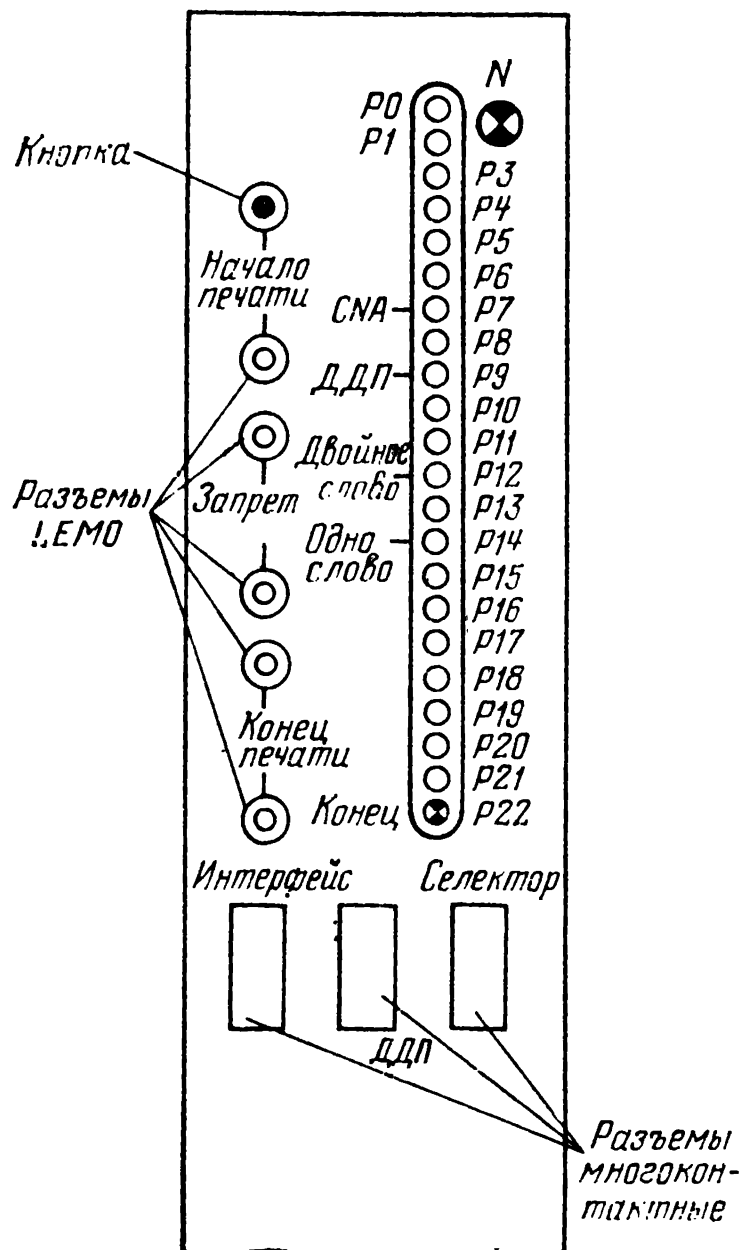


Рис. 65. Общий вид передней панели КП.

манд, поступающих из селектора печати и общего контроллера системы, и программный счетчик, выдающий последовательность 22 сигналов для организации взаимодействия блоков в каркасе, с общим контроллером системы и цифропечатью.

На рис. 65 изображена упрощенная схема передней панели КП. В нижней части панели расположены три многоконтактных разъема для связи с блоками ДДП, СП и ИП. Состояние программного счетчика индицируется (P0—P22). Контроллер печати может занимать любое место в каркасе,

за исключением двух правых ячеек (N24 и N25). В КП используются следующие функции:

- $F(0)A(0)$ и $F(9)A(1)$ — чтение I;
- $F(1)N$ — чтение II;
- $F(6)N$ — чтение характеристики;
- $F(26)N$ — разрешение работы блока;
- $F(16)A(0)$, $F(16)A(1)$, $F(16)A(2)$ — запись;
- $F(8)N$ — проверка наличия запроса;
- $F(10)NA(0)$ — сброс триггера запроса.

Сигнал Q выдается во время расшифровки исполняемых КП команд и в процессе изменения состояния программного счетчика за исключением позиции $P22$

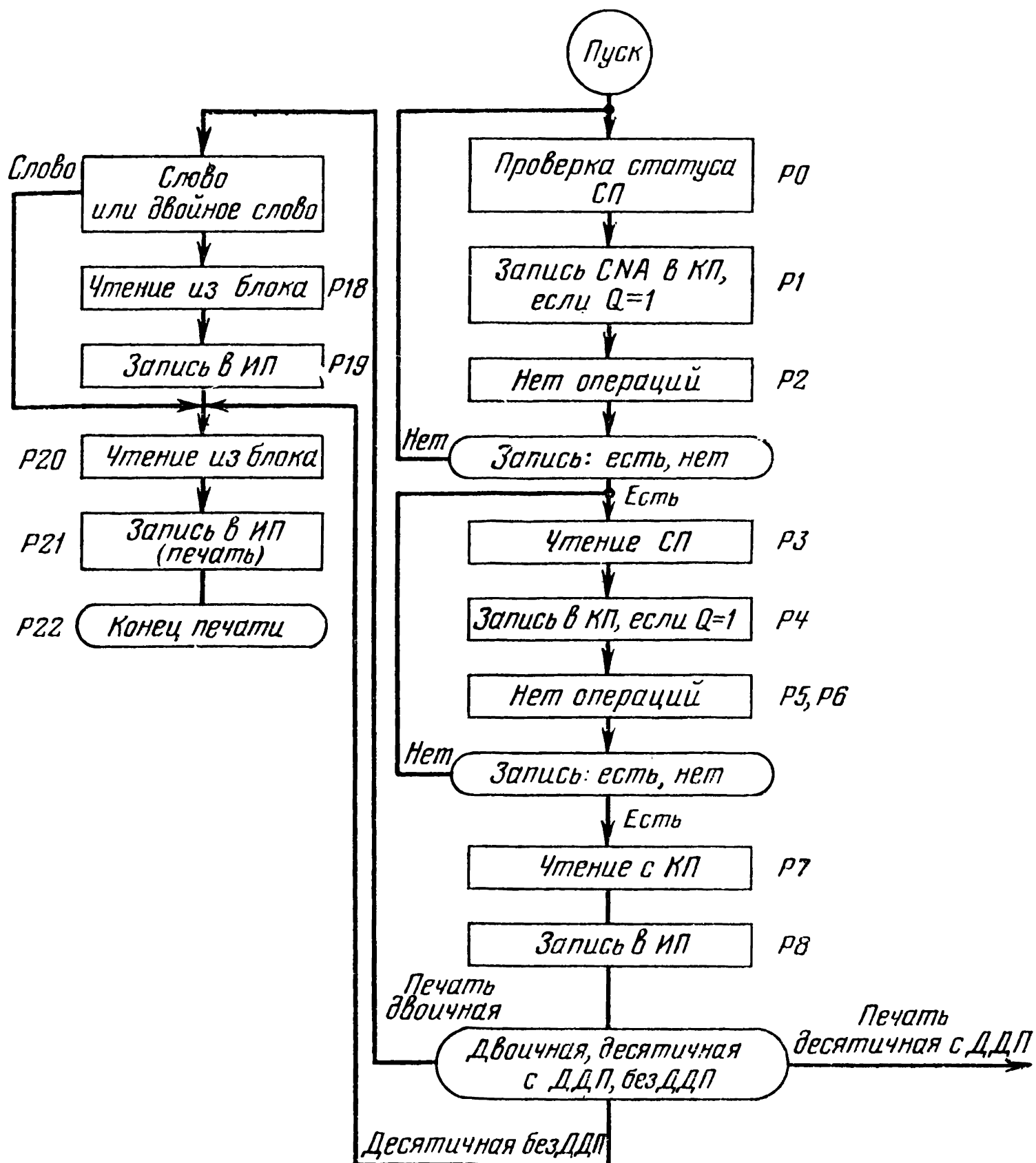


Рис. 66. Структурная схема программы вывода информации.

(конец) и $P11$, если нет записи. В ответ на команду $F(8)N$ выдается сигнал Q , если триггер запроса находится в состоянии 1. Рассмотрим программу работы системы вывода на цифropечать, упрощенная структурная схема которой изображена на рис. 66. На данной схеме не показана последовательность выполнения операций в десятичном коде с ДДП. Начало работы может

исходить от сигнала, вырабатываемого вручную или от внешнего источника при том условии, когда в селекторе печати включен тумблер, определяющий статус системы. Если тумблер включен, то сигнал Q поступит в исполнительный контроллер, который управляет всеми каркасами. Последовательность выполнения микроопераций $P1—P22$ объединяется в несколько подциклов:

$P0—P2$ — вывод информации из данного каркаса (или нет);

$P3—P4$ — печать данных из блока (или нет);

$P7$ и $P8$ — запись адреса блока в ИП;

$P9—P11$ — ДДП занят или нет;

$P14$ и $P15$ — запись одного слова в ДДП;

$P16$ и $P17$ — запись в ДДП адреса интерфейса печати;

$P20$ и $P21$ — запись одного слова в интерфейс печати, печать двоичная или десятичная без преобразования;

$P22$ — конец печати.

Возможны три модификации конца печати:

конец печати после одного слова;

конец печати после исполнения всех команд, набранных в селекторе печати для группы блоков;

конец печати после исполнения всех команд, набранных в селекторе печати для каркаса в целом.

Если данные необходимо выводить на перфоратор, то достаточно заменить в системе интерфейс печати на интерфейс перфоратора. В более простом и широко распространенном случае строятся однокаркасные системы с контроллером, имеющим фиксированную программу. Номер блока, с которого начинается вывод информации и число считываемых блоков, определяется контроллером каркаса.

19. ДЕСЯТИЧНЫЙ ИНДИКАТОР

Десятичный индикатор предназначен для визуальной индикации в восьмеричном коде 24-разрядного двоичного числа или в десятичном коде 32-разрядного двоично-десятичного числа. Для индикации чисел в десятичном коде необходимо преобразование двоичного кода в двоично-десятичный. Эта операция производится в отдельном блоке.

В качестве индикаторов используются цифровые лампы типа ИН-1 или ИН-2.

Известны два способа коммутации цифровых индикаторных ламп — статический и динамический [78]. При статическом способе катод каждой индикаторной лампы с помощью ключа и схемы управления подключается к нулевому потенциалу питающего напряжения. Аноды ламп через резистор R_a соединены с высоким потенциалом напряжения $+E$.

Если в приборе имеется n ламп, то необходимо иметь $10n$ ключей.

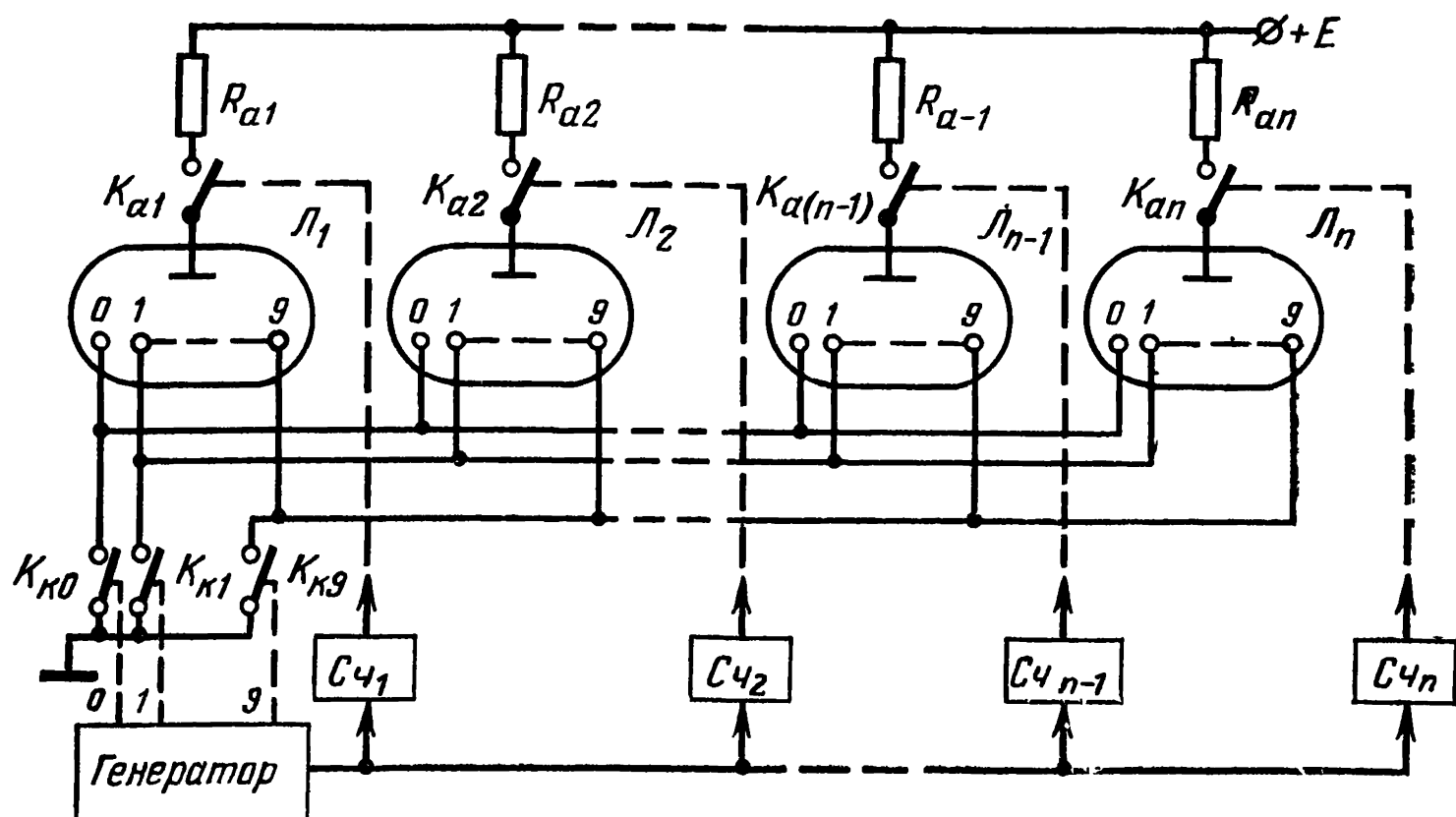


Рис. 67. Структурная схема индикатора с катодным сканированием.

В динамической системе все одноименные катоды ламп, изображающих одинаковые цифры, включаются одновременно, а необходимая степень десятичного числа выбирается при включении анода соответствующей лампы. При таком способе коммутации требуется только десять ключей в цепях катодов, однако при этом требуется обеспечить включение различных анодов в соответствующие моменты времени, что влечет за собой усложнение схемы управления индикатором.

Динамическая система коммутации может быть со сканированием катодов или со сканированием анодов индикаторных ламп. В первом случае катоды индикаторных ламп выбираются последовательно и циклически с частотой 10—30 кГц, а аноды включаются в моменты времени, определяемые схемой управления. При сканировании анодов последние выбираются последовательно

с заданной частотой, а катоды поджигаются схемой управления в определенные моменты времени.

На рис. 67 приведена структурная схема динамической системы с катодным сканированием. Код, подлежащий индикации, помещается в декадных счетчиках $Сч_1—Сч_n$. Каждому счетчику соответствует индикаторная лампа. Катоды ламп коммутируются последовательно импульсами генератора. С целью упрощения ключи в цепях катодов и анодов условно изображены в виде ме-

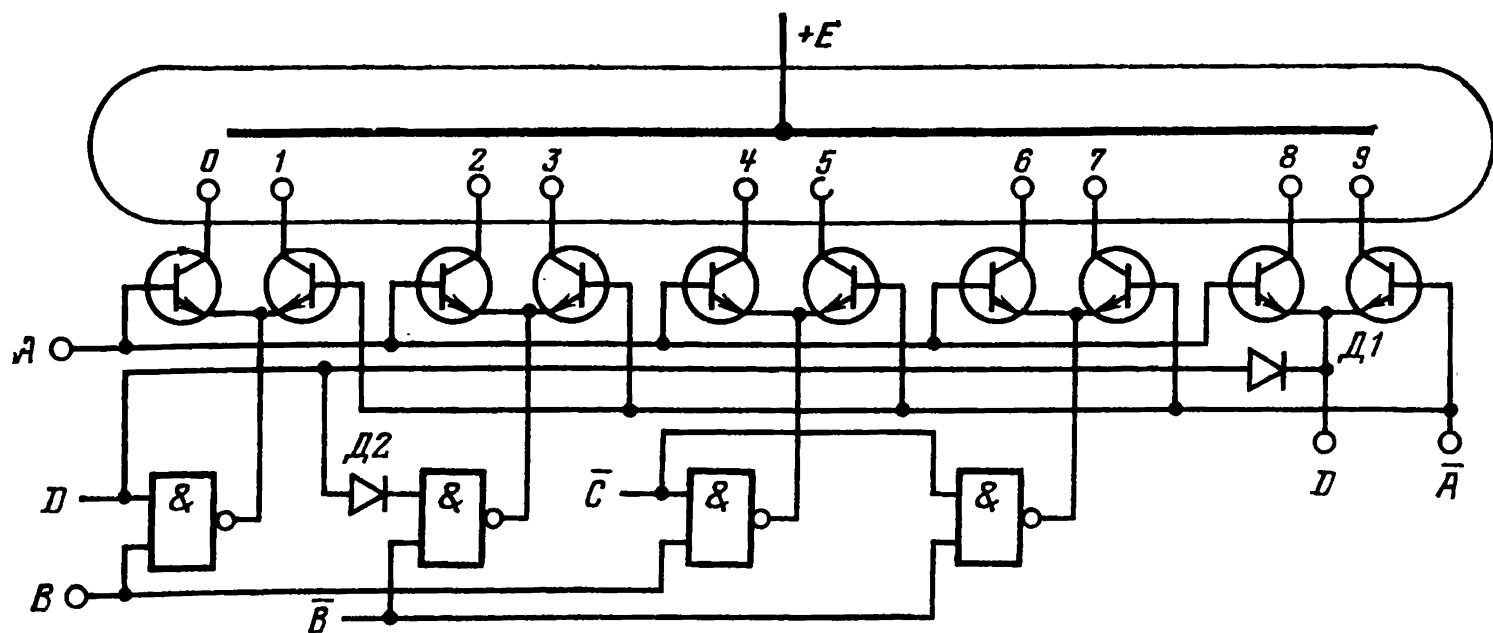


Рис. 68. Принципиальная схема шифратора.

ханических ключей $K_{к0}—K_{к9}$ и $K_{а1}—K_{аn}$. Работает схема просто. Если, например, в счетчике $Сч_1$ записано число 7, то седьмой импульс с выхода генератора замыкает ключ $K_{к7}$, а соответствующий ему импульс переноса с выхода счетчика $Сч_1$ замыкает ключ $K_{а1}$ в цепи анода лампы L_1 . Общее число ключей, необходимое для динамической системы индикации, состоящей из n ламп, равно $10+n$.

В качестве ключей в цепях катодов могут использоваться транзисторы, которые должны удовлетворять определенным требованиям, главное из которых состоит в том, чтобы напряжение пробоя перехода коллектор — эмиттер превышало напряжение между катодом индикаторной лампы и земляной шиной.

На рис. 68 изображена принципиальная схема шифратора двоично-десятичной тетрады $ABCD$ (в коде 1—2—4—8) и транзисторных ключей для коммутации катодов лампы. Диоды $D1$ и $D2$ введены с целью уменьшения числа интегральных элементов И в схеме.

Запись 32-разрядного двоично-десятичного числа, соответствующего 24-разрядному двоичному на регистр, производится в два такта. Конъюнкцией сигналов $S1$, $N(i)A(1)$, $F(16)$ записываются восемь старших разрядов. Двадцать четыре младших разряда записываются конъюнкцией сигналов $S1$, $N(i)$, $A(2)$, $F(16)$. Установка на нуль регистра происходит при условии

$$F(9)N(i)S2 + (C + Z)S2 = 1.$$

20. ПРЕОБРАЗОВАТЕЛЬ ДВОИЧНОГО КОДА В ДВОИЧНО-ДЕСЯТИЧНЫЙ

Многие устройства ввода — вывода (цифровые индикаторы, перфораторы, цифровая печать, телетайп и др.) требуют представления информации в двоично-десятичном коде.

Существуют различные методы преобразования из двоичной системы в двоично-десятичную. Наиболее простым, но самым медленным способом преобразования является способ параллельного счета. Двоичное число устанавливается в качестве начального значения на двоичном счетчике вычитания. Можно использовать суммирующий счетчик, но в этом случае на счетчик должен заноситься в качестве начального значения дополнительный код преобразуемого числа. Тактовые импульсы подаются одновременно на двоичный и двоично-десятичные счетчики. Поскольку двоичный счетчик является счетчиком вычитания, а двоично-десятичный счетчик — счетчиком сложения, то при подаче на их входы тактовых импульсов их выходные сигналы ведут себя по-разному: значение двоичного счетчика убывает от начального значения, а значение двоично-десятичного счетчика возрастает от нуля. Процесс преобразования заканчивается в тот момент, когда выход двоичного счетчика становится равным нулю. При этом в двоично-десятичном счетчике будет зафиксировано двоично-десятичное значение исходного числа.

Этот способ очень медленный, так как для преобразования n -разрядного числа требуется цикл продолжительностью 2^n тактовых импульсов. Например, при $n = 16$ и частоте следования импульсов 10 МГц время преобразования составляет 6 мс.

двоичного кода в двоично-десятичный. Корректируемые декады подчеркнуты.

Для реализации такого алгоритма преобразования помимо программно-управляемой части, в блоке ДДП должны содержаться следующие логические элементы:

27-разрядный сдвиговый регистр для запоминания исходных чисел;

32-разрядный сдвиговый регистр для запоминания двоично-десятичных чисел;

схемы для определения условий коррекции;

генератор сдвиговых импульсов на частоту 4 МГц;

счетчик для запоминания числа сдвигов;

триггер переполнения;

регистр адреса для запоминания адресов источников данных;

программный счетчик для выдачи команд, исполняемых контроллером.

В зависимости от длины исходного слова возможны один или два цикла занесения данных в блок. В два цикла заносятся данные, число разрядов которых не превышает 16. Максимальное число циклов при чтении двоично-десятичного числа равно трем. В первом цикле читается разряд переполнения, во втором цикле читаются 8 старших разрядов на шины $R1—R8$, в третьем цикле читаются 24 разряда на шины $R1—R24$. Блок рассчитан на работу в системе, состоящей из нескольких каркасов.

Программно-управляемая часть блока содержит в себе схему, реализующую функции:

- 1) $F(16)CNA(0)$ — запись 16 младших разрядов двоичного кода, где C — номер каркаса, N — номер блока, из которого считываются данные;
- 2) $F(16)CNA(1)$ — запись старших 16 разрядов;
- 3) $F(16)CNA(2)$ — запись разряда переполнения;
- 4) $F(0)C(0)NA(2)$ — чтение разряда переполнения, где $C(0)$ — номер каркаса, в котором расположен преобразователь;
- 5) $F(0)C(0)NA(1)$ — чтение 8 старших разрядов двоично-десятичного числа;

- 6) $F(0)C(0)NA(0)$ — чтение 24 младших разрядов двоично-десятичного числа;
- 7) $F(6)N$ — чтение характеристик блока;
- 8) $F(1)N$ — чтение содержимого программного счетчика;
- 9) $F(10)N$ — сброс триггера запроса;
- 10) $F(8)N$ — проверка окончания преобразования;
- 11) $F(27)N$ — проверка статуса.

Ответ Q выдается при расшифровке команд 1—9. Если идет преобразование, то в ответ на команду $F(27)N$ сигнал $Q=0$. При расшифровке команды $F(8)N$ $Q=1$, если закончено преобразование.

Сброс на нуль всех регистров производится сигналами $(Z+C)S2$ и импульсом «Конец программы». Взаимодействие блока ДДП с контроллером начинается с проверки статуса. Если блок не занят ($Q=1$), то включается программный счетчик. После записи младших разрядов слова или двойного слова автоматически начинается преобразование и т. д.

Преобразование кода из десятичной системы в двоично-десятичную осуществляется одношаговым последовательным способом в выходном регистре ДДП, со-

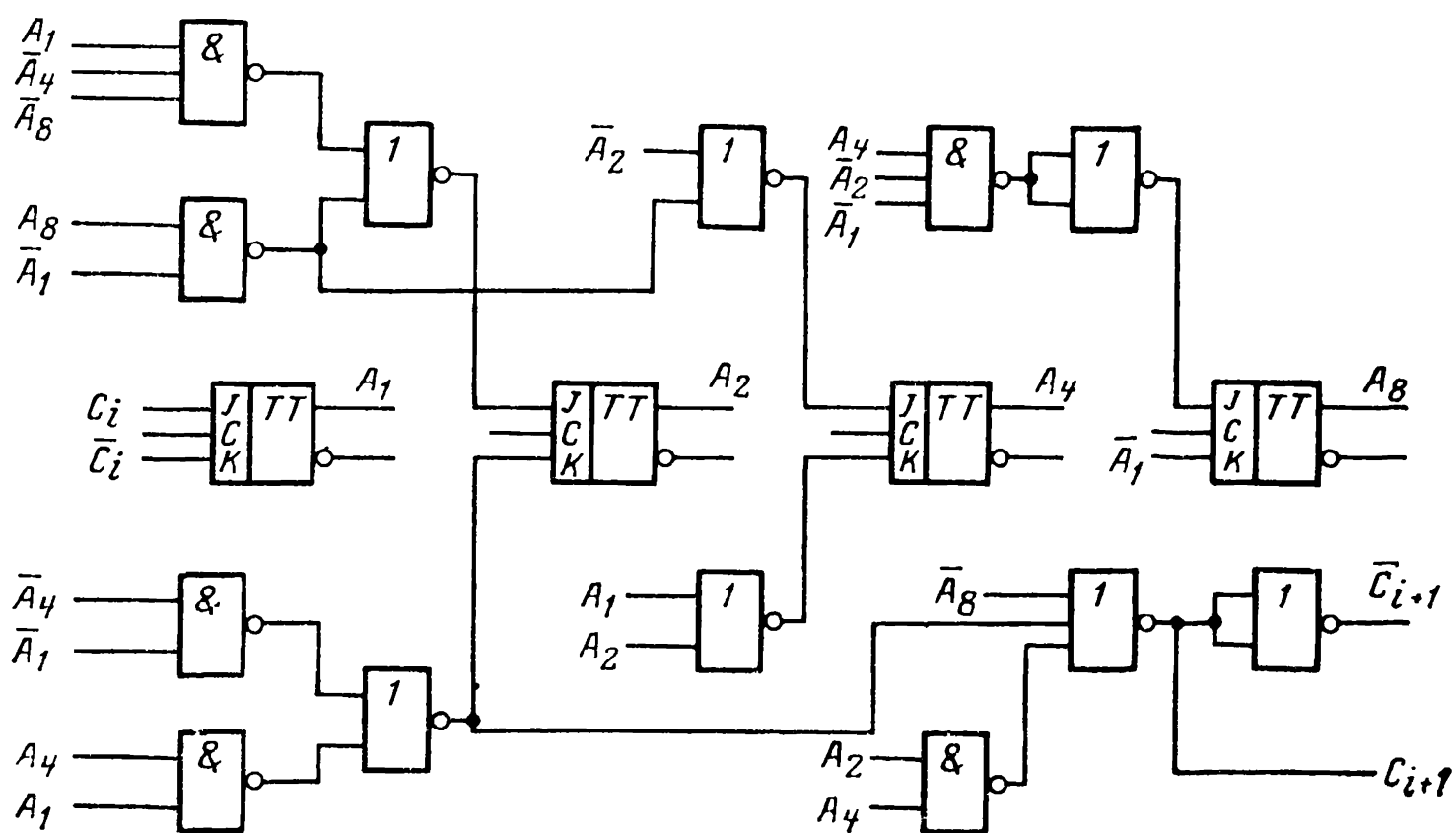


Рис. 70. Принципиальная схема одной тетрады.

Таблица 4

Текущее состояние $A_3A_4A_2A_1$	Следующие состояния $A_8A_4A_2A_1$				Текущее состояние $A_3A_4A_2A_1$	Следующие состояния $A_8A_4A_2A_1$			
	$C=$		$C=1$			$C=0$		$C=1$	
0000	0000	0	0001	0	0101	0000	1	0001	1
0001	0010	0	0011	0	0110	0010	1	0011	1
0010	0100	0	0101	0	0111	0100	1	0101	1
0011	0110	0	0111	0	1000	0110	1	0111	1
0100	1000	0	1001	0	1001	1000	1	1001	1

ставленном из восьми тетрад. Каждая тетрада (рис. 70) представляет собой четырехразрядный счетчик на J - K -триггерах с комбинационной логикой, которая определяет соответствующие уровни J и K для каждого триггера тетрады и значение сигнала переноса C_{i+1} в старшую тетраду в зависимости от текущих состояний триггеров и сигнала переноса C_i от младшей тетрады. Переходы состояний триггеров тетрады приведены в табл. 4. На каждом синхроимпульсе происходит удвоение содержимого тетрады по модулю 10. При этом к результату удвоения прибавляется 1, если содержимое предыдущей, младшей тетрады превышало десятичное значение 4 и на тетраду поступает сигнал переноса C . В первой, самой младшей тетраде, добавление 1 к результату удвоения происходит, если на тетраду поступает 1 из входного регистра. Сигнал переноса C_{i+1} в следующую тетраду вырабатывается всегда, когда удвоенное значение тетрады превышает 9.

Входы J и K для четырех триггеров тетрады могут быть определены как

$$\begin{aligned}
 J_1 &= C_i; & K_1 &= \bar{C}_i; \\
 J_2 &= \bar{A}_8 \bar{A}_4 A_1 + A_8 \bar{A}_1; & K_2 &= A_4 A_1 + \bar{A}_4 \bar{A}_1; \\
 J_4 &= A_2 + A_8 \bar{A}_1; & K_4 &= \bar{A}_2 + \bar{A}_1; \\
 J_8 &= A_4 \bar{A}_2 \bar{A}_1; & K_8 &= \bar{A}_1.
 \end{aligned}$$

Сигнал переноса C_{i+1} формируется согласно выражению

$$C_{i+1} = A_8 + A_4 A_1 + A_4 A_2.$$

21. ИНТЕРФЕЙС И СЕЛЕКТОР ПЕЧАТАЮЩЕГО УСТРОЙСТВА

Интерфейс и селектор печатающего устройства являются устройствами, обеспечивающими выбор и сопряжение блока, выходные данные которого необходимо распечатать, с печатающим устройством.

В интерфейсе обычно размещаются схемы, характерные для данного типа печатающего устройства. Поэтому при изменении типа печатающего устройства в системе блоков вывода на цифропечать необходимо использовать другой тип интерфейса [58].

Рассмотрим взаимодействие данного блока с системой. В интерфейсе используются следующие функции:

$F(6)$ — чтение характеристики блока;

$F(16)N \sum_{i=0}^5 A_i$ — запись в регистры;

$F(27)N$ — чтение статуса.

Используя различные субадреса в сочетании с командой записи, можно получить несколько модификаций записи данных в интерфейс:

$A(0)$ — запись 24 старших разрядов двоично-десятичного кода из блока преобразования двоичного кода в двоично-десятичный или цифрового вольтметра;

$A(1)$ — запись 8 старших разрядов в двоично-десятичном коде;

$A(2)$ — запись разряда переполнения;

$A(3)$ — запись младших 16 разрядов в восьмеричном коде;

$A(4)$ — запись 16 старших разрядов в восьмеричном коде;

$A(5)$ — запись адреса блока, подлежащего распечатке, в двоичном коде.

В зависимости от длины записываемого в интерфейс слова возможны три цикла работы системы. За один цикл записываются 16-разрядные слова, за два цикла записываются 32-разрядные слова ($16+16$) и за три цикла заносятся 33-разрядные слова ($24+8+1$).

Работу интерфейса организует контроллер, содержащий программу работы системы или специальный программный блок, который выдает команду $F(16)N \times \times [A(0)+A(3)]S1$ — начало печати.

По команде $F(16)NA(5)$ записывается адрес блока, с которого распечатываются данные и число. После

получения данных из интерфейса поступает сигнал запуска печатающего устройства. В течение процесса печати на интерфейс из контроллера поступает сигнал «Запрет печати». Кроме того, из печатающего устройства в интерфейс поступает сигнал «Запрет поступления данных». Наличие этих сигналов одновременно или одного из них позволяет блокам, содержащим данные, с помощью команды $F(27)N$ определять занятость интерфейса. Сигнал Q вырабатывается во время расшифровки команд записи $F(27)N$ (если интерфейс не занят) и $F(6)N$.

Установка на нуль регистров интерфейса происходит при условии $(C+Z)S2=1$.

Связь интерфейса печати с контроллером и другими блоками системы происходит с помощью разъемов, расположенных на передней панели.

Селектор печати представляет собой блок шириной $1M$, обеспечивающий выдачу десяти 16-разрядных слов, которые набираются с помощью матрицы и используются в качестве команд, исполняемых в системе блоков вывода данных на цифropечать [59]. Кроме того, на передней панели блока расположены 10 тумблеров, с помощью которых задается блок или группа блоков, выходные данные которых подлежат распечатке.

С помощью матрицы образуются команды, определяющие тип печати (восьмеричная или десятичная), коды субадресов, по которым будут считываться данные из блоков. Например, если в команде содержатся единицы в разрядах 1 и 2, то данные из блока будут считываться по субадресу $A(0)$, наличие единицы в разрядах 9 и 10 определяет тип печати (восьмеричная, десятичная с ДДП или без ДДП и т. д.).

На передней панели блока имеется также тумблер, определяющий статус каркаса. Если тумблер включен, то при расшифровке команды $F(27)NA(0)$ в исполнительный контроллер выдается сигнал Q , который анализирует, что из данного каркаса необходимо вывести информацию на цифropечать. Селектор печати с выдачей сигнала Q при расшифровке использует также следующие функции:

$$F(0)N \sum_{i=0}^{15} A(i) \text{ — чтение;}$$

$F(6)NA(0)$ — чтение характеристики.

22. РУЧНОЙ КОНТРОЛЛЕР

Ручной контроллер прежде всего предназначен для проверки правильности работы отдельных блоков каркаса или системы каркасов. С помощью тумблеров, переключателя и кнопок, расположенных на передней панели, можно набирать коды адресов, субадресов, функций, чисел и т. д. и вручную исполнять заданные функции. Как правило, на передней панели имеется световая индикация тумблерных регистров и режимов работы. В литературе известны несколько типов ручных контроллеров. Контроллер по [82] имеет ширину передней панели 8М, на которой расположены тумблерные регистры для набора кодов 24-разрядного числа, субадресов и функций. Выбор номера блока производится галетным переключателем. Имеется два регистра функций, что позволяет подряд выполнять две команды (например, сброс и чтение по заданному адресу). Контроллер может работать от внешнего запуска, вручную или от внутреннего генератора. Состояние тумблерных регистров и регистра числа индицируется. На передней панели расположены также тумблеры для переключения режимов работы с соответствующей индикацией, кнопки управления, а также индикация выработки сигналов.

В CERN разработан ручной контроллер, который позволяет вести диалог как между контроллером и блоками каркаса, так и с ЭВМ [82]. Конструктивно блок имеет ширину более половины каркаса. На передней панели имеется цифровая индикация, а с помощью блока преобразования кода из двоичного в двоично-десятичный предусмотрена возможность вывода данных на цифропечать. Следует отметить, что ручные контроллеры являются удобными устройствами при первичной наладке и проверке как отдельных блоков, так и сложной системы блоков.

Ручной контроллер, приведенный в [83, 84] имеет ширину 4М и предназначен для наладки блоков. На передней панели блока расположены клавишные набиратели типа П2К, с помощью которых можно набирать и генерировать коды стандартных функций, субадресов и код 24-разрядного числа по заданному адресу в одиночном или циклическом режиме. Код числа индицируется на передней панели блока, которая приведена на рис. 71.

Следует отметить, что клавишный набиратель типа П2К состоит из двух независимых механических регистров, поэтому с целью экономии места один и тот же набиратель используется как для задания кодов чисел на триггерном регистре числа, так и для задания кодов функций, субадресов и выработки сигналов *C*, *Z* и *I*. Для этой цели на передней панели блока имеется тумблер, которым, после того как число записано вручную на регистре числа, включается соответствующая половина набирателя.

На рис. 72 изображена структурная схема ручного контроллера. Контроллер может запускаться тремя способами: от генератора с частотой 1 МГц, от внешнего и от генератора одиночных импульсов. Сигналы запуска формируются по длительности с помощью одновибратора *S*, с выхода которого получают импульсы длительностью 1 мкс — импульсы *B* цикла КАМАК. С помощью формирователей *F* формируются строб-импульсы *S1* и *S2*.

Сигнал *B* используется также внутри контроллера для стробирования элементов *И*.

Для ручного набора номера блока используется цифровой набиратель. Число, подлежащее

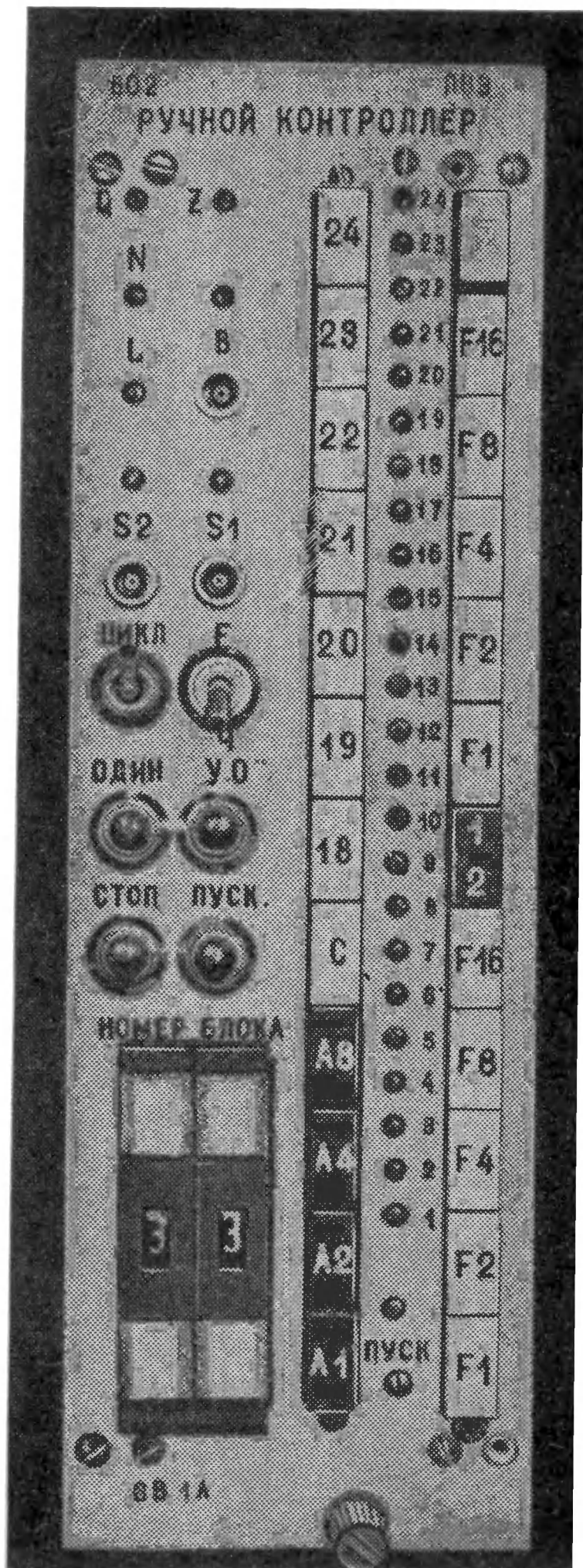


Рис. 71. Вид передней панели ручного контроллера.

записи в заданный блок, заносится вручную с помощью клавишного набирателя *КН1* типа П2К на регистр числа. После этого переключается тумблер на передней панели и фиксируются коды функций и код субадреса. Если нет необходимости исполнять подряд две функции, то с помощью тумблера *Тб2* включается соответствующая клавиша переключателя, которая устанавливает

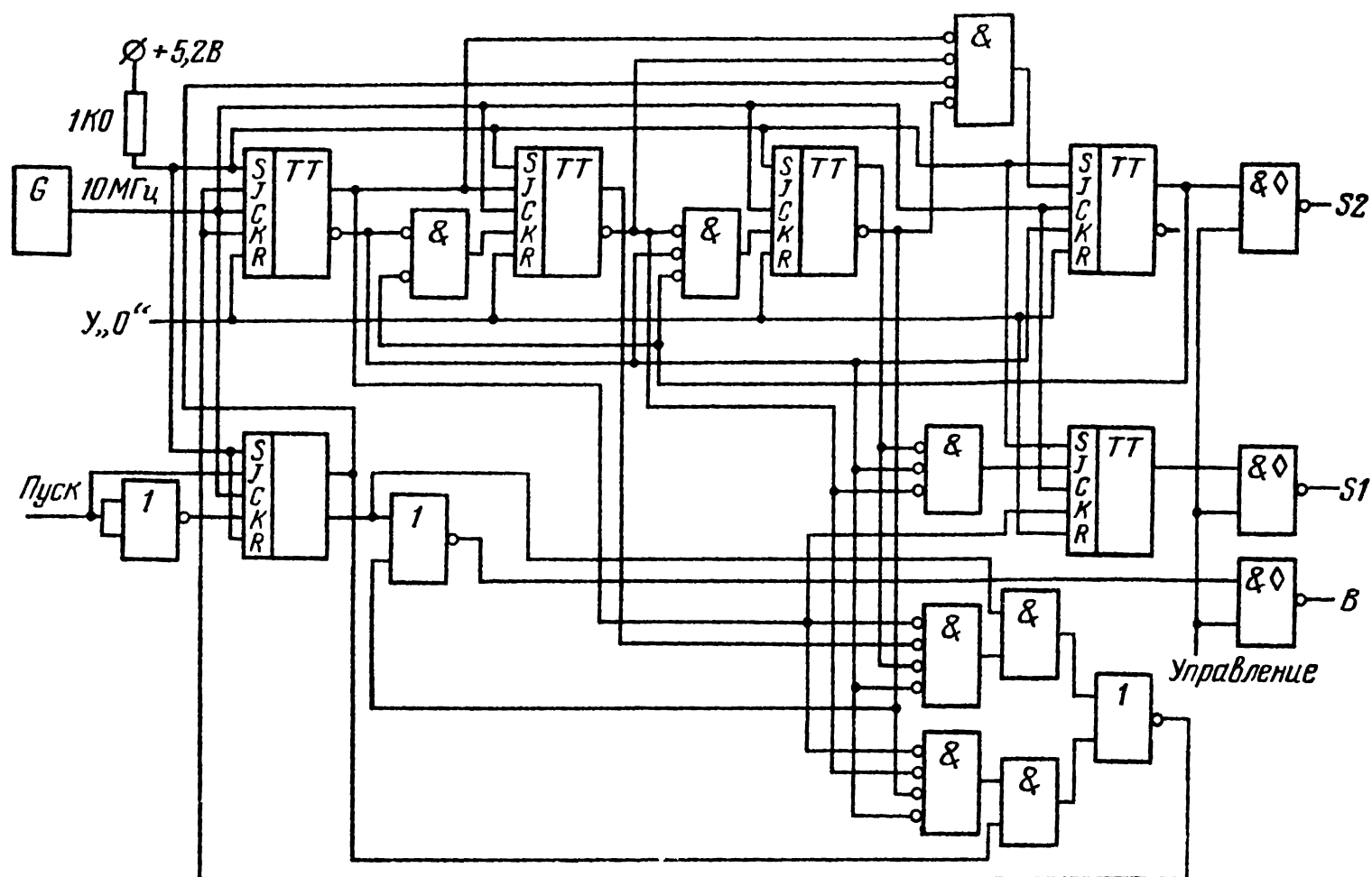


Рис. 73. Схема генератора циклов.

триггер *T2* в фиксированное состояние, и сигналы цикла *B* на его счетный вход не подаются. В этом случае высокий уровень выхода единичного плеча триггера *T2* подключает к элементу «Монтажное ИЛИ» одну секцию регистра функций.

Сигналы *Z*, *C* и *I* вырабатываются, если фиксируются соответствующие клавиши. Данные, поступающие в процессе чтения с магистрали, непосредственно поступают на регистр числа без дополнительного инвертирования и стробирования сигналом *S1*. Такая схема занесения принята с целью упрощения схемы контроллера.

Сигналы *L1—L22* объединяются с помощью элемента И и запоминаются на триггере, состояние которого индицируется на передней панели. Сигналы *Q* и *X* также запоминаются на соответствующих триггерах со световой индикацией. Все регистры контроллера устанавли-

ливаются в исходное состояние с помощью кнопки *КнЗ*. На рис. 73 изображена схема генератора циклов, которая запускается от внешнего сигнала. Все связи между элементами выполнены по постоянному току. Данная схема может быть использована в качестве стандартного узла в других типах контроллеров [85].

23. ГЕНЕРАТОР ТАКТОВЫХ ИМПУЛЬСОВ

Блок генератора тактовых импульсов (ГТИ) обычно содержит генератор с самовозбуждением со стабилизацией частоты от кварца и декадное пересчетное

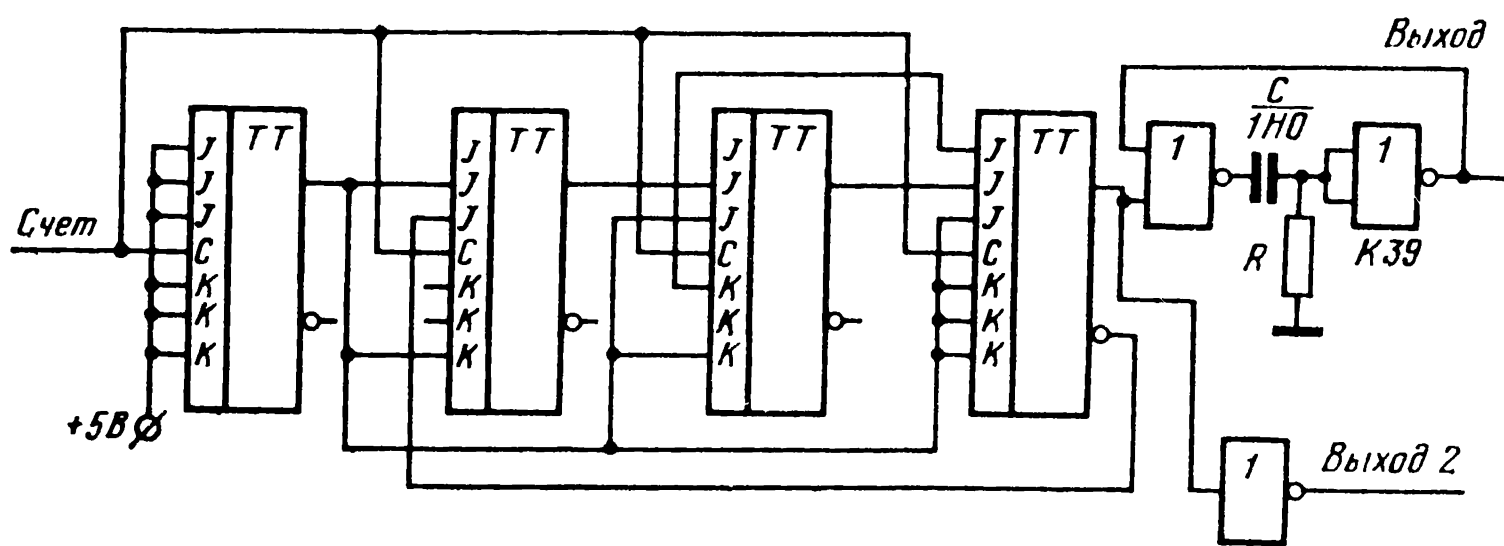


Рис. 74. Схема декады и формирователя выходных импульсов.

устройство. Максимальная частота тактовых импульсов определяется быстродействием используемых микросхем, минимальная частота вырабатываемых импульсов определяется числом используемых декадных счетчиков. С целью гибкости управления вводятся режимы запуска от внутреннего генератора или от внешнего сигнала. Блок, описанный в [86], формирует тактовые импульсы с периодом в 1 мкс, 10 мкс, 100 мкс, 1 мкс, 10 мкс, 100 мкс и 1 с. Необходимый период тактовых импульсов выбирается путем подключения к радиочастотному разъему на передней панели блока с соответствующей гравировкой.

Стандартными узлами блока являются кварцевый генератор (рис. 56), выполненный по схеме последовательного резонанса, и пересчетная декада на триггерах типа *D* или декада в интегральном исполнении.

На рис. 74 изображена принципиальная схема декады, выполненной на триггерах типа *J—K*.

Сигналы на переднюю панель блока могут подаваться с выходов соответствующих декад через буферный каскад (*Выход 2*) или через одновибратор, с помощью которого сигналы с выходов декад формируются по длительности (*Выход 1*).

24. ИНДИКАТОР МАГИСТРАЛИ

Индикатор с помощью световой индикации указывает наличие логических сигналов, появляющихся во время последней операции на шинах магистрали каркаса. Имеется возможность запоминать и указывать на наличие сигналов следующих шин магистрали: $F, B, A, S1, S2, C, I, Z, Q, N, X, R1—R24$ (или $W1—W24$). Запись сигналов происходит во время строба $S1$. Свечение соответствующей лампочки означает присутствие логического сигнала единица. С помощью разъема, расположенного на передней панели (рис. 75), имеется возможность выдавать на шины магистрали следующие сигналы (логическую единицу):

- 1) сигнал «Запрос» L ;
- 2) сигнал «Ответ» Q ;
- 3) сигнал «Команда принята» X ;
- 4) 24-разрядное слово на шины чтения R .

Запись сигналов через разъем производится путем замыкания соответствующих контактов на землю [34].

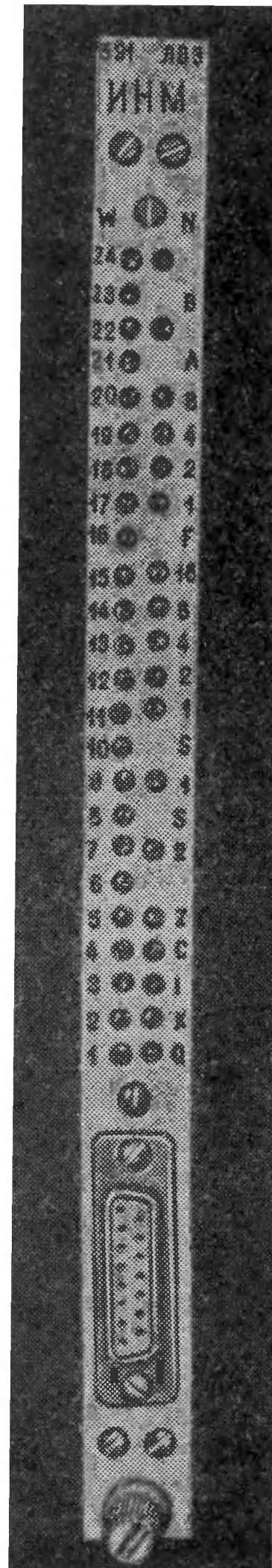


Рис. 75. Вид передней панели индикатора магистрали.

СПЕЦИАЛЬНЫЕ КОНТРОЛЛЕРЫ И ИХ СОПРЯЖЕНИЕ С МАЛЫМИ ЭВМ

25. КАНАЛЫ ОБМЕНА ДАННЫМИ В ЭВМ ТРА1001

Электронная вычислительная машина типа ТРА1001 имеет два канала для обмена данными с периферийными устройствами: программный канал, предназначенный для обмена через процессор, и автономный канал, предназначенный для прямого обмена с памятью независимо от работы процессора [88].

По программному каналу выполняется обмен с медленными устройствами, например с телетайпом, вводом — выводом на перфоленду и т. п. Скорость обмена в ТРА1001 с циклом обращения к памяти 10 мкс составляет 10^3 — 10^4 12-разрядных слов/с. Слова передаются через процессор и всеми передачами управляет программа, работающая в процессоре. Возможны два режима обмена: по скипам и по прерываниям.

В первом случае процессор выполняет программу, ждущую сигнал запроса от периферийных устройств: схема прерывания выключена. По запросу немедленно выполняется передача кода и процессор снова переходит в режим ожидания.

Во втором случае процессор выполняет текущую программу, схема прерывания включена. Сигнал запроса прерывает работу программы и управление передается подпрограммам анализа и обслуживания прерывания. Так как одновременно могут появиться запросы от нескольких устройств, подпрограмма анализа определяет номер устройства, пославшего запрос с наивысшим приоритетом. Подпрограмма обслуживания выполняет передачу кода для данного устройства. Обработав все запросы, процессор переходит к выполнению прерванной программы. В режиме обмена по прерываниям допускается одновременная работа нескольких устройств и, кроме того, процессор в свободное от обмена время выполняет текущие программы. Однако скорость обмена в этом случае ниже, чем при обмене по скипам, когда процессор обслуживает только одно устройство.

По автономному каналу выполняется обмен с быстрыми устройствами, например с магнитной лентой.

Обычно по автономному каналу передаются массивы данных; организация начала — окончания работы быстрого устройства (включение — выключение, передача управляющего слова и слова состояния) выполняется с помощью программного канала. Скорость передачи массива в ТРА1001 с циклом обращения памяти 10 мкс достигает 10^5 12-разрядных слов/с. Автономный канал, как и процессор, имеет прямой вход в память, но более высокий, чем у процессора, приоритет. Поэтому при наличии запроса в канале ближайший цикл (или три цикла) памяти предоставляется не процессору, а автономному каналу; вся информация в процессоре, необходимая для продолжения программы, сохраняется. Канал приспособлен для автоматической передачи массивов данных. Это обеспечивается схемами, формирующими текущий адрес слова и определяющими конец передачи массива. Возможны два режима обмена: одноцикловый и трехцикловый. В первом случае счет слов в массиве и формирование текущего адреса выполняют специальные ячейки в памяти машины. Благодаря этому значительно упрощаются схемы управления обменом; вместе с тем скорость обмена понижается в 3 раза по сравнению с одноцикловым режимом. Рассмотрим подробнее устройство каналов машины ТРА-1001.

Программный канал

Программный канал является устройством магистрального типа. Это значит, что периферийные устройства подключаются к одному и тому же набору шин.

Набор состоит из следующих шин:

± (КМР3 — КМР8) — выдача 6-разрядного слова из машины;

— (КАКР0 — КАКР11) — выдача 12-разрядного числа из машины;

+ (АКВ0 — АКВ11) — прием 12-разрядного числа из машины;

+ РМК — запрос на прерывание (программный);

+ ААК — скип от устройств (см. ниже);

+ (КВ11 — КВ13) — программируемые импульсы машины;

+ АКТ — сброс аккумулятора в машине;

+ КНУ1 — импульс общего сброса на магистрали.

Знаком $+$ обозначаются сигналы, наличие которых соответствует нулевой уровень напряжения на шинах, а отсутствию — уровень -6 В. Знаком $-$ обозначаются сигналы, наличие которых соответствует уровень -6 В на шинах, а отсутствию — нулевой. Наконец, знаком \pm обозначаются сигналы, которые выдаются на шины отдельно прямым и инверсным кодами. Длительность импульсов составляет около 1 мкс.

Работу канала организует процессор с помощью двенадцатиразрядных команд. Команда включает 3-разрядное поле кода операции (0—2), 6-разрядное поле адреса (3—8) так, что процессор может обращаться к магистрали с адресами от 0 до 63. Кроме того, в команде содержится 3-разрядная маска (9—11), с помощью которой процессор управляет выдачей на магистраль программируемых импульсов *KB11—KB13*: единица в разряде маски разрешает выдачу соответствующего импульса, нуль запрещает. Если маска содержит все единицы, то на магистраль в течение 3 мкс поступают три рабочих импульса длительностью 1 мкс каждый.

В момент выполнения процессором команды обмена на шинах магистрали *KMPR3—KMPR8* находятся прямой и инверсный 6-разрядные коды адреса устройства и на шинах *KB11—KB13* импульсы, разрешенные маской. Все подключенные к магистрали блоки сопряжения с помощью селектирующих схем (селекторов) опрашивают адрес, но только один блок опознает его; при этом селектор пропускает рабочие импульсы магистрали в блок сопряжения. Здесь каждый импульс выполняет специфические действия. Типичный блок сопряжения периферийного устройства с магистралью, кроме селектора, имеет буферный регистр для обмена данными с аккумулятором — арифметическим (специальным) устройством — машины и триггер, хранящий признак готовности устройства обменяться кодом с машиной (триггер прерывания). Наиболее типичными функциями рабочих импульсов являются:

1) *KB11* — опрос триггера прерывания; если запрос на прерывание имеется (т. е. триггер находится в состоянии 1), то импульсом на шине *ААК* адрес в счетчике команд машины увеличивается на единицу (это приводит к пропуску очередной команды текущей программы и называется скипом);

2) *КВ12* — сброс аккумулятора в машине;

3) *КВ13* — стробирование выходного сигнала с буферного регистра на магистраль или прием с магистрали в буферный регистр, сброс буферного регистра.

Рассмотрим процесс передачи кодов по магистрали. Положим, что из устройства в буферный регистр занесен код, и триггер прерывания находится в состоянии 1. Возможны два режима обмена: по скипам и по прерываниям.

В первом случае машина периодически опрашивает триггер прерывания рабочим импульсом *КВ11*, схема прерывания включена. При появлении сигнала запроса на прерывание машина выходит из цикла ожидания и посылает на магистраль импульсы *КВ12* и *КВ13*. Импульс *КВ12* стробирует элементы выдачи кода из буфера на магистраль, а *КВ13* сбрасывает буферный регистр и триггер прерывания. После этого машина возвращается в цикл ожидания.

Обмен по прерываниям возможен только при включенной схеме прерывания. Триггер прерывания посылает на магистраль сигнал запроса, который переводит машину в режим прерывания. При этом сначала выполняется программа последовательного опроса триггеров прерывания, а когда обнаруживается запрос на прерывание, машина выполняет такие же действия, как при обмене по скипам.

Аналогично выполняется передача кода из аккумулятора в буферный регистр. Устройство, готовое принять код, устанавливает триггер прерывания, после чего машина посылает на магистраль рабочие импульсы *КВ12* и *КВ13*. Импульс *КВ12* сбрасывает буферный регистр и триггер прерывания, а импульс *КВ13* стробирует сигналы приема кода с магистрали в буферный регистр.

Автономный канал

Автономный канал рассчитан на непосредственное подключение одного устройства, а с помощью мультиплексора — до восьми устройств. Работа канала с мультиплексором здесь не рассматривается. Канал позволяет организовать:

1) автоматический обмен массивом данных с памятью ТРА 1001 без прерывания (но с замедлением текущей программы);

2) анализаторный режим работы памяти ТРА 1001.

Автономный канал состоит из следующих шин:

+ (*AAC0—AAC11*) — 12-разрядный адрес числа в память;

+ (*ATTO—AAT11*) — прием 12-разрядного числа в память;

+ (*KMPRO—KMPR11*) — выдача 12-разрядного числа из памяти;

+ *AAK* — запрос от устройства;

+ *AAI* — направление передачи данных (прием — выдача);

+ *ANC* — режим передачи данных (1 или 3 цикла);

+ *CEI* — импульс приема адреса;

+ *ADI* — импульс переполнения счетчика чисел;

— *КААВ* — цикл передачи числа по каналу;

+ *KOLK* и *KIRK* — тактовые импульсы из машины.

Рассмотрим одноцикловый режим передачи данных.

Фиксированным уровнем на шине *ANC* устанавливается признак одноциклового обмена. Блок сопряжения с автономным каналом подготавливается к обмену начальной установкой по программному каналу. При этом определяется направление обмена *AAIN*; длина передаваемого массива с помощью константы, устанавливаемой в счетчике чисел; размещение массива в памяти с помощью начального адреса, устанавливаемого в счетчике адресов. Запрос на передачу числа *AAK* устанавливается признаком готовности устройства к передаче.

С момента появления сигнала запроса и до импульса *CEI* («Адрес принят») код адреса на шинах *AAC* должен сохраняться неизменным. Импульс *CEI* можно использовать для снятия запроса, а также для счета в счетчиках числа и адреса. После завершения текущей команды запрос на шине *AAK* опрашивается тактовым импульсом *KIRK* и в первом же цикле памяти после *KIRK*, опознавшего запрос, производится передача числа между входным регистром блока сопряжения и регистром числа машины. При этом, в зависимости от сигнала *AAIN*, в память принимается код с шин *AAT* или из памяти выдается код на шины *KMPR*.

Прием числа с шин *KMPR* в буферный регистр формируется конъюнкцией сигналов *КААВ* и *KIRK*.

26. КОНТРОЛЛЕР ДЛЯ СВЯЗИ ЭВМ ТРА1001 С БЛОЧНЫМ КАРКАСОМ КАМАК

Контроллер предназначен для организации связи между ЭВМ ТРА1001 с каркасом КАМАК по программному каналу и по каналу прямого доступа (КПД). Обмен данными по КПД производится 12-разрядными числами со скоростью 100 тыс. слов/с [89].

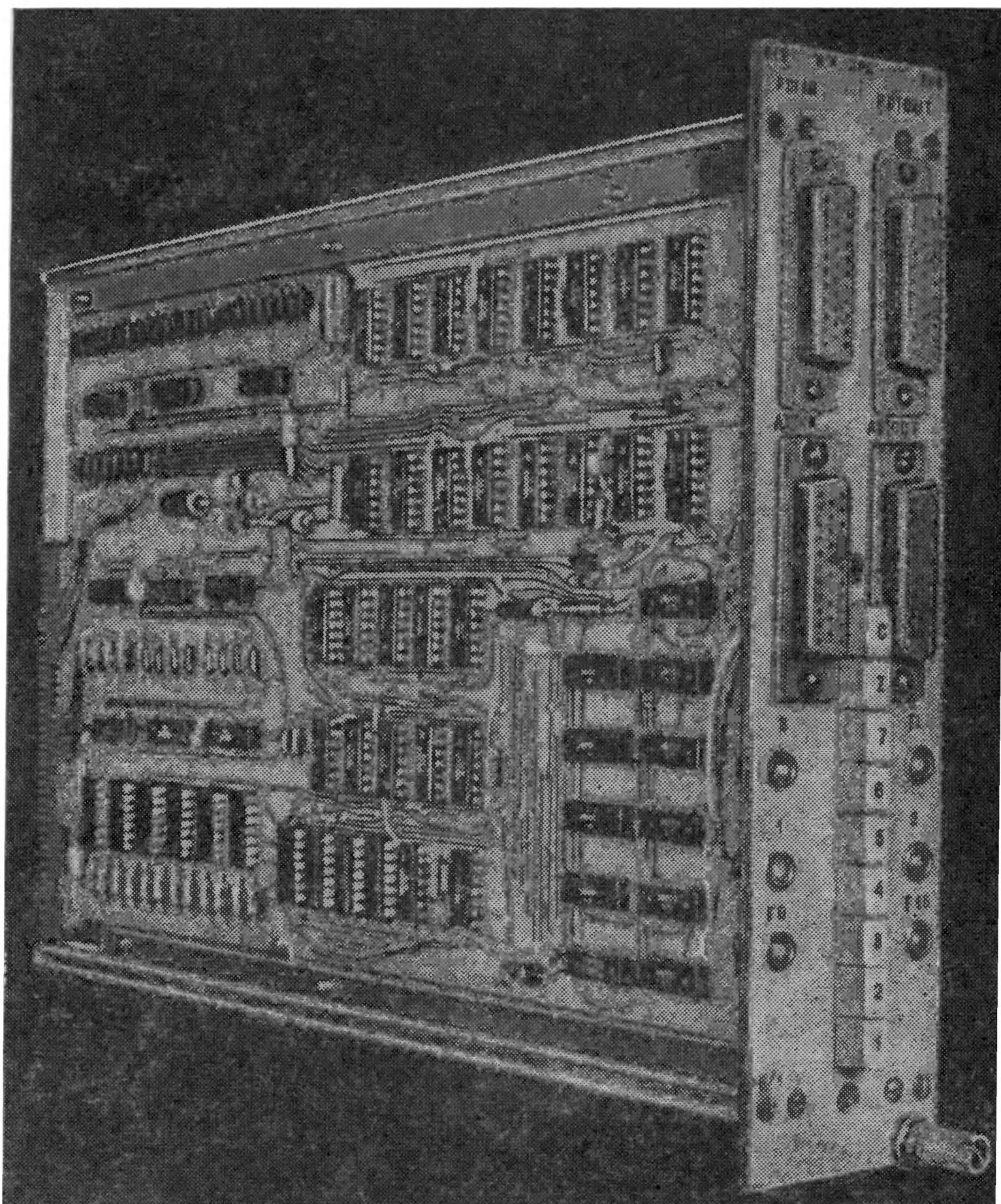


Рис. 76. Общий вид контроллера ЭВМ ТРА1001.

На рис. 76 представлен общий вид контроллера. Блок имеет ширину передней панели 3М. На передней панели расположены: четыре 32-контактных разъема, предназначенные для связи ЭВМ как по программному каналу (разъемы с гравировкой PDTIN и PDTOUT), так и по КПД (разъемы с гравировкой АДТИН и АДТОУТ), кнопки установки всех регистров контроллера на нуль, четыре высокочастотных разъема типа LEMO для подачи внешних управляющих импульсов и выдачи синхроимпульсов из контроллера.

Потребляемая мощность: +6 В, 1,5 А и -6 В, 0,5 А. Контроллер может работать в следующих режимах:

1. Опрос одного блока по сигналу Q. В этом режиме происходит обмен информацией между ЭВМ и контроллером с циклом 10 мкс. Работа может быть прекращена только от внешнего импульса, например от блока часов.

2. Опрос одного блока по сигналу Q. Выход на работу по текущей программе происходит автоматически после опроса всех регистров данного блока при $Q=0$.

3. Последовательный опрос блоков по сигналу Q. Опрос заканчивается при условии $N > N_{23}$. Подготовка к работе по КПД происходит по программному каналу. Обмен данными между ЭВМ и контроллером происходит только по КПД.

4. Опрос блоков по сигналу L. Обмен данными по сигналу L происходит, когда время реакции заданного прибора больше, нежели время цикла магистрали. Передача данных может происходить по программному каналу или КПД.

Блок-схема контроллера

Функциональная схема контроллера размещена на трех платах, на которых печатным монтажом смонтировано 150 корпусов микросхем серии 155. Если смотреть на переднюю панель блока, то плату, расположенную справа, будем называть правой платой; плату, расположенную слева, будем называть левой платой, а третью плату, расположенную между ними, назовем средней платой. Для организации связи ЭВМ с каркасом по программному каналу достаточно иметь две платы: правую и левую. Подключение третьей (средней) платы позволяет расширить возможности контроллера и орга-

низовать передачу данных между ЭВМ и каркасом как по программному каналу, так и по КПД.

Учитывая сложность контроллера, важно его функциональные узлы разместить на платах таким образом, чтобы получить унифицированную плату, которую мож-

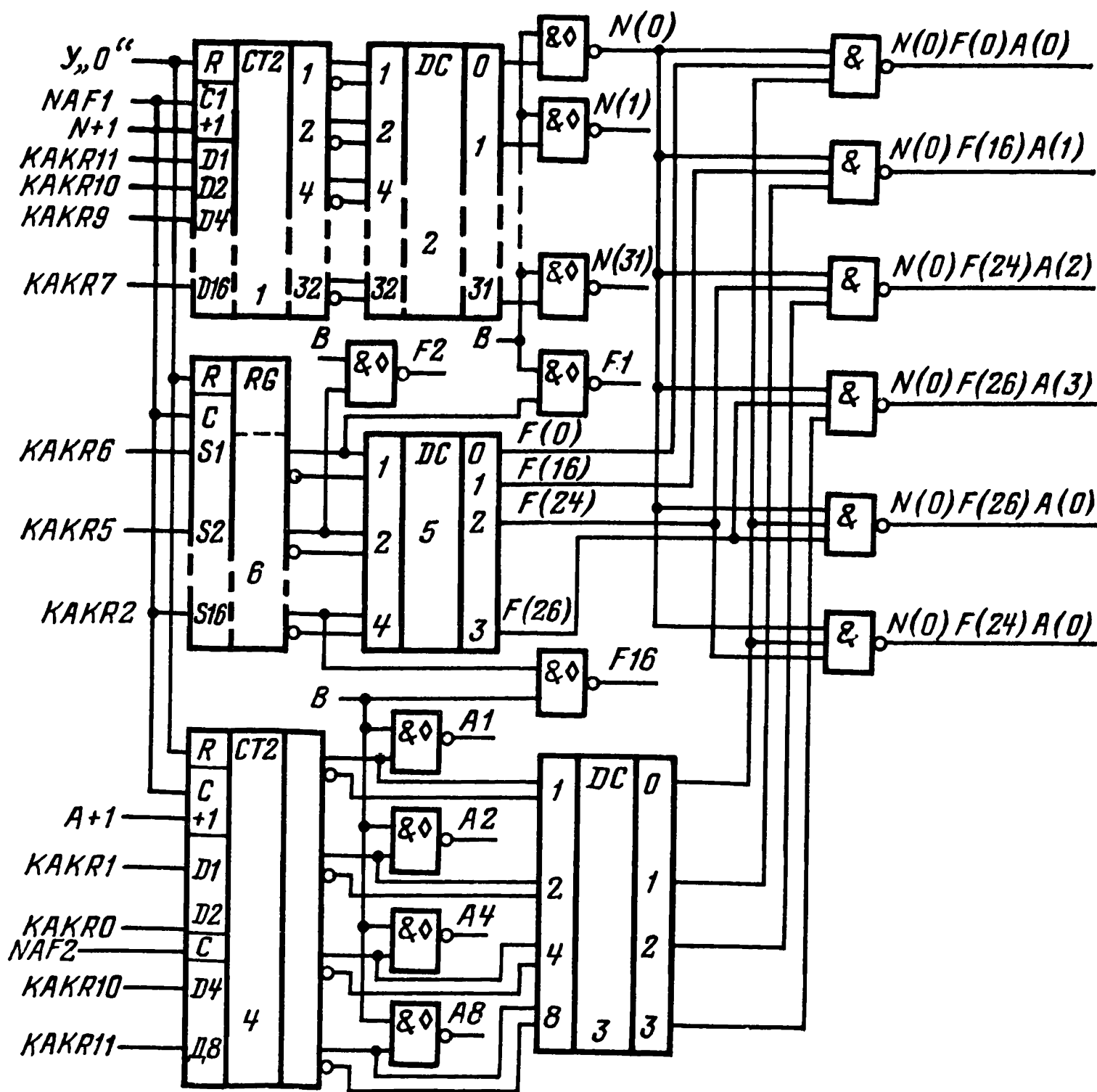


Рис. 77. Структурная схема правой платы.

но было бы использовать при проектировании контроллеров для других типов ЭВМ.

По конструктивным и технологическим соображениям имеет смысл инверторы уровней разместить в отдельном стандартном блоке.

Правая плата. Правая плата (рис. 77) содержит в себе стандартные логические узлы, характерные для многих типов контроллеров:

- счетчик номеров станций 1;
- дешифратор станций 2;
- дешифратор субадресов 3;
- счетчик субадресов 4;
- регистр функций 6 с дешифратором 5.

С целью формирования неадресуемых команд, таких как «Чтение Q», «Выработка Z» и других, применены дешифраторы 3 и 5. Комбинируя сигналы с выходов дешифраторов с сигналом $N(0)=1$ (на 1 содержится код, равный 0), можно сформировать множество команд, часть которых приведена в табл. 5.

Левая плата. На левой плате (рис. 78) расположены следующие логические узлы:

- схема выработки сигналов B , $S1$ и $S2$;
- селекторы для формирования команд, оперирующих внутри контроллера;
- 12-разрядный регистр числа с вентилями занесения чисел с регистра в ЭВМ;

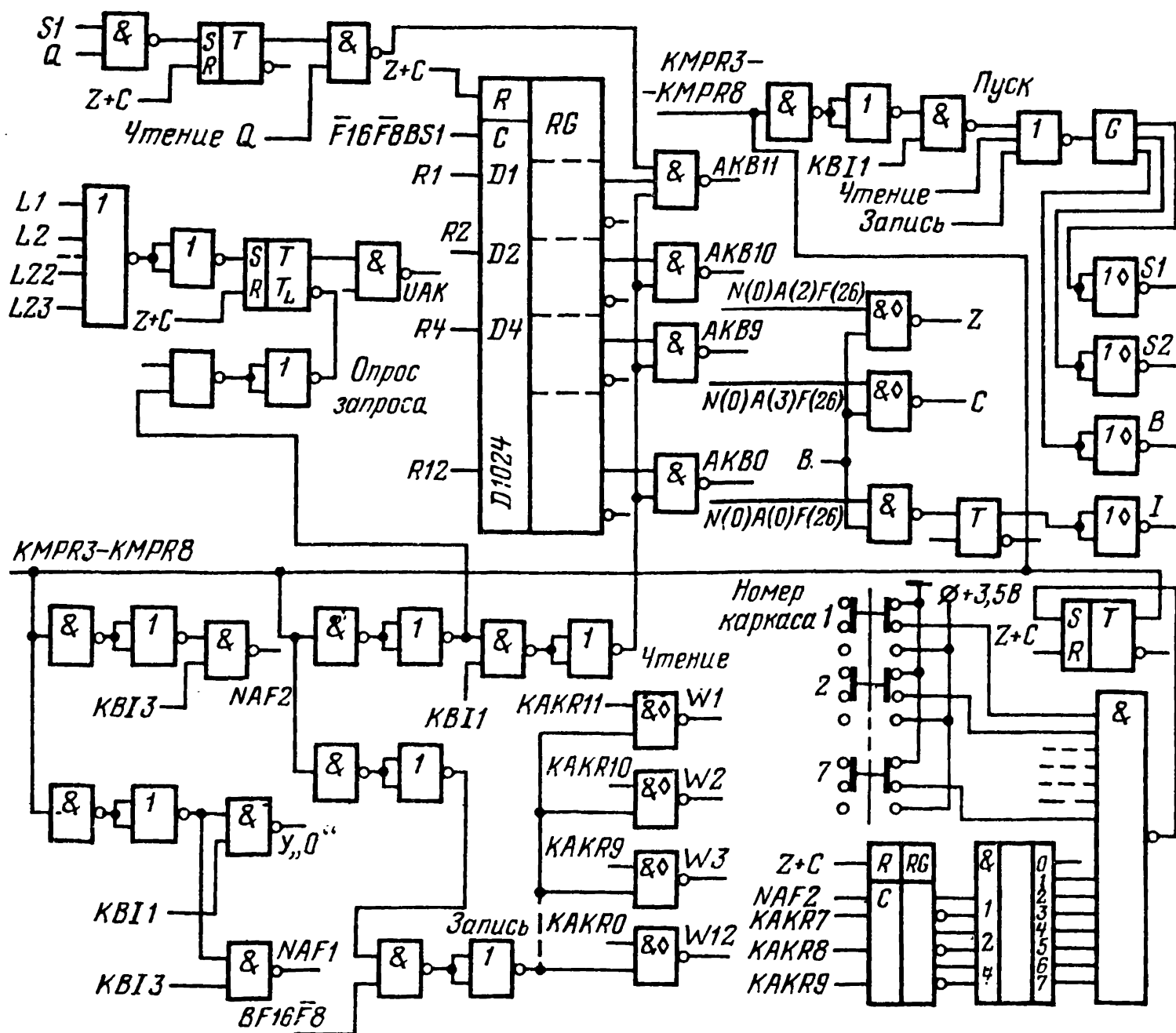


Рис. 78. Структурная схема левой платы.

Таблица 5

Название команд	$N(0)$	A	F	Код команды
Чтение Q	0	1	0	$N(0)A(1)F(0)$
Чтение маски	0	0	16	$N(0)A(0)F(16)$
Выработка I	0	0	26	$N(0)A(0)F(26)$
Запрет I	0	0	24	$N(0)A(0)F(24)$
Выработка Z	0	2	26	$N(0)A(2)F(26)$
Выработка C	0	3	26	$N(0)A(3)F(26)$

сборки для выработки сигнала запроса каркаса;
шифратор для выбора номера каркаса, который набирается вручную с помощью клавишного набирателя, расположенного на передней панели контроллера.

Команды обращения к контроллеру по программному каналу

Для подготовки контроллера к работе необходимо на него по программному каналу занести несколько подготовительных команд, которые, так же как и команды занесения, формируются с помощью команд обращения к периферийным устройствам. Эти команды имеют следующий формат (табл. 6).

Таблица 6

Разряды	0 1 2	3 4 5 6 7 8	9	10	11
Назначение	Код операции	Адрес устройства	$KB11$	$KB12$	$KB13$
			Маска		

Для выполнения какой-либо операции внутри контроллера с помощью команд обмена формируется сигнал этой операции в селекторе, расположенном на левой плате контроллера. Каждой команде, которая вырабатывается с помощью селектора, присваивается код, который выбирается из таблицы селекторных кодов, предназначенных для формирования команд обмена. Число таких кодов равно 64_{10} или 100_8 . Определенное число

кодов отводится для адресации стандартных периферийных устройств (телетайпы, магнитофоны и т. д.).

Для примера выберем коды 30_8 , 34_8 , 35_8 , 36_8 . Команды обмена имеют код операции равный 6. С помощью селектирующего кода, например 30_8 и программируемых рабочих импульсов $KVI1$, $KVI2$, $KVI3$ можно сформировать три команды обмена: 6301, 6302, 6304. Таким способом можно сформировать необходимое число команд для управления работой контроллера, а именно:

- 1) установка на нуль регистров контроллера;
- 2) селекторная установка в исходное состояние какого-либо триггера или регистра контроллера;
- 3) занесение на регистры контроллера команды $NAF1$ (номер блока N , код субадреса $A2$, $A1$ и код функции $F16 - F1$);
- 4) занесение на регистр контроллера команды $NAF2$ (код субадреса $A8A4$ и номер каркаса);
- 5) запись 12 младших разрядов числа по данному адресу блока;
- 6) запись 12 старших разрядов числа по заданному адресу блока;
- 7) чтение 12 младших разрядов числа с регистра контроллера в ЭВМ;
- 8) чтение 12 старших разрядов числа с регистра контроллера в ЭВМ;
- 9) пуск цикла контроллера.

В табл. 7 приведен формат команды $NAF1$.

Таблица 7

Разряды	0 1	2 3 4 5 6	7 8 9 10 11
Назначение	Код субадреса $A2A1$	Код функции	Код номера станции

В связи с тем что ЭВМ ТРА1001 имеет 12-разрядное слово, на кодирование субадресов выделено два разряда. В случае необходимости можно сформировать еще одну команду $NAF2$, которая содержала бы остальные два разряда $A8A4$ и другие коды, например код номера каркаса, служебные признаки, модификация режимов работы (программный опрос или опрос по КПД) и т. д.

Таблица 8

Разряды	0	1	2	3	4	5 6	7 8 9	10	11	
Назначение	D	R	S		СТ-13	РА14, РА13	Номер каса	кар-	A8	A4

Таблица 9

Номер ячейки	Код команды	Комментарии
100	7300	Очистка аккумулятора
101	6301	Установка на нуль регистров контроллера
102	1170	Занесение на аккумулятор содержимого ячейки 170 памяти
103	6304	Занесение команды <i>NAF1</i> на контроллер
104	7300	Очистка аккумулятора
105	6334	Опрос триггера прерывания контроллера
106	<i>JMP1</i>	Условный переход
107	6332	Пуск цикла контроллера
110	6451	Чтение младших 12 разрядов с регистра контроллера в ЭВМ
111	7402	Останов
.	.	.
.	.	.
.	.	.
170	2027	Код <i>NAF1</i>

Формат команды *NAF2* приведен в табл. 8.

Разряды 0—6 команды *NAF2* используются во время работы КПД. Их назначение будет рассмотрено ниже.

В табл. 9 в качестве примера приведена программа чтения 12 младших разрядов числа из блока с номером 23 по первому субадресу. Предполагается, что к ЭВМ непосредственно подключен один каркас с нулевым номером. Очевидно, что в данном случае содержимое команды *NAF2* будет равно нулю и ее можно на контроллер не посылать.

После исполнения команды 6304 ЭВМ начинает опрашивать триггер прерывания контроллера. Если име-

ется хотя бы один запрос, то срабатывает команда 6332 и на магистраль каркаса стробируется содержимое регистров A , F и возбуждаются шины $S1$, $S2$ и $N=23$. В результате в заданном блоке расшифровывается команда $NAF1$ и на магистрали появляется код, содержащийся в регистре блока. Этот код сигналом $S1$ заносится на регистр контроллера и т. д.

Часто встречаются задачи, когда во множестве запросов, которые могут поступить в контроллер, необходимо установить приоритет опроса заданного количества блоков или регистров. В этом случае необходимо в каркасе предусмотреть специальный блок-регистр запросов, на котором запоминаются сигналы запросов. Предварительно в соответствии с программой ЭВМ считывает содержимое регистра запросов в память, затем, анализируя сигналы запросов, определяет программным способом очередность опроса блоков каркаса.

Нетрудно заметить, что программный способ определения приоритетов требует много времени. Это время можно сократить, если приоритеты опросов определять аппаратным способом. С этой целью регистр запросов необходимо усложнить, добавив в него коммутационную панель, с помощью которой сигналы запросов комбинируются так, что заранее устанавливается высший приоритет того или иного блока или группы блоков. Остальные запросы рассматриваются в последнюю очередь.

Необходимо отметить, что описанная выше программа опроса одного блока требует много машинного времени. Это время можно сократить, если предусмотреть несколько модификаций режимов работы контроллера, которые могут задаваться с помощью разрядов 1 и 2 команды $NAF2$. Если, например, в заданном блоке содержится несколько регистров, которые нужно опросить, то нет необходимости повторно исполнять последовательность команд в соответствии с табл. 9, а достаточно лишь после первого цикла опроса блока изменить содержимое счетчика субадресов, а содержимое регистров N и F оставить без изменения и так вплоть до окончания опроса всех регистров блока. Если же необходимо опросить блоки, расположенные последовательно в каркасе, то после опроса всех регистров первого блока необходимо сбросить на нуль счетчик субадресов, а в счетчик номеров станций добавить единицу и так вплоть

Режимы	D	R	S	Режим работы
1	0	0	0	Обмен данными между ЭВМ и одним блоком по сигналу Q . Конец обмена происходит при $Q=0$
2	0	1	0	Обмен данными между ЭВМ и одним блоком. Конец обмена происходит от внешнего сигнала
3	0	0	1	Обмен данными между ЭВМ и серией блоков, расположенных последовательно в каркасе
4	0	1	1	Обмен данными между ЭВМ и блоками по сигналу L

до окончания опроса всех блоков каркаса. Сигналом окончания опроса может служить признак $N > N_{23}$, вырабатываемый в регистре N или внешний сигнал. Автоматический опрос блоков по сигналу Q возможен, если в момент расшифровки команды блок готов к обмену, в противном случае ЭВМ должна анализировать готовность блока по сигналу L . В этом случае процесс обмена замедляется, так как ЭВМ переходит в режим ожидания сигнала L или на работу по текущей программе.

В табл. 10 приведены модификации режимов работы контроллера. Признак D здесь равен нулю, так как опрос происходит по программному каналу.

Блок-схема средней платы контроллера

На рис. 79 приведена структурная схема средней платы контроллера, которая включает в себя следующие узлы:

1) 14-разрядный счетчик адресов для занесения кода начального адреса 1 ;

2) 14-разрядный счетчик чисел 2 для занесения кодов констант (числа передаваемых слов в массиве) и схему анализа счетчика на нуль;

Работа контроллера на линии с ЭВМ по каналу прямого доступа

Для организации работы контроллера по КПД необходимо предварительно по программному каналу занести ряд команд и констант на регистры контроллера: нулевой разряд команды *NAF2* должен содержать единицу, содержимое третьего разряда определяет направление передачи, первый и второй разряды определяют модификацию режимов работы (табл. 11).

Таблица 11

№ режима	<i>D</i>	<i>R</i>	<i>S</i>	Режим работы
1	1	0	0	Обмен данными между ЭВМ и одним блоком по сигналу <i>Q</i>
2	1	1	0	Обмен данными между ЭВМ и одним блоком. Конец обмена происходит от внешнего сигнала
3	1	0	1	Обмен данными между ЭВМ и серией блоков, расположенными последовательно
4	1	1	1	Работа контроллера по сигналу <i>L</i>

Предположим, что ЭВМ имеет емкость оперативной памяти 16 тыс. слов, а число слов при обмене не превышает 8 тыс. слов и поэтому счетчик числа слов имеет 13 разрядов, а счетчик адресов — 14 разрядов. Таким образом, при данной емкости ОЗУ для задания начального адреса ячейки памяти, с которой должен происходить обмен данными, необходимо код адреса ячейки занести на контроллер дважды: два старших разряда заносятся с командой *NAF2*, остальные 12 разрядов заносятся отдельным словом при помощи специальной команды. Аналогично один старший разряд на счетчик числа слов заносится с командой *NAF2*, а остальные 12 разрядов константы заносятся отдельным словом.

В табл. 11 приведены режимы работы контроллера по КПД.

Для автоматизации обмена данными между ЭВМ и блоками каркаса при работе контроллера в первых трех режимах анализируется значение сигнала *Q*. Работа при этих режимах возможна, если время реакции (го-

товность) данного блока не превышает цикла работы оперативной памяти ЭВМ. В этом случае обмен данными происходит с наибольшей скоростью.

Четвертый режим работы контроллера получается, если время работы данного прибора не укладывается в цикл оперативной памяти ЭВМ, и поэтому ЭВМ вынуждена прерывать работу КПД и переходить на работу по программному каналу или в режим ожидания. Скорость обмена информацией при этом существенно сокращается (в 3—4 раза). В остальном режимы 1—3 могут иметь место и при работе по сигналу L , т. е., задавая конъюнкцию сигналов \overline{RSL} , \overline{RSL} и \overline{RSL} , можно реализовать данный режим работы с медленными устройствами.

В табл. 12 приведен пример программы, необходимой для подготовки и организации опроса данными между ЭВМ и контроллером по КПД.

Как видно из таблицы, подготовка обмена данными по КПД занимает свыше десяти тактов работы ЭВМ. Поэтому обмен данных по КПД имеет смысл производить массивами чисел или когда необходимо сканировать с высокой точностью форму сигнала с помощью АЦП.

Взаимодействие системы «ЭВМ — контроллер — блоки каркаса» рассмотрим на примере чтения трех чисел из блока набора констант, который содержит в себе три регистра с субадресами $A(0)$, $A(1)$ и $A(2)$.

Поскольку заранее известно, что данный блок содержит три регистра, то счетчик числа можно не использовать и задать первый режим работы, т. е. $\overline{DRS}=1$.

Для определенности положим, что блок расположен на позиции с номером 16. На рис. 80 изображена схема синхронизации и выработки циклов контроллера.

При работе ЭВМ по обычной программе во внешние устройства из ЭВМ непрерывно выдаются через разъемы $ADTOUT$ сигналы $KIRK$, соответствующие циклу записи оперативной памяти и сигналы $KOLK$, соответствующие циклу чтения оперативной памяти ЭВМ. При работе в режиме КПД с помощью этих импульсов формируются циклы работы контроллера.

В начале работы все триггеры схемы синхронизации устанавливаются в исходное состояние вручную от кнопки (сигналы $Z+C$) или с помощью команды, посту-

№ ячейки	Код команды	Комментарии
100	7300	Очистка аккумулятора
101	6301	Установка на нуль регистров контроллера
102	1170	Занесение на аккумулятор содержимого ячейки 170
103	6304	Занесение команды <i>NAF1</i> на контроллер
104	7300	Очистка аккумулятора
105	1171	Занесение на аккумулятор содержимого ячейки 171 (команда <i>NAF2</i>)
106	6362	Занесение на контроллер команды <i>NAF2</i>
107	7300	Очистка аккумулятора
110	1172	Занесение на аккумулятор содержимого ячейки 172
111	6371	Занесение на контроллер содержимого аккумулятора
112	7300	Очистка аккумулятора
113	1173	Занесение на контроллер содержимого ячейки 173
114	7374	Занесение на контроллер содержимого аккумулятора
115	6372	Пуск КПД
»		Обмен данными по КПД
»		Конец обмена, переход на работу по текущей программе
»		»
»		»
»		»
170	0007	Код команды <i>NAF1</i>
171	4001	Код команды <i>NAF2</i>
172	1000	Начальный адрес ячейки памяти, в которой будет происходить запись данных
173	0077	Число слов в массиве обмена

пающей из ЭВМ по программному каналу через разъем *PDTOUT*. В результате низкий уровень напряжения, поступающий с триггера синхронизации T_c , закрывает элемент И 21. Допустим, что машина исполнила команды, содержащиеся в ячейках 100—111 (табл. 12). В этом случае на дешифраторе станции будет выбрана позиция $N=16$, на регистрах функций и субадресов будут зафиксированы нулевой субадрес и функция чтения. Выработка цикла контроллера инициируется ЭВМ с по-

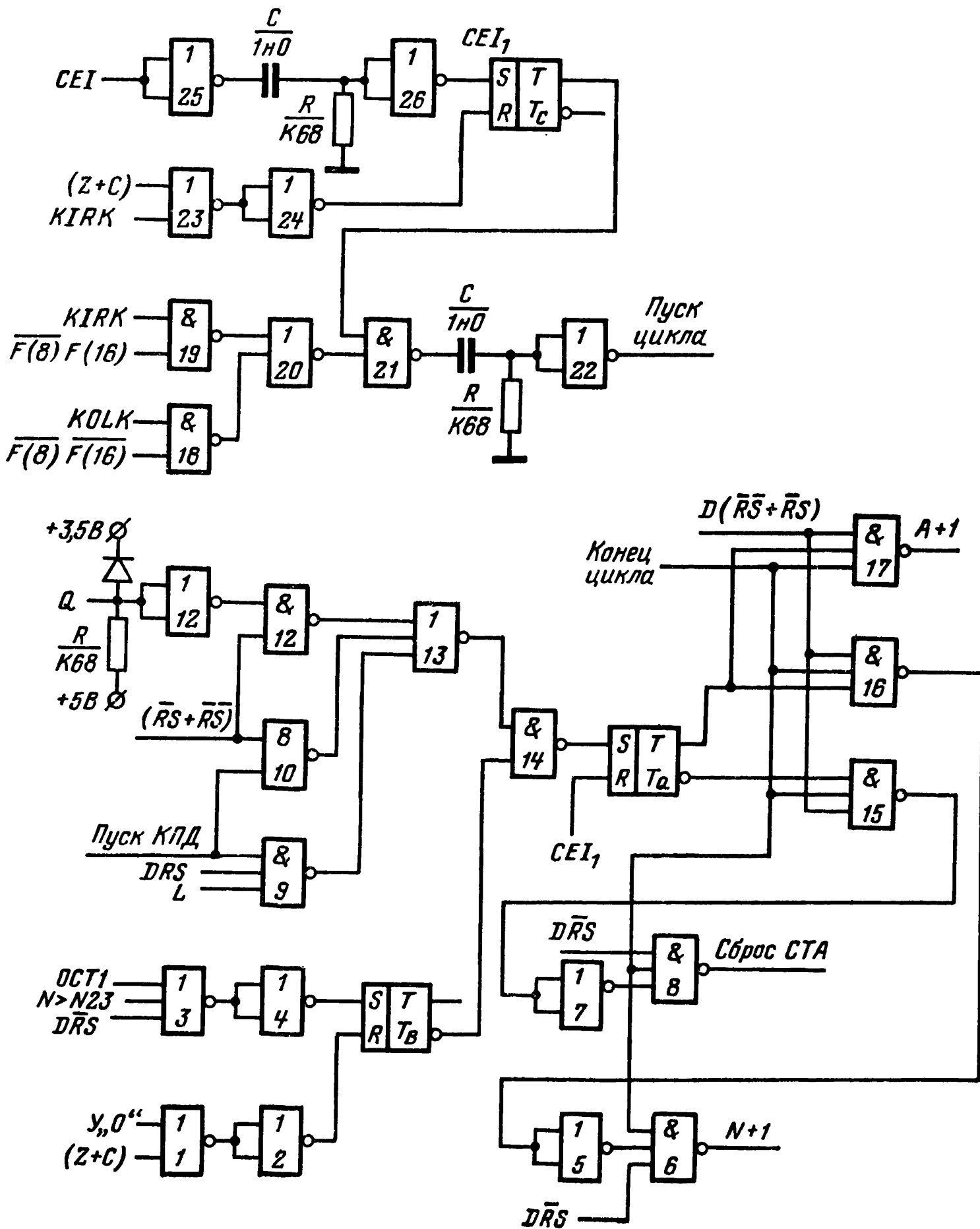


Рис. 80. Схема синхронизации.

мощью команды 6372, которая условно названа командой «Пуск КПД».

С помощью команды 6372 устанавливается в состояние 1 триггер T_Q . С помощью триггера T_B и внешних импульсов можно закрыть элемент И 14 и, таким образом, запретить работу КПД в любой момент (сигналы $N > 23$ и $OCT1$ и $OCT2$, которые выведены на разъемы, расположенные на передней панели блока). В исходном состоянии элемент И 14 открыт.

После установки триггера T_Q в состояние 1 в машину поступает сигнал $+AAK$. Этот сигнал стробируется в машине ближайшим импульсом $KIRK$. В результате ЭВМ входит в режим прерывания и в ответ выдает в контроллер сигнал CEI , который означает, что машина приняла из контроллера начальный адрес ячейки, с которой начнется запись данных в память ЭВМ. В контроллере импульс CEI формируется по длительности (импульс CFI_1) и устанавливает в состояние 1 триггер синхронизации T_C . Ближайший импульс $KOLK$ проходит через элементы И 18, 20—22. Формирующие RC -цепочки одновременно выполняют роль линий задержек, необходимых для согласования во времени соответствующих сигналов на входах вентилях. С выхода элемента И 22 сигнал $KOLK$ поступает на схему выработки стандартного цикла (сигналы B , $S1$ и $S2$). При записи числа в блок цикл вырабатывается импульсом $KIRK$.

Импульс, соответствующий циклу B , стробирует на магистраль содержимое регистров A , F и элементы И, вырабатывающие сигналы $N(1) — N(23)$. В результате появляются сигналы, соответствующие кодам начального субадреса, функции и номера станции $N = 16$. Далее функция FO расшифровывается внутри блока набора констант, который дает ответ в контроллер ($Q = 1$). Одновременно происходят стробирование и выдача первого числа на магистраль и занесение его на регистр числа. Это число ЭВМ принимает на буферный регистр.

Импульсом CEI_1 триггер T_Q устанавливается в состояние 0, а импульсом Q обратно возвращается в состояние 1. Наличие сигнала $Q = 1$ после расшифровки первой команды в блоке ЭВМ можно интерпретировать двояко:

- 1) данный блок больше не содержит регистров;
- 2) данный блок содержит по крайней мере еще один регистр.

В обоих случаях ЭВМ автоматически в ответ на $Q=1$ посылает еще один сигнал CEI . Причем, перед этим содержимое регистра адреса и счетчика субадресов увеличивается на единицу сигналом $KIRK$ и этим же сигналом устанавливается на нуль регистр числа. Во втором цикле на магистраль каркаса посылается та же функция и сигнал $N=16$, а код субадреса будет $A_{нач}+1$. Поскольку блок набора констант содержит в себе три регистра, то второй и третий циклы работы системы будут аналогичны первому. После первого цикла в счетчике субадресов будет зафиксирован код $A_{нач}+2$. Поэтому в четвертом цикле ответ Q будет равен нулю, а следовательно, в ЭВМ сигнал AAK больше не поступит. Другими словами, при автоматическом опросе данного блока машина затрачивает холостой цикл, после чего в зависимости от заданного режима работы она или выходит из режима КПД, или автоматически переходит на опрос следующего блока. При этом предварительно счетчик субадресов импульсом «Конец цикла» (КЦ) устанавливается автоматически на нуль, а в счетчик станций добавляется единица. Процесс опроса блока может быть закончен сигналом $N>23$ и далее машина выходит на работу по текущей программе.

Мы рассмотрели типичный случай работы системы «ЭВМ — контроллер — рабочий блок (блок набора констант)», при котором автоматический опрос блоков организуется и прекращается сигналом Q . Возможны и другие способы опроса, вытекающие из конкретных задач. Например, рассмотрим работу АЦП в режиме сканирования импульса произвольной формы в нескольких заданных точках, причем этот импульс поступает несинхронно с работой ЭВМ. Такие задачи возникают при автоматизации измерений импульсов, поступающих с датчиков.

В этом случае АЦП должен опрашиваться с частотой работы канала КПД, в противном случае машина будет выходить из режима работы КПД, что влечет за собой потери времени. Допустим, что мы имеем быстрый АЦП, содержащий один регистр. Для того чтобы машина после первого цикла не вышла из режима работы по КПД, необходимо с помощью специального признака, допустим $D\bar{S}R=1$, заблокировать изменение счетчика субадресов. В результате этого блок АЦП будет каждый раз выдавать сигнал $Q=1$, а для прерывания ра-

боты ЭВМ с АЦП необходимо послать в заданный момент времени сигнал *ОСТ1*, например, от блока цифровременного преобразователя, который в свою очередь подготавливается к работе по программному каналу и стартует от импульса «Начало измерения». Этот импульс устанавливает в состояние 1 триггер T_v . В результате элемент И 14 запирается и ЭВМ выходит из режима работы по КПД.

27. КОНТРОЛЛЕР ДЛЯ ЭВМ НР2116В

Контроллер предназначен для обеспечения связи магистрали каркаса с ЭВМ НР2116В. В устройстве ввода — вывода ЭВМ используются две стандартные интерфейсные платы. Они обеспечивают два канала связи между контроллером и ЭВМ: канал команд и канал данных [55].

Для упрощения структурной схемы длина слова в контроллере, как и в ЭВМ, равна 16 разрядам. Длина слова для всех типов передач на магистрали каркаса также ограничена 16 разрядами. Контроллер связан с ЭВМ с помощью двух 50-контактных разъемов и кабелей связи, выполненных скрученными парами, длиной не более 1,5 м. На рис. 81 представлен общий вид блока.

По каналу команд ЭВМ по программе обеспечивает два режима работы:

- 1) одноцикловый, когда для любой из выполняемых функций генерируется только один цикл контроллера;
- 2) групповая передача данных, которая осуществляется только для функций чтения и записи.

Имеются два способа групповой передачи:

- 1) последовательная адресация к блокам каркаса;
- 2) фиксированная адресация к блоку каркаса.

Максимальная скорость передачи данных 312 тыс. слов/с. Потребляемый ток $+6$ В, 1 А.

Как уже отмечалось выше, ЭВМ НР2116В имеет более совершенный канал ввода — вывода, что позволяет существенно упростить логическую схему и конструкцию контроллера. В канале прямого доступа в память ЭВМ НР2116В содержится счетчик чисел и регистр адреса. Поэтому для перехода работы контроллера с программного канала на канал прямого доступа в память достаточно изменить один разряд команды

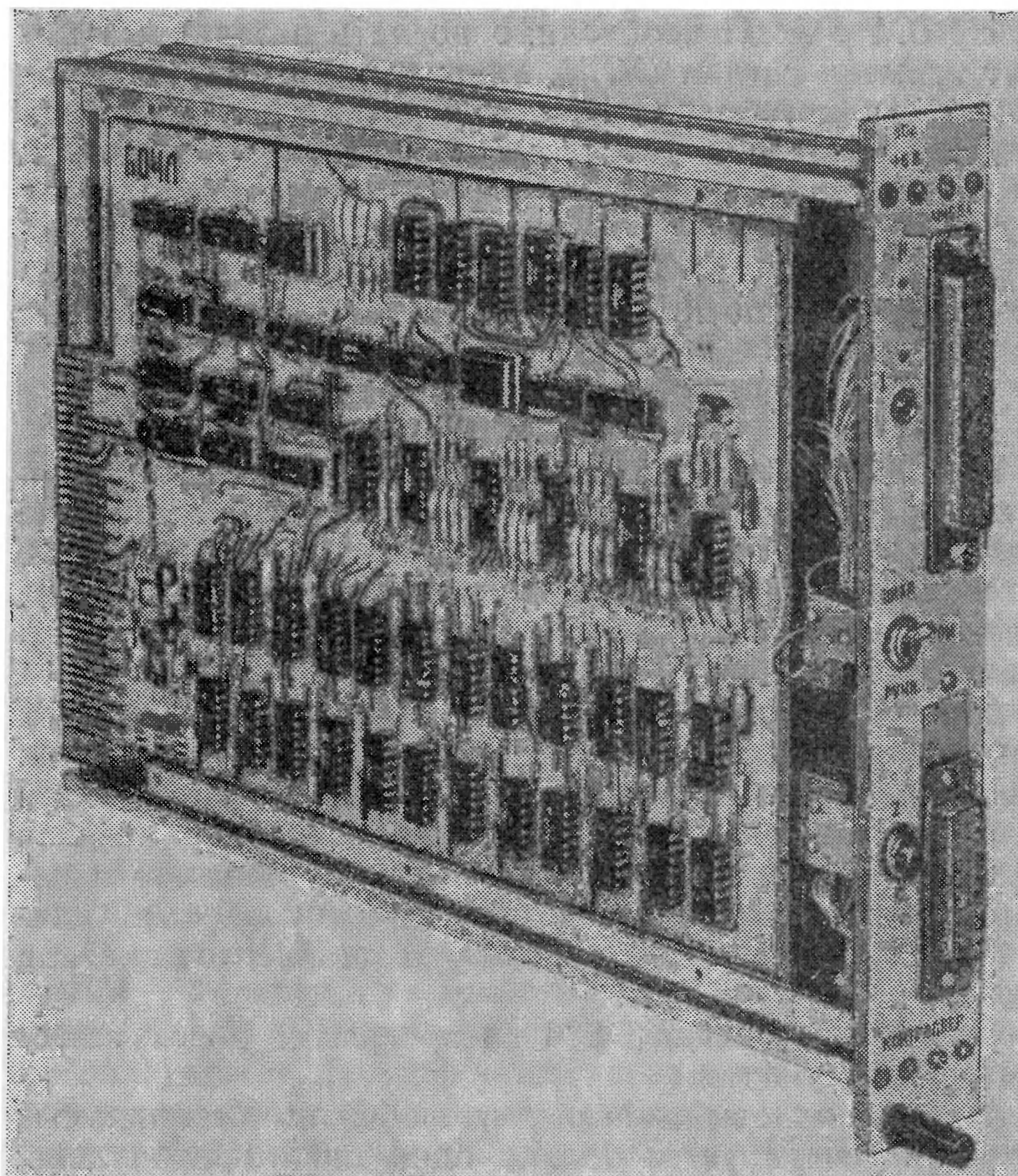


Рис. 81. Общий вид контроллера для ЭВМ HP2116B.

NAF. В отличие от контроллера для ЭВМ ТРА1001 в контроллере для ЭВМ HP2116B нет селекторов для формирования команд обмена, последние содержатся в интерфейсном блоке ЭВМ. Вследствие этого, контроллер для ЭВМ HP2116B имеет более простую логическую схему, состоит из двух функциональных плат и имеет ширину 2М.

Данные на регистры *N*, *A* и *F* заносятся при помощи программируемого импульса *E1*. Правая плата контроллера является унифицированной и аналогична описанной выше.

На левой плате контроллера расположены:

- 1) 16-разрядный регистр числа для передачи данных с магистрали каркаса;
- 2) элементы И записи чисел из ЭВМ в блоки каркаса;
- 3) блок синхронизации контроллера с ЭВМ;
- 4) блок выработки циклов при выполнении команд, используемых на магистрали, или при выработке сигналов Z или C . Сигнал $S1$ поступает на магистраль при условии $\overline{N(0)} + (\overline{Z+C})_{\text{ручн}} = 1$. Сигнал $S2$ посылается на магистраль при условии $\overline{N(0)} + Z + C = 1$;
- 5) триггер Q (информация на этот триггер заносится сигналом $S1$);
- 6) блок выработки сигналов Z и C как вручную, так и программным способом;
- 7) блок выработки сигнала I с помощью программы и от внешнего источника;
- 8) блок выработки запросов F_1 и F_2 . Сигнал F_1 вырабатывается с помощью сигналов L или Q . Сигнал F_2 вырабатывается при условии, если Q присутствует во время исполнения команд чтение — запись, т. е. происходит обмен данными.

Формат команд типа NAF

В табл. 13 и 14 приведен формат команд типа NAF. Так как длина слова равна 16 разрядам, то команды заносятся в контроллер в два приема и различаются

Таблица 13

№ разряда	15	14 13 12 11 10	9 8 7	6 5	4 3 2 1 0
Назначение разрядов	0	N	C	A_M	F

Таблица 14

№ разряда	15	14	13	12	11	10	9	8	7	6	5	4 3	2	1	0
Назначение разряда	1	X	X	X	X	X	X	X	X	X	X	A_c	X	D	S

признаком в 15-м разряде. Комбинация D и S указывает на тип команды; N — адрес блока в каркасе; A_m — два младших разряда субадреса; A_c — два старших разряда субадреса; C — номер каркаса; F — код операции; X — резервные разряды.

Типы команд

Используются три типа команд, которые приведены в табл. 15.

Таблица 15

D	S	Тип команды
0	0	Одноцикловые команды
1	0	Групповая передача данных, адрес блока фиксирован
1	1	Групповая передача данных, адресация блоков последовательная
0	1	Резервная

Одноцикловые команды применяются при условии $N=28$ и $0 < N < 24$. Они применяются для выработки сигналов, неадресуемых команд типа «Выработка Z », «Чтение Q » и т. п. При исполнении команд «Чтение» и «Запись» цикл вырабатывается по сигналу $E2$. Если в этом цикле $Q=1$, то контроллер посылает сигнал F_2 в ЭВМ и добавляет единицу к текущему значению субадреса. Когда значение субадреса равно 15, то единица добавляется к текущему значению адреса $N(i)$. По сигналу данные записываются в ЭВМ и вырабатывается сигнал $E2$, если счетчик слов в ОЗУ не равен нулю. Если $Q=0$, то по концу прошедшего цикла вырабатывается новый цикл, значение счетчика субадресов сбрасывается в нуль, к текущему значению адреса добавляется единица. При условии $N > 23$ обмен данными заканчивается.

Схема синхронизации

Наиболее сложным и важным узлом в контроллере является схема синхронизации (рис. 82). Назначение схемы состоит в том, чтобы вырабатывать стандартный цикл на числовую магистраль и обеспечить автоматиче-

ский опрос всех блоков каркаса. На рис. 83 изображена блок-схема программы последовательного опроса блоков каркаса.

Работа контроллера начинается по переднему фронту сигнала $E1$, который дифференцируется и подается на

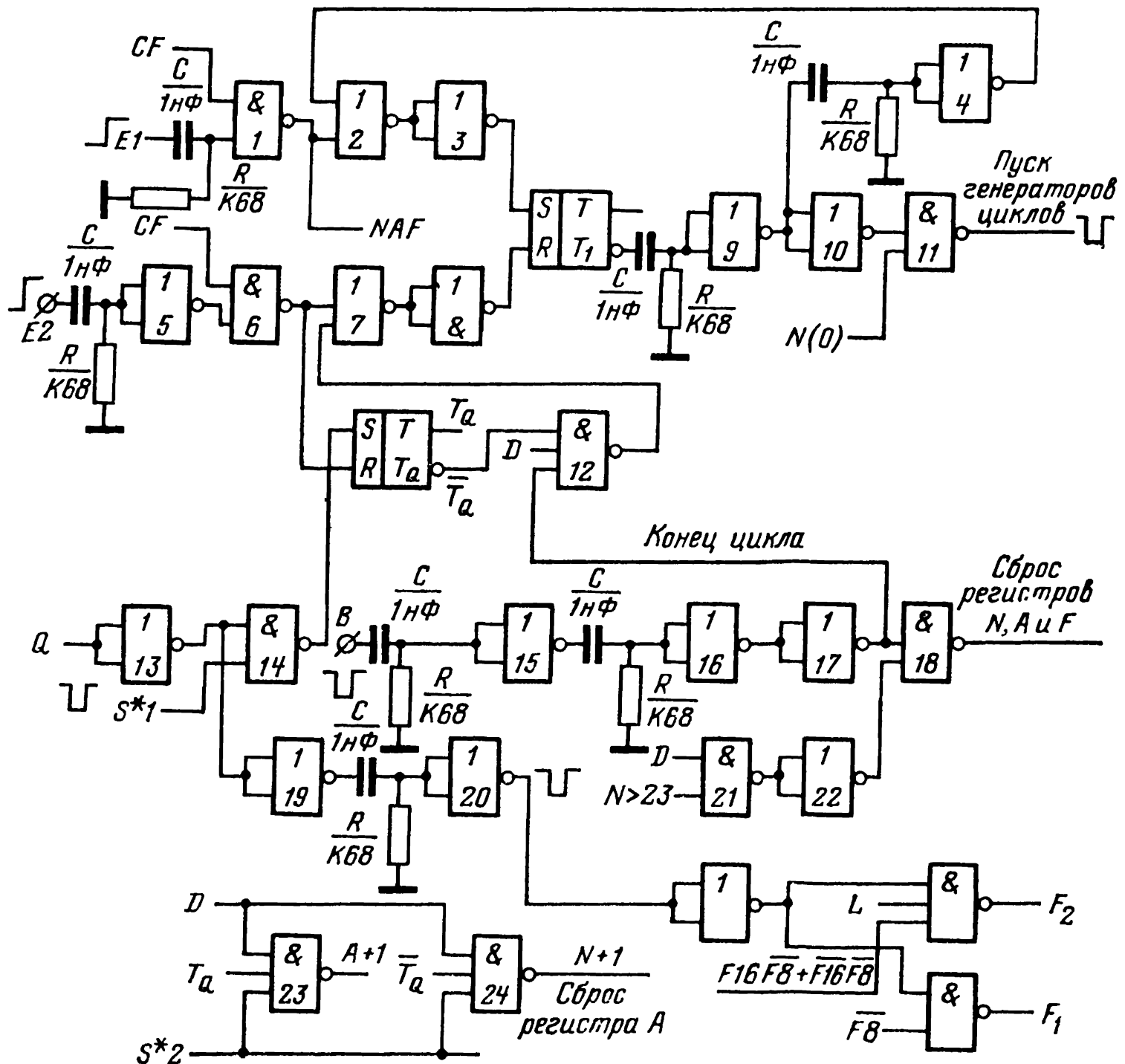


Рис. 82. Схема синхронизации.

элемент И1. На второй вход этого элемента подается потенциал CF с дешифратора, определяющего выбор данного контроллера. Сформированный сигнал NAF заносит на регистр NAF управляющее слово, которое, в частности, может содержать все нули (установка на нуль регистра NAF). После этого по сигналу $E1$ можно на регистр NAF занести нужный код, например код одной из команд. Начальная установка всех регистров может быть осуществлена также вручную. Сигнал NAF устанавли-

вает также триггер T_1 в состояние 1. Рабочий цикл вырабатывается сигналом $E2$. Передний фронт сигнала $E2$ перебрасывает триггер T_1 , который с помощью дифференцирующей RC -цепочки формирует импульс длительностью 1 мкс. Этот импульс поступает на генератор циклов (на схеме не показан), который формирует сигналы B , $S1$ и $S2$. Сигналы S^*1 , S^*2 используются внутри контроллера, причем импульс цикла вырабатывается при условии, что на регистре N не содержится нуль, т. е. на шине $N(0)$ — высокий уровень напряжения. Сигнал Q стробируется импульсом S^*1 и запоминается на триггере T_Q , который устанавливается в состояние 0 задним фронтом сигнала $E2$. Запуск цикла происходит по переднему фронту сигнала $E2$ и одновременно с этим производится сброс регистра числа. Далее работа контроллера зависит от состояния шины Q . Если при заданном N сработал цикл на магистральной и $Q=1$, то это значит, что в заданном блоке расшиф-

рована команда (допустим, $F(0)$ — чтение) и на регистре числа будет зафиксировано число. При этом в машину поступит сигнал F_2 и ЭВМ считывает число с регистра. Триггер T_1 через цепочку элементов 9, 4, 2, 3 установится в исходное состояние. С приходом следую-

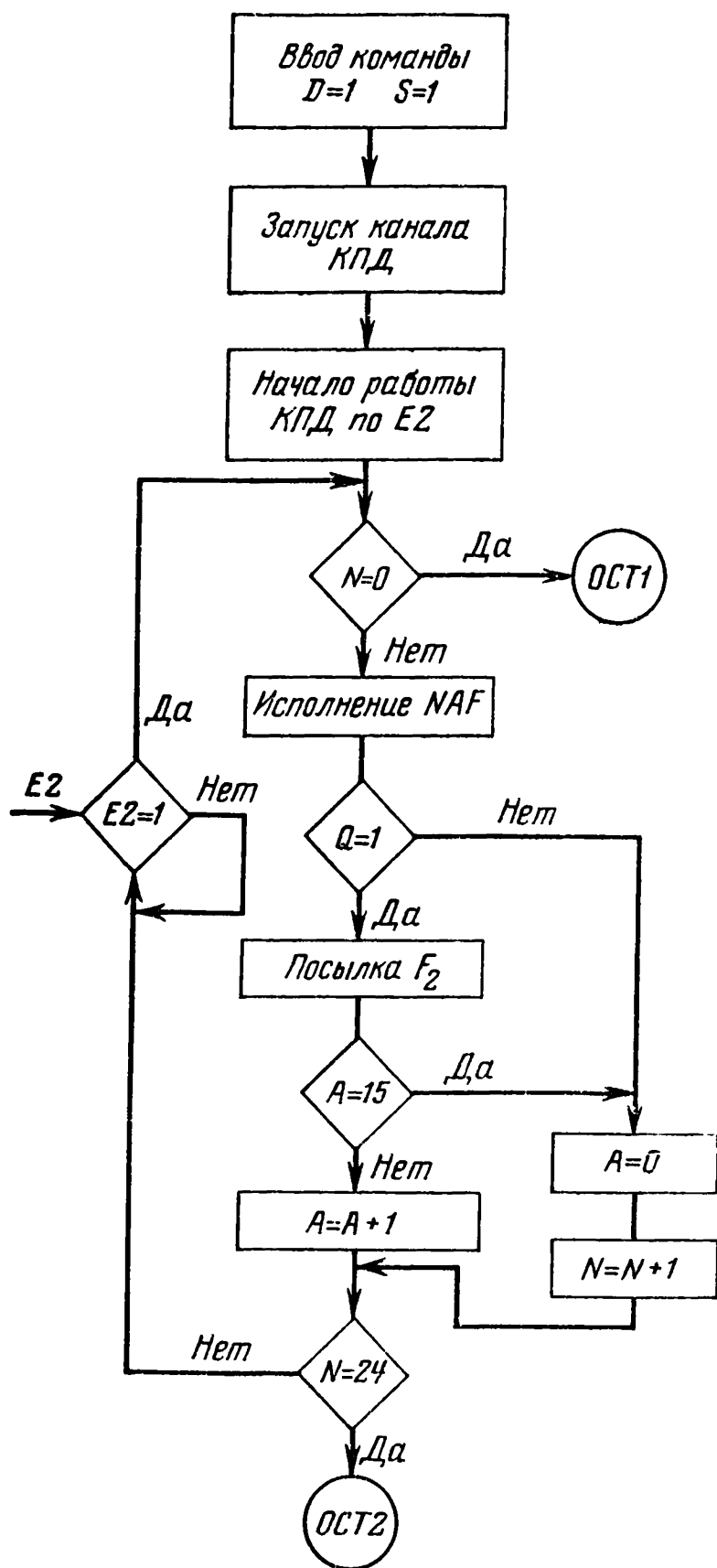


Рис. 83. Структурная схема программы последовательного опроса блоков каркаса.

роvanа команда (допустим, $F(0)$ — чтение) и на регистре числа будет зафиксировано число. При этом в машину поступит сигнал F_2 и ЭВМ считывает число с регистра. Триггер T_1 через цепочку элементов 9, 4, 2, 3 установится в исходное состояние. С приходом следую-

щего импульса $E2$ цикл повторяется, если $Q=1$ и на счетчике субадресов добавляется единица (элемент $I23$). Если же $Q=0$, то это значит, что заданный блок опрошен полностью.

В этом случае ближайшим импульсом $E1$ сбрасывается на нуль счетчик субадресов, на счетчик станции добавляется единица (элемент $I24$) и импульсом «Конец цикла» (элементы $I2, 7$ и 8) происходит запуск цикла. Начинается опрос $(N+1)$ -го блока. После того как на счетчике станций будет зафиксировано число $N=24$, сработает элемент $I21$ и сбросятся на нуль регистры N, A и F . На этом работа контроллера заканчивается. Время цикла передачи слов определяется в данном случае быстродействием ЭВМ HP2116B и составляет 3,2 мкс.

28. ТРЕХКАРКАСНАЯ СИСТЕМА НА ЛИНИИ С ЭЗМ ТРА1001

Создание больших комплексов электронной аппаратуры привело к необходимости разработки многокаркасных систем. В гл. 3 мы рассматривали многокаркасную систему на основе контроллера типа A и блока управления ветви. Однако использование такой системы не всегда целесообразно. Так, установка получается неэкономичной, если требуется создание двух- или трехкаркасных систем. Помимо контроллера типа A требуется разработка блока управления ветвью, структура которого, вообще говоря, меняется в зависимости от типа используемой ЭВМ. Поэтому является заманчивым, используя специфику применяемой ЭВМ, создавать многокаркасные системы на основе специализированных контроллеров каркаса. В этом случае один и тот же тип контроллера каркаса может быть использован для создания как одно-, так и многокаркасных установок.

Рассмотрим способ создания трехкаркасной системы для ЭВМ типа ТРА1001 [90]. Следует отметить, что в реальной системе применяется ряд вспомогательных блоков, которые не управляются со стороны магистрали. Эти блоки используются в качестве формирователей импульсов, инверторов логических уровней и др. С целью экономии мест в каркасах, управляемых от ЭВМ, целесообразно вспомогательные блоки поместить в отдельный каркас. Вспомогательные блоки соединяются с основными с помощью разъемов, расположенных на передних панелях.

На рис. 84 представлена структурная схема трехкаркасной системы на линии с ЭВМ ТРА1001. Один каркас связан с ЭВМ по программному каналу, обмен информацией между ЭВМ и другим каркасом происходит по КПД, причем выходы программного канала ЭВМ подключены параллельно к выходам обоих контроллеров. Третий каркас содержит вспомогательные блоки. Контроллер второго каркаса может не содержать в себе

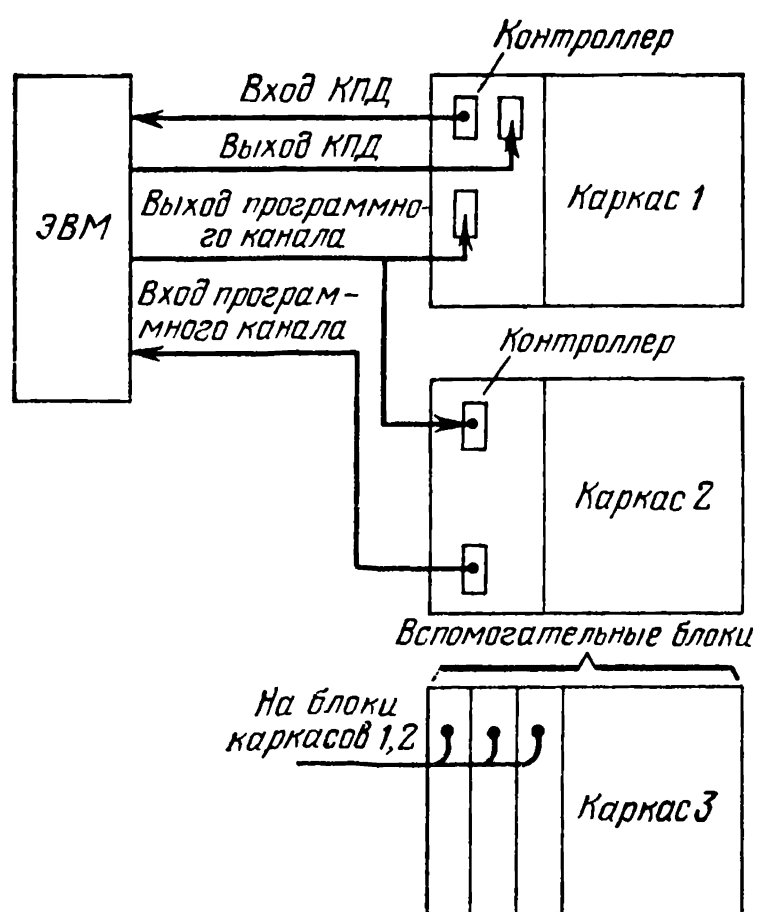


Рис. 84. Структурная схема трехкаркасной системы.

третью плату для связи по КПД. В результате получается, что обмен данными между блоками, содержащимися в каркасе 1, и ЭВМ происходит по КПД, а блоки нижнего каркаса управляются программным каналом ЭВМ.

Выбор каркаса в процессе обмена данными может производиться двумя способами.

В первом случае в контроллере каркаса предусматривается на передней панели селектор номера каркаса, состоящий из механи-

ческого цифрового набирателя, который управляет селектором выработки команд, оперирующих внутри контроллера. В результате ЭВМ, посылая команду *NAF2*, содержащую код номера каркаса, открывает доступ к соответствующему каркасу.

При другом способе обращения к заданному каркасу можно использовать различные коды для обозначения однотипных команд, оперирующих в разных контроллерах. Например, команда «Установка на 0» может иметь, допустим, код 6701 и оперирует в первом каркасе. Для второго каркаса эта же команда может иметь код 6301 и т. д. Таким способом ЭВМ может управлять обменом данными с блоками разных каркасов.

Представляет интерес разработка схемы контроллера КПД таким образом, чтобы можно было управлять

работой одноцикловых команд на магистрали каркаса по КПД без применения счетчика числа слов. Введение такого режима работы контроллера КПД нередко позволяет сократить число машинных циклов при исполнении одноцикловых команд контроллера. С этой целью, наряду с командой «Пуск КПД», которая используется, в основном, для обмена данными (команды типа $F16\overline{F8}$ и $F\overline{16F8}$), необходимо ввести команду «Программный пуск». Эта команда используется для посылки на магистраль каркаса таких команд, как $F(8)$, $F(24)$, $F(25)$, $F(27)$ и др. При исполнении команды «Программный пуск» имеется возможность без входа ЭВМ в режим работы по КПД исполнять за один цикл контроллера перечисленные выше команды управления. Используя различные модификации режимов работы контроллера КПД, можно по каналу КПД производить обмен одним словом за один цикл работы ЭВМ. Другими словами, имеется возможность управлять блоками, расположенными в каркасе, связанными через контроллер с КПД ЭВМ так же гибко, как и с помощью программного канала. В табл. 16 в качестве примера приведена програм-

Таблица 16

№ ячейки	Код команды	Комментарии
100	7300	Очистка аккумулятора
10	6301	Установка на нуль регистров контроллера
102	1170	Занесение на аккумулятор содержимого ячейки 170
103	6304	Занесение команды $NAF1$ на контроллер
104	6361	«Программный пуск» контроллера
.	.	
.	.	
.	.	
170	—	Код команды $NAF1$

ма для занесения в блок команды управления. В данном случае нет необходимости в использовании команды $NAF2$, что вдвое сокращает время на исполнение команды по сравнению со временем, необходимым для

исполнения, например, команды чтения одного слова. Если же требуется исполнить однократно команду обмена данными, то необходимо дополнительно занести команду *NAF2*, содержащую соответствующий режим работы контроллера. В результате после исполнения команды «Пуск КПД» исполнится одна команда обмена и закроются цепи, управляющие выдачей сигналов на автоматическое исполнение следующего цикла контроллера.

Характерным примером применения данной системы является сканирование аналоговых сигналов в реальном масштабе времени. Требование к быстродействию систе-

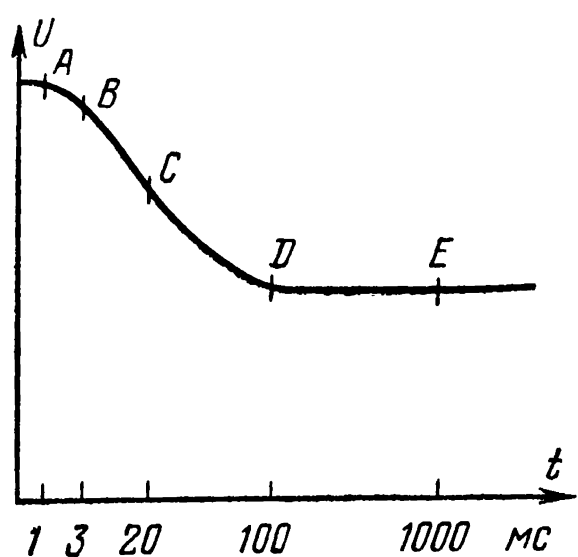


Рис. 85. Пример кривой для сканирования по программному каналу.

мы в основном определяется длительностью аналогового сигнала и требуемой точностью воспроизведения кривой. Нередко требуется определить значение сигнала лишь в нескольких характерных точках кривой.

На рис. 85 изображена кривая, на которой отмечены характерные точки *A*, *B*, *C*, *D* и *E*, в которых нужно измерить значение аналогового сигнала.

Минимальный размер интервала времени между соседними точками составляет 2 мс, поэтому для передачи данных можно воспользоваться программным каналом. Число точек сканирования может задаваться с пульта управления ЭВМ. Время сканирования аналогового сигнала можно задать несколькими способами:

- «машинными» часами, т. е. с помощью программы;
- с помощью специального блока цифро-временного преобразователя;
- внешними сигналами.

С точки зрения экономии оборудования более простым является первый способ задания временных интервалов.

После подготовки ЭВМ к работе и записи программы машина переходит в режим ожидания прихода сигнала «Начало измерения», периодически опрашивая состояние триггера запроса в контроллере. После прихода им-

пульса «Начало измерения» триггер запроса взводится, в ЭВМ поступает сигнал ААК, команда, образующая цикл ожидания, пропускается и начинает исполняться программа опроса блока АЦП. Блок АЦП стробируется специальной командой, поступающей из ЭВМ, и на нем запоминается цифровой код, пропорциональный амплитуде аналогового сигнала в момент поступления стробирующего импульса.

После этого ЭВМ опрашивает блок АЦП и считывает число в память. Аналогично выполняется сканирование аналогового сигнала в следующей точке. Обычно на чтение одного слова затрачивается 5—6 циклов ЭВМ. Если же длительность аналогового сигнала сравнительно мала (несколько сотен микросекунд и менее) или требуется воспроизвести в реальном масштабе времени форму аналогового сигнала с максимально возможной точностью, то необходимо использовать КПД. В этом случае в качестве стробирующих импульсов можно использовать тактовые импульсы ЭВМ, а время преобразования блока АЦП не должно превышать времени цикла оперативной памяти машины. Опрос может быть закончен или с помощью счетчика числа слов, или внешним импульсом.

29. МНОГОКАРКАСНАЯ СИСТЕМА НА ЛИНИИ С ЭВМ НР2116В

Если в интерфейсном блоке ЭВМ типа НР2116В нет свободных мест для подключения с помощью интерфейсных плат отдельных каркасов, то можно организовать мультиплексорный канал.

В [91—93] рассматривается система из семи каркасов на линии с ЭВМ НР2116В, предназначенная для сбора и накопления данных в экспериментах физики высоких энергий. На рис. 86 изображена структурная схема системы. Установка из семи каркасов связывается с ЭВМ с помощью двух интерфейсных плат через специальный блок — так называемый блок управления ветвью (БУВ). Специализированный контроллер каркаса обеспечивает его работу в системе и позволяет подключить отдельный каркас или непосредственно к ЭВМ (через интерфейсные платы), или несколько каркасов через БУВ. Последний в данном случае представляет собой простой блок, предназначенный для объединения инфор-

мации, поступающей из каркаса, и передачи ее в ЭВМ. Блок управления ветвью связан с ЭВМ по двум каналам — каналу команд и каналу данных. Канал образован интерфейсной платой в системе ввода — вывода ЭВМ и кабелем связи с соответствующим разъемом на

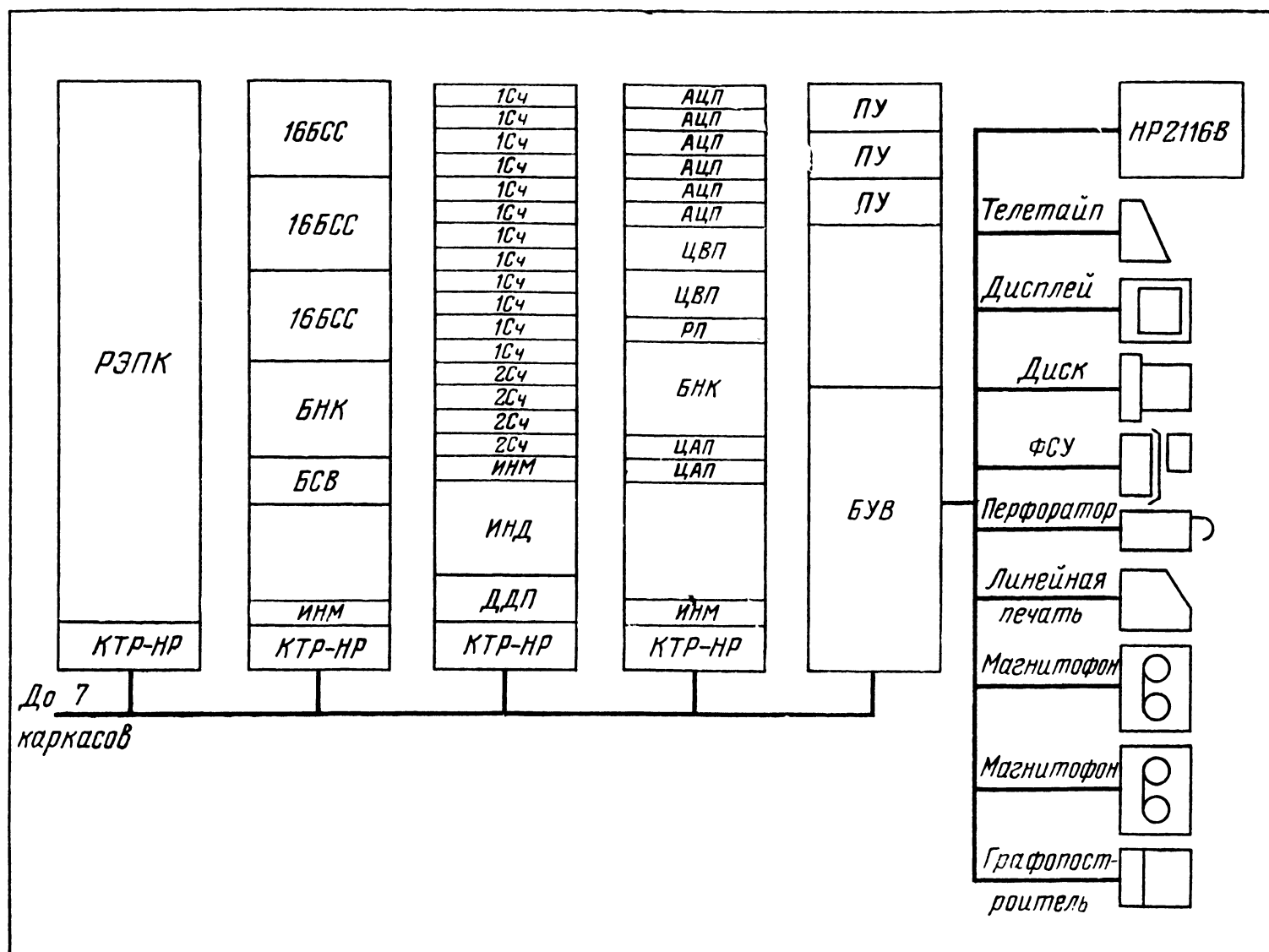


Рис. 86. Структурная схема многокаркасной системы на линии с ЭВМ HP2116B.

ФСУ — фотосчитывающее устройство; ПУ — пульт управления; КТР-НР — каркас контроллер; БНК — блок набора констант; 16БСС — быстрые схемы совпадений; Инд — индикатор десятичный; ИнМ — индикатор магистрали; АЦП и ЦАП — аналогично-цифровой и цифро-аналоговый преобразователи; ЦВП — цифро-временной преобразователь; РП — регистр прерываний; БУВ — блок управления ветвью; РЭПК — регистрирующая электроника пропорциональных камер.

БУВ. Сигналы каждого канала разведены в БУВ параллельно на семь разъемов. Таким образом, на БУВ имеются два канала связи для каждого из семи контроллеров каркаса.

Передача информации в системе осуществляется следующим образом. По каналу команд ЭВМ посылает команду *CNAF*, где *C* — номер каркаса. Дешифратор номера каркаса в БУВ вырабатывает сигнал на одну из семи индивидуальных шин номеров каркасов. Адресуемый

контроллер запоминает команду в регистрах и генерирует цикл КАМАК на магистрали с соответствующей командой. При чтении данные выдаются адресуемым блоком на магистраль. Затем через контроллер по каналу данных подаются на совпадение с сигналом номера каркаса в БУВ и записываются в регистр интерфейсной платы. При записи данные из интерфейсной платы по каналу данных через БУВ и контроллер передаются на магистраль и принимаются адресуемым блоком. Во время других командных операций (например Z) передача данных не производится, а команды исполняются в БУВ, контроллерах или блоках.

Сигналы запросов от блоков передаются в контроллере на элемент ИЛИ. Выходной сигнал схемы по каналу команд передается в БУВ, устанавливает в состояние «1» один из триггеров регистра прерывания в БУВ, что обеспечивает посылку в ЭВМ запроса на прерывание. Машина считывает состояние предварительно выбранных в контроллере 16 шин запроса и обрабатывает запрос.

Так как в интерфейсной плате ЭВМ и специализированном контроллере имеются регистры для запоминания информации, в БУВ регистры отсутствуют. Исключение составляет триггерный регистр прерываний. При нажатии командной кнопки или по внешнему сигналу один из триггеров регистра устанавливается в состояние «1» и в ЭВМ выдается запрос на прерывание. Вычислительная машина считывает содержимое регистра, распознает причину прерывания, начинает обработку запроса и посылает в БУВ сигнал ответа, высвечивающий соответствующую лампу на передней панели. Блок управления ветвью выполнен в виде блока шириной 8М. На магистраль БУВ выхода не имеет. На передней панели расположены семь разъемов для подключения каркасов и два для связи БУВ с интерфейсными платами ЭВМ.

30. СВЯЗ КОНТРОЛЛЕРА ТИПА А С МАГИСТРАЛЬЮ ЭВМ PDP-11

Характерной особенностью семейства ЭВМ типа PDP-11 является наличие так называемого унифицированного канала ввода — вывода, к которому параллельно подключаются отдельные устройства ЭВМ, в том числе арифметическое устройство, оперативная память,

внешнее запоминающее устройство, телетайп и т. п., причем, за исключением оперативной памяти, любые устройства ЭВМ PDP-11 могут непосредственно обращаться друг к другу. Другими словами, адрес внешнего устройства рассматривается как адрес ячейки оперативной памяти. Обмен данными между любыми двумя устройствами производится по принципу «задающий — ведомый». Во время операции на канале один из блоков — задающее устройство управляет его работой при обмене данными с другим подключенным к каналу устройством, которое называется ведомым. Взаимодействие устройств по принципу «ведущий — ведомый» меняется в процессе работы. Процессор, например, может передать управление каналом накопителю на магнитных дисках, после чего этот накопитель становится хозяином канала и управляет передачей данных в одно из подчиненных ему устройств, например накопитель на магнитной ленте. Уровень приоритета задает специальная схема. Устройства системы дают запросы на использование общего канала, когда у них возникает необходимость. Эти запросы запоминаются на регистре состояний.

Унифицированный канал состоит из 56 информационных шин, причем по дуплексным шинам (их 51) сигналы передаются в любом направлении. Остальные пять симплексных шин используются в приоритетной схеме управления работой канала.

Из информационных шин отметим следующие шины, которые используются при подключении контроллера типа А к унифицированному каналу:

16 числовых шин *D00—D15*;

18 адресных шин *A00—A17*;

2 управляющие шины *C0, C1* (четыре комбинации сигналов, поступающих по этим шинам используются для задания режимов передачи данных — запись, чтение, передача байтами и др.);

шина синхроимпульса задающего устройства *MSYN*;

шина синхроимпульса (ответного) ведомого устройства *SSYN*.

Нормальная команда имеет 16-разрядный формат. Два старших разряда используются процессором во время работы с расширенной оперативной памятью (до 262 кбайт).

Как показано в [56] ЭВМ семейства PDP-11 легко с небольшими дополнениями сопрягаются с контролле-

ром типа А, что позволяет экономично подключать к ЭВМ многокаркасные системы. Структура унифицированного канала во многом аналогична структуре магистрали ветви в стандарте КАМАК, и часть используемых сигналов имеет одинаковые назначения. С целью упрощения схемы сопряжения (интерфейса) магистрали ветви с унифицированным каналом ЭВМ используется специальный формат команды *CNAF*. Ниже приведена структура модифицированной команды *CNAF* (здесь *C* — код номера каркаса):

C4 C2 C1 F4 N16 N8 N4 N2 N1 A8 A4 A2 A1 F2 F1 F0
 $2^{15} \quad 2^{14} \quad 2^{13} \quad 2^{12} \quad 2^{11} \quad 2^{10} \quad 2^9 \quad 2^8 \quad 2^7 \quad 2^6 \quad 2^5 \quad 2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0$

Код *F16* подается на линии *C1*.

Следует отметить, что код *F4* используется в нестандартных и резервных функциях, которые редко используются. В случае необходимости следует предусмотреть триггер для запоминания кода *F4*, который можно устанавливать в состояние 1 при помощи отдельной команды. Таким образом, код команды *NAF* в принятом здесь формате занимает 12 разрядов. Это значит, что каркас КАМАК занимает 4096 ячеек оперативной памяти ЭВМ, а система может состоять из 7 каркасов. Если же уменьшить число разрядов для адресации каркасов, то освободившиеся разряды можно использовать для расширения диапазона ячеек памяти, к которым система КАМАК может обращаться.

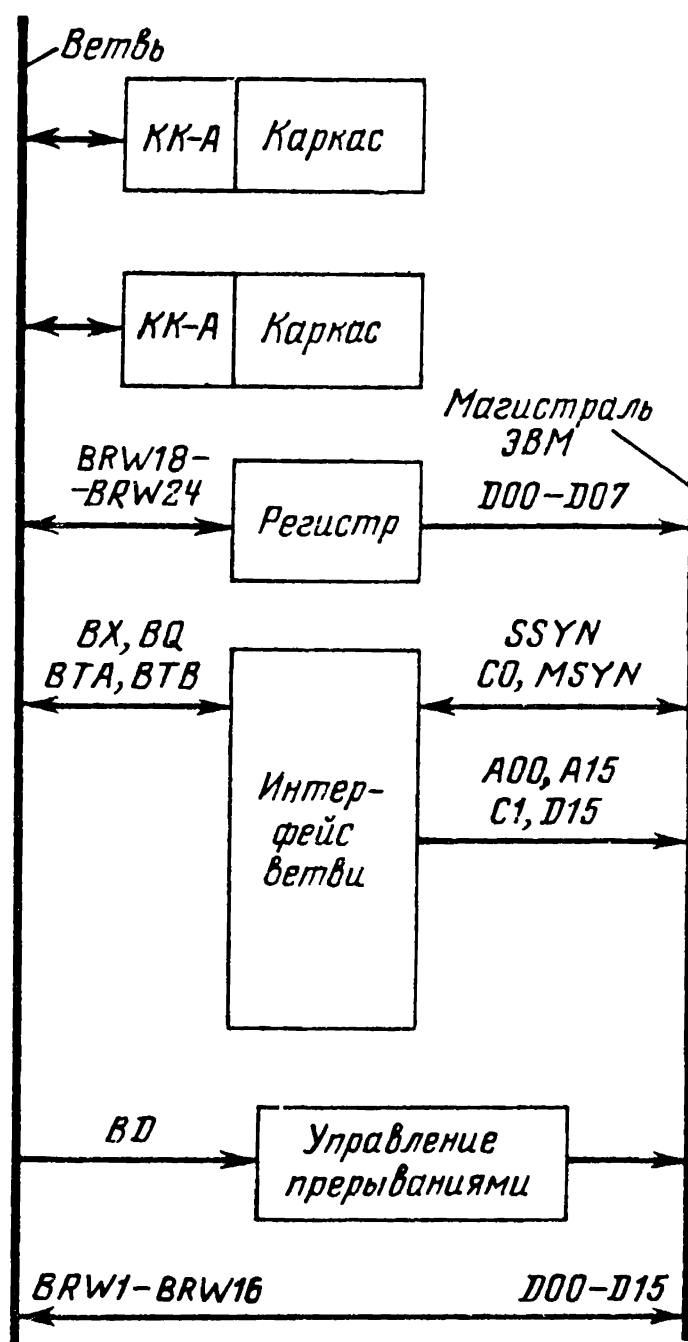


Рис. 87. Подключение контроллера типа А к ЭВМ PDP-11.

На рис. 87 изображена структурная схема сопряжения магистрали ветви с унифицированным каналом ЭВМ PDP-11. Наиболее простая схема сопряжения получается, когда к ЭВМ подключается один каркас, а обмен данными производится 16-разрядными словами. Если же обмен данными производится 24-разрядными словами, то необходимо предусмотреть 8-разрядный регистр для сопряжения линий $BRW17$ — $WRW24$ магистрали ветви с линиями $D00$ — $D07$ унифицированного канала ЭВМ. Основное назначение схемы сопряжения состоит в том, чтобы согласовать время выполнения операций на магистрали ветви с циклом операций на унифицированном канале. Синхронизация осуществляется при помощи сигналов BTA , BTB , $MSYN$ и $SSYN$. По линии $A15$ в схему сопряжения подается признак обращения к системе КАМАК. По шине $A00$ подается код $F8$. Наличие $F8=1$ в команде NAF является признаком управляющей команды, и этот код используется в схеме сопряжения для выработки сигнала BQ , который подается на линии $D15$. Линии $BRW1$ — $BRW16$ соединяются непосредственно с линиями $D00$ — $D15$. Сигнал BX стробируется в ЭВМ сигналом BTB и подается на линию $SSYN$. Если $X=0$, то сигнал $SSYN$ отсутствует. Сигналы запросов могут быть переданы обычным путем на схему управления приоритетами ЭВМ.

Глава пятая

ПРИМЕНЕНИЕ СИСТЕМ В СТАНДАРТЕ КАМАК

Стандарт КАМАК создавался прежде всего для ядерных исследований, и поэтому не случайно наибольшее применение программно-управляемые блоки нашли в физических лабораториях, где созданы мощные многомашинные системы, работающие в реальном масштабе времени. В этой связи следует отметить систему (рис. 88), созданную в исследовательском центре в Дэсбери (Англия) [94]. В ней имеется около 10 малых ЭВМ различных типов, которые могут одновременно участвовать в экспериментах. Эти ЭВМ через буферную ЭВМ среднего класса типа IBM-1802 соединены с большой центральной ЭВМ IBM 370/165, имеющей быструю оперативную память емкостью 2 Мбайт и богатое периферийное обо-

дование. Используемые в эксперименте малые ЭВМ являются терминалами центральной ЭВМ. Передача информации между ними может осуществляться с большой скоростью (10^7 бит/с). Малые ЭВМ в системе освобож-

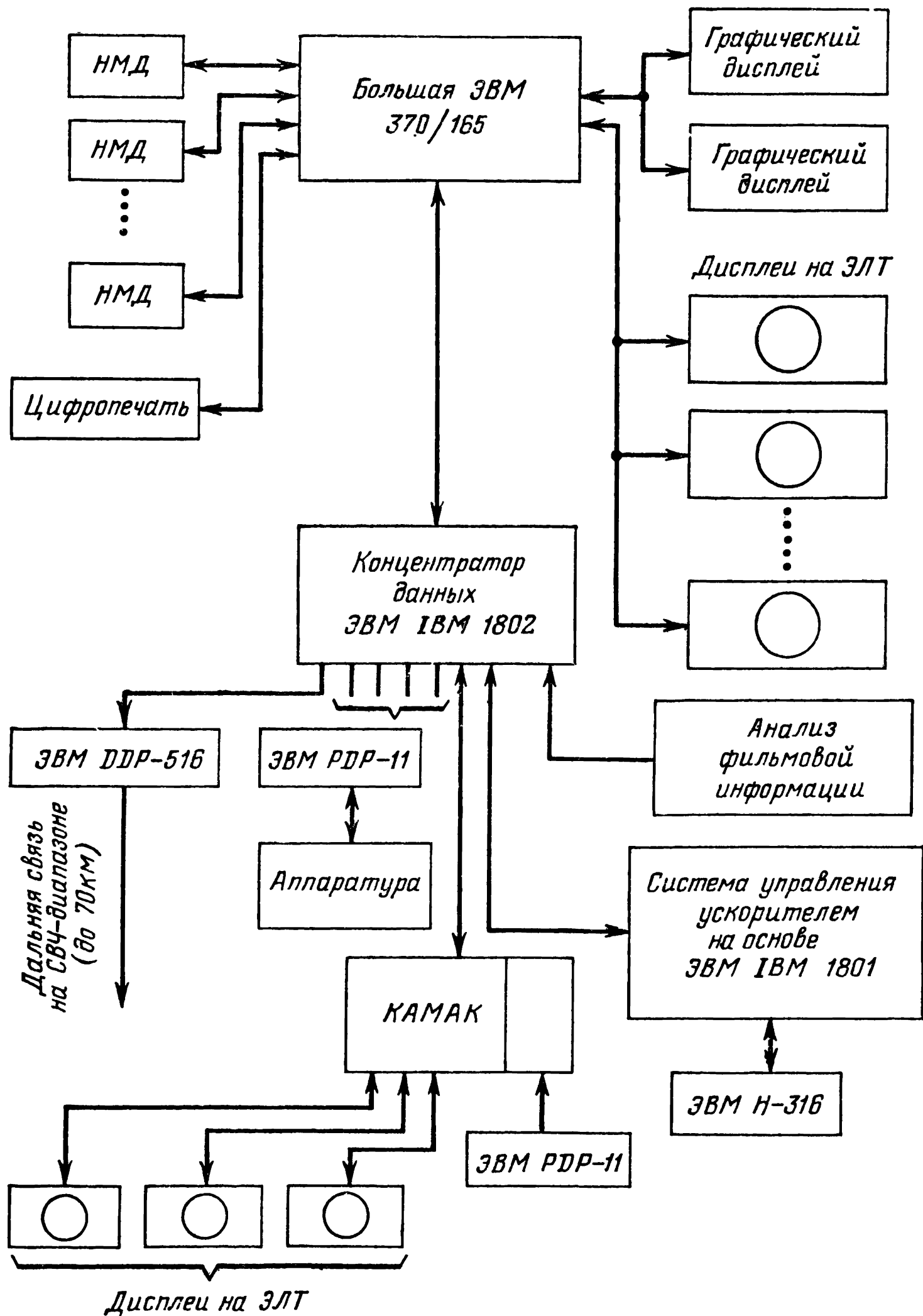


Рис. 88. Многомашинная система исследовательского центра в Дэсбери.

дены от функции накопления поступающей информации; эта функция полностью возложена на центральную ЭВМ. Такая организация имеет ряд преимуществ. Малые ЭВМ действительно остаются малыми; они имеют 8К памяти и не имеют никакого периферийного оборудования кроме дисплеев. Каждый экспериментатор может непосредственно иметь диалог с центральной ЭВМ через дисплей и использовать все богатое математическое обеспечение этой ЭВМ. Все связи малых ЭВМ с экспериментальным оборудованием выполнены в стандарте КАМАК. В системе предусмотрена возможность двусторонней передачи данных на расстояние до 35 км на СВЧ-диапазоне со скоростью 10^7 бит/с.

В Национальной ускорительной лаборатории США в целом для физических исследований, автоматизации измерений и управлением системами ускорителя, используется 250 каркасов. Здесь, как и в других больших системах, малые ЭВМ являются терминалами большой центральной ЭВМ. Список физических работ, в которых используются стандартные блоки КАМАК, можно было бы существенно расширить. Мы ограничимся лишь ссылкой на работы [95—99], результаты которых доложены на Первом международном симпозиуме по использованию стандарта КАМАК, состоявшемся в Люксембурге в декабре 1973 г. Здесь были рассмотрены также работы, в которых используется стандарт КАМАК и в других областях.

В настоящее время наблюдается внедрение стандарта КАМАК и в нефизических лабораториях. В двух астрономических лабораториях США система КАМАК используется для управления телескопами [98]. На медицинском факультете университета в Торонто (Канада) система КАМАК применяется для сбора информации из шести лабораторий о нейрофизических, фармакологических и биохимических исследованиях. Гибкость модульной структуры и компактность позволяют использовать ее в широких областях для контроля окружающей среды, в океанографических и космических исследованиях, в вычислительной технике и др. В [100] описывается система сбора и обработки данных, предназначенная для обнаружения и количественной оценки косяков рыб в океане и содержимого трала. Эта система анализирует акустические волны, поступающие от гидрофонов, расположенных в заданных точках среды. Другими словами, система

КАМАК может использоваться в тех случаях, где необходимо проводить эксперименты, для которых необходимы сбор и автоматическая обработка данных, поступающих из окружающей среды.

Существенный интерес представляет использование стандарта КАМАК в промышленности. При его использовании стоимость аппаратуры увеличивается на 10—20%, но это во много раз компенсируется потенциальным снижением стоимости создания систем на основе стандарта.

Ограничения по стоимости существенны для малых систем размером менее каркаса. Как показывает опыт создания больших систем на основе модулей КАМАК, в конечном итоге экономия в стоимости составляет 20—40% и 60% во времени. Применение систем КАМАК в области управления процессами сокращает на 2 года срок создания систем. Однако использование стандарта КАМАК вне лабораторий, по-видимому, потребует дополнительных испытаний и доработок, направленных на повышение помехоустойчивости, работоспособности в условиях повышенных температур, атмосферных осадков, подготовки обслуживающего персонала и т. д.

Однако в условиях, близких к лабораторным, системы в стандарте КАМАК успешно используются. В качестве примера рассмотрим применение блоков КАМАК для управления и сбора данных в энергосистеме.

Современная система энергоснабжения является той областью хозяйства, в которой требуется использование новейших средств вычислительной техники. Типичными характеристиками электрической сети являются [103, 104]:

- территориальная дальность объектов;
- непрерывный рост сети;
- сложность энергосети;
- потребность в обеспечении высокой оперативности в случае отказов и аварий;
- изменение нагрузки сети во времени;
- высокая чувствительность к внезапным изменениям нагрузки;
- неравномерность нагрузки в отдельных сетях и ветвях энергосистемы.

Отсюда следует, что экономичное и эффективное управление энергосистемой требует оптимизации ее параметров в реальном масштабе времени. С целью оптими-

зации работы энергосистемы необходимо выполнение следующих функций:

- сбор данных от географически удаленных объектов, число которых непрерывно меняется во времени;
- передача данных на центральный пульт управления,
- обработка данных;
- обсчет данных;

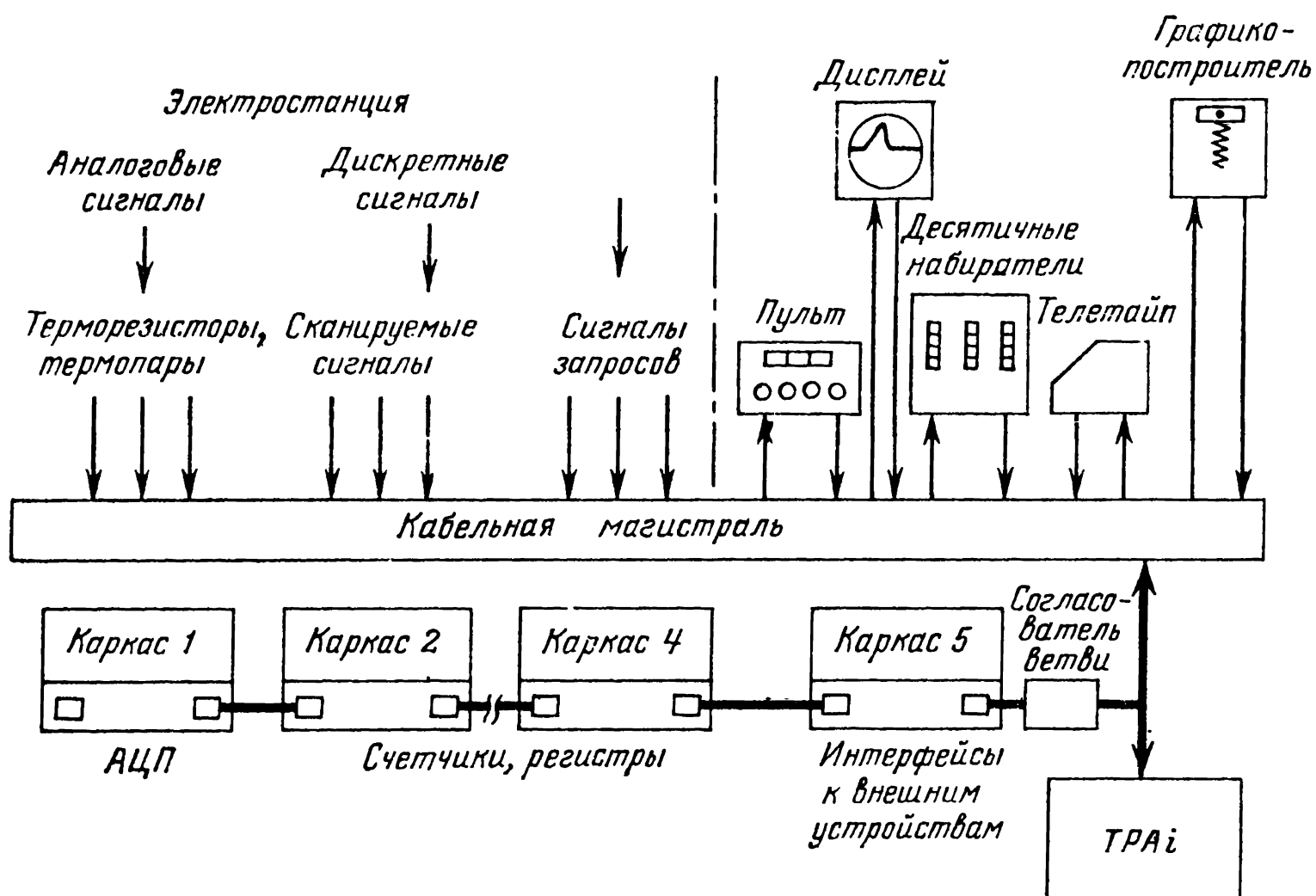


Рис. 89. Структурная схема системы контроля и сбора данных на тепловой электростанции.

принятие решений с целью оптимального управления; выдача рапортов о состоянии системы.

Возможны три типа данных, которые необходимо передавать для обработки:

статусные сообщения — позиция объекта (подстанции), состояние сети, сигналы предостережения, сигналы ошибок, состояние защиты, сигналы тревоги и др.;

результаты измерений, представленные в аналоговой и цифровой форме (значения напряжения и тока, активной и реактивной мощностей, показания счетчиков и др.);

данные, полученные в результате обработки на ЭВМ.

Обработанные данные, заложенные в ЭВМ или представленные на цифровом табло, дисплее или в виде печатного документа, могут быть использованы оператором

для принятия решений. Если необходимо, то оператор корректирует и регулирует те параметры, которые поддаются ручному контролю. Более оптимальный и оперативный контроль осуществляется с помощью ЭВМ.

На рис. 89 изображена структурная схема системы, предназначенной для управления работой тепловой электростанции, осуществленной в ВНР [107]. Источники энергии имеют каналы связи с ЭВМ. В качестве датчиков используются термодары, терморезисторы и тензодатчики. Контролируемыми параметрами являются: температура, давление, объем, вибрации вала турбины и др.

Данные об электростанции через кабельную магистраль поступают в систему, состоящую из пяти каркасов КАМАК, соединенных с ЭВМ ТРАi.

Сигналы, поступающие с датчиков, фильтруются, согласуются и через аналоговый мультиплексор поступают на программно-управляемый усилитель и далее в АЦП. Аналоговые сигналы поступают циклически через 5, 20 или 120 с. С помощью пульта оператор может в любой момент времени вызвать любой канал обработки данных и, если необходимо, вмешаться в систему. В помещении оператора находятся также различного рода индикаторы, графопостроитель и телетайп. Если измеряемые и вычисленные данные превышают заданные значения, то выдается сигнал тревоги и телетайп распечатывает соответствующие данные об аварийной ситуации и место аварии.

Если же в течение заданного промежутка времени система работает нормально, то телетайп печатает об этом рапорт.

Кроме того, через каждый час телетайп печатает рапорт, содержащий данные о 80 измеряемых величинах и 20 результатах обсчета.

После каждой смены печатается подробный доклад о работе станции.

Следует отметить, что не все данные сохраняются в памяти ЭВМ. Если система работает нормально, то через каждые 15 мин определенная часть информации стирается. Если же имело место отклонение параметров от нормы, то эти данные запоминаются в долговременной памяти ЭВМ и могут быть использованы в дальнейшем.

Система регистрации и обработки данных находится в отдельном помещении.

За последнее время продолжалось бурное развитие и внедрение в различного рода эксперименты и в промышленность блоков в стандарте КАМАК. По мнению специалистов, стандарт КАМАК далеко не исчерпал себя и будет развиваться по крайней мере еще 10 лет. Важным вопросом, связанным с развитием стандарта КАМАК, является увеличение числа каркасов в системе (более 7) и передача информации между каркасами на значительное расстояние. Для решения первого вопроса разрабатываются две системы — многоветвевая и последовательная. Первая из них позволяет объединить до семи ветвей (49 каркасов). В этой системе используется параллельный способ передачи данных на расстояние около 20—30 м. Если использовать балансную линию передачи, то длину линии связи можно существенно увеличить, но при этом возрастает стоимость системы и усложняются коммуникации. Последовательная система передачи позволяет создавать простые и помехоустойчивые линии передачи между ЭВМ и удаленными на большие расстояния системы КАМАК.

В настоящее время широко используются микросхемы средней и большой степени интеграции, что позволяет использовать в блоках как отдельные функциональные

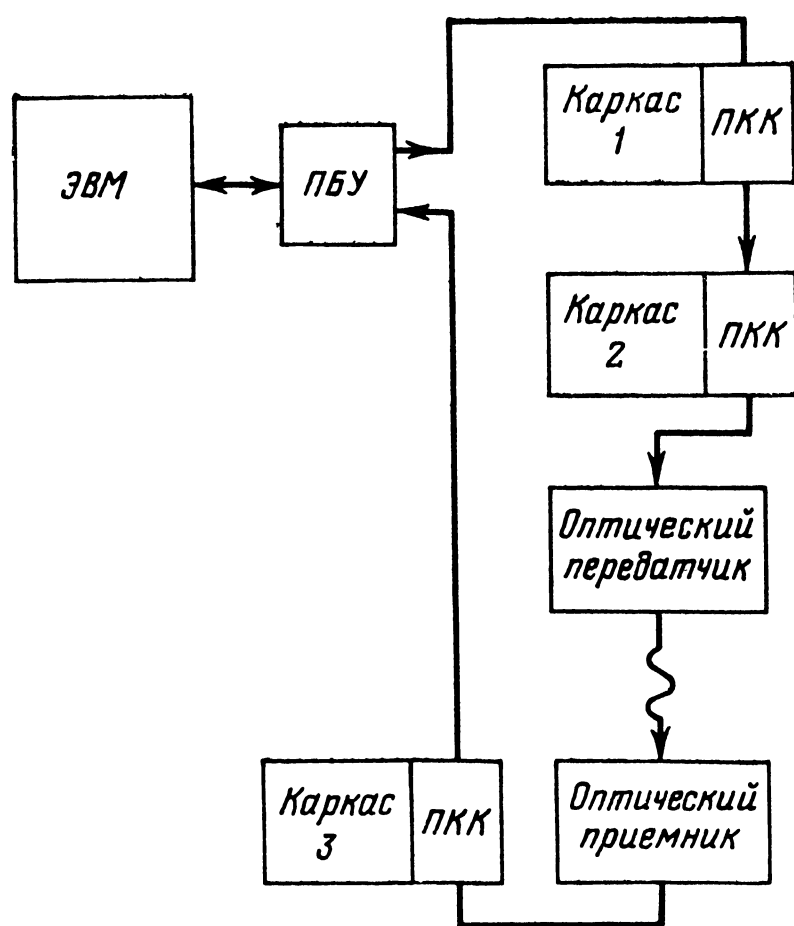


Рис. 90. Применение последовательной системы для передачи данных по оптическим каналам связи.

узлы ЭВМ, так и микропроцессоры [106] с микропрограммным управлением. Другими словами, системы в стандарте КАМАК превращаются в так называемые «интеллектуальные терминалы», которые способны производить предварительную обработку данных, принимать решения, выполнять много логических операций, а ЭВМ выполняет свои основные функции. Важное значение имеют работы,

направленные на развитие стандартного языка для системы КАМАК [107]

Следует отметить, что помимо системы КАМАК в настоящее время широкое развитие и применение находит отечественная система «Вектор» [108], которая по принципу построения, логике работы, нормам на сигналы и сопряжения близка к зарубежным системам NIM и КАМАК, однако спроектирована на основе отечественных стандартов и комплектующих изделий. В частности, в системе «Вектор» минимальная ширина передней панели блока составляет 20 мм, высота 240 мм. Для связи блоков с магистралью используются штыревые разъемы типа РППМ7-90. Имеются и другие отличия, которые подробно освещены в отечественной литературе.

Имеются сообщения о разработке систем в стандарте КАМАК для беспроводной передачи данных между системами. Данные могут передаваться как через атмосферу, так и по оптическим линиям передачи. Оптическая линия связи может быть использована для электрической изоляции двух экспериментальных установок, находящихся под высоким потенциалом. В этом случае удобно использовать последовательную линию передачи, как это показано на рис. 90 [109]. В этой системе электрические сигналы, поступающие от каркаса 1, преобразуются в световые сигналы в оптическом передатчике, передаются по световоду и в оптическом приемнике обратно преобразуются в электрические сигналы, которые поступают далее по последовательной магистрали через блок управления в ЭВМ. Очевидно, что расстояние между передатчиком и приемником определяется допустимой длиной световода. Более длинную линию передачи (до 2 км) можно получить, используя лазерный источник и приемник [110].

СПИСОК ЛИТЕРАТУРЫ

1. CAMAC. A Modular instrumentation system for data handling, description and specification. — Euratom report EUR 4100, 1969, 42 p.
2. CAMAC. A Modular instrumentation system for data handling. Revised description and specification. — Euratom report EUR 4100e, 1972, 42 p.
3. «CAMAC bulletin». 1973, № 6, Supplement. 47 p.
4. Колпаков И. Ф. О стандартах ядерной электроники. Препринт ОИЯИ № 10-5352, 1970. 8 с.
5. Ronald I. CAMAC, multilayer cross-talk analysis. Lawrence radiation laboratory, Berkley, 1973. 15 p.
6. Organization of multi-crate systems. — «Euratom report EUR 4600», 1971, 42 p.
7. Dhawan S. CAMAC Crate Controller Type A. — «Nuclear Science», 1971, vol. NS-18, № 2, p. 35—41.
8. Kirsten F. A Short description of the CAMAC Branch Highway. — «Nuclear Science», 1971, vol. NS-18, № 2, p. 21—27.
9. Buschbeck F., Neuwirth E. A serial crate controller. — «CAMAC bulletin», 1973, № 8, p. 18—20.
10. Chaudri B., Kunz H. Distributed data acquisition and control. — «CAMAC bulletin», 1974, № 9, supplement, p. 279—285.
11. Barcoth E. CAMAC serial crate controller. — «CAMAC bulletin», 1973, № 6, p. 9—10.
12. CAMAC. Serial system organisation. — «ESSONE/SH/01», 1973. 86 p.
13. CAMAC options. — «CERN-NP CAMAC», 1968, Note 1-00, p. 10. By F. Iselin, A. Lang, A. Maurer and oth.
14. Goursky V., Knovrine. Fast analogue to digital converter. — «Труды VI Международного симпозиума по ядерной электронике», Дубна, 1972, № 13-6210, с. 142—148.
15. Модули процессорной периферии в системе КАМАК. — «Труды VII Международного симпозиума по ядерной электронике», Дубна, 1974, № Д13-7616, с. 318—327. Авт.: В. Н. Арефьев, М. П. Белякова, Р. Дульский и др.
16. Zandor O. An ultralinear 16-bit digital — to analog converter. — «The Review of Scientific Instruments», 1971, vol. 42, № 6, p. 797—800.
17. Marshall W., Brown C. Take a bit of advice use 16-bit converter carefully. — «Electronics», 1972, vol. 45, № 21, p. 96—99.
18. D to A CVTR. Type 30. — «CERN-NP CAMAC», 1971, Note 28-00. p. 7, By F. Bal, F. Iselin, A. Lang and oth.
19. Nicolaysen O. P. Decimal classification of CAMAC instrumentation. — «CAMAC bulletin», 1973, № 7, p. 33—34.
20. Pozar F. Computer controlled multiscaler experiment. — «Nuclear Instruments and Methods», 1971, vol. 91, № 1, p. 253—267.
21. Арефьев В. А., Басиладзе С. Г. Схема управления от ЭВМ блоками быстрой электроники в стандарте CAMAC. — Препринт ОИЯИ № 13-7388, 1973. 8 с.

22. **Carp H. R.** Digital to analog converters. — «Electronics», 1973, vol. 46.
23. **B to D CVTR. Type 004.** — «CERN-NP CAMAC», 1969, Note 13-00, p. 8, By F. Iselin, A. Lang, A. Maurer and oth.
24. **ЕКСО, САМАС.** Harwell 7000 series, p. 25.
25. **Miniscaler.** — «CERN-NP CAMAC», 1969, Note 11-00. 8 p. By F. Iselin A. Lang, A. Maurer and oth.
26. **Preset scaler.** — «CERN-NP CAMAC», 1969, Note 15-00. 8 p. By F. Iselin, A. Lang, B. Löfstedt and oth.
27. **Проспект фирмы Nuclear Interprises.** 1 p.
28. **Pattern A.** — «CERN-NP CAMAC», 1969, Note 8-00. 6 p. By F Iselin, A. Lang, A. Maurer and oth.
29. **Pattern B.** «CERN-NP CAMAC», 1971, Note 32-00. 7 p. By F. Bal, F. Iselin, A. Lang and oth.
30. **2 IN Reg., Type 072.** — «CERN-NP CAMAC», 1971, Note 33-00. 8 p. By F. Bal, F. Iselin, A. Lang and oth.
31. **Дульски Р.** Блок связи на дальние расстояния. — Препринт ОИЯИ № 10-7664, 1974, 16 с.
32. **Bin display.** — «CERN-NP CAMAC», 1969, Note 12-00. 5 p. By F. Iselin, A. Lang, A. Maurer and oth.
33. **Oct., dec display.** — «CERN-NP CAMAC», 1969, Note 5-00. 8 p. By F. Iselin, A. Lang, A. Maurer and oth.
34. **Хмелевски Е.** Индикатор магистральный. Препринт ОИЯИ, № 10-7323, 1973, 5 с.
35. **Parameter A.** — «CERN-NP CAMAC», 1969, Note 9-00. 5 p. By F. Iselin, A. Lang, A. Maurer and oth.
36. **Integrierendes Digitalvoltmeter und Meßstellenmultiplexer im CAMAC System.** Kernforschungszentrum Karlsruhe, 1971, 28 S. By B. Deimling, W. Heep, D. Klein, W. Stiefel.
37. **Borer Co.** CAMAC Instrumentation Catalogue, 1972. 30 p.
38. **Каталог фирмы Nuclear Enterprises.** — «CAMAC Compatible Modular Data Transfer System», 1973. 137 p.
39. **Колпаков И. Ф.** Электронная аппаратура 3-го поколения для физических экспериментов на линии с ЭВМ. — «Физика элементарных частиц и атомного ядра», 1973, т. 4, вып. 1, с. 285—305.
40. **CAMAC bulletin.** 1973, № 6, Supplement. 37 p.
41. **HP 2115A/2116B Computers Micromanual,** N-P., 1969. 250 p.
42. **TPA1001,** Budapest, KFKI, 1970. 35 p.
43. **TPAi—1001,** Budapest, KFKI, 1971. 17 p.
44. **Bhushan A. K.** Guidelines for minicomputer selection. — «Computer Design», 1971, vol. 10, № 4, p. 43—57.
45. **Chertkov D., Cady R.** Unified bus maximizes minicomputer. — «Electronics», 1970, vol. 43, № 21, p. 47—52.
46. **Riley W. B.** Wanted for the 70 s.: easier-to-program computers. — «Electronics», 1971, vol. 44, № 19, p. 61—84.
47. **How to use the Nova computers.** A system reference manual for the Nova, Supernova. Massachusetts, 1972. 130 p.
48. **HP-CC.** — «CERN-NP CAMAC», 1971, Note 27-00. 16 p. By F. Iselin, A. Lang, B. A. Löfstedt and oth.
49. **System controller I.** — «CERN-NP CAMAC», Note 21-00. 37 p. By F. Iselin, A. Lang, B. A. Löfstedt and oth.
50. **Autonomous transfer controller for PDP-II.** — «CERN-NP CAMAC», 1972, Note 40-00. By F. Bal, F. Iselin, A. Lang and oth.

51. Астахов А. Я., Никитюк Н. М. Контроллер для связи ЭВМ ТРАi с крейтом в стандарте КАМАК. Препринт ОИЯИ № 10-7482, 1974, 11 с.

52. CAMAC moduls for physics experiments. — «CAMAC bulletin», 1974, № 10, p. 13—15. By V. A. Arefiev, M. P. Beljakova, E. V. Chernykh and oth.

53. Halling H., Zwoll K., Müller K. D. Versatill PDP-11 CAMAC controller for nuclear data acquisition and processing. — «CAMAC bulletin», 1972, № 2, p. 17—18.

54. Колпаков И. Ф., Никитюк Н. М. Блок сопряжения ЭВМ ТРА по программному каналу с кассетой в стандарте САМАС. Препринт ОИЯИ № 11-6124, 1971, 7 с.

55. Никитюк Н. М., Смирнов В. А. Контроллер для связи крейта САМАС с ЭВМ HP2116B. Препринт ОИЯИ № 11-6124, 1972. 10 с.

56. Stüber W. Coupling CAMAC crate controller type «A» to the PDP-11 unibus. — «Euratom report 4895e», 1972, 15 p.

57. Print CTR. — «CERN-NP CAMAC», 1968, note 6-00. 12 p. By F. Iselin, A. Lang, A. Maurer and oth.

58. PRTML. — «CERN-NP CAMAC», 1968, note 7-00. 5 p. By F. Iselin, A. Lang, A. Maurer and oth.

59. Transfer selector. — «CERN-NP CAMAC», 1970, note 22-00. 7 p. By F. Iselin, A. Lang, B. A. Löfstedt and oth.

60. Display controller. — «CERN-NP CAMAC», 1958, note 4-00. 12 p. By F. Iselin, A. Lang, A. Maurer and oth.

61. Gilbert I., Starr I. Boost your efficiency with wired-OR. — «Electronic Design», 1970, vol. 18, № 8, p. 89, 91.

62. Sheahan J. Simplify selection of the critical resistor in TTL Common-Collector OR drivers. — «Electronic Design», 1968, vol. 16, № 23, p. 80—81.

63. Larsen R. S., CAMAC datawy and branch highway signal standarts. — «Nuclear Science», 1971, vol. NS-18, p. 28—34.

64. Frensel L. B. Wired-OR circuit simplifies binary number comparison. — «Electronics», 1970, vol. 43, № 24, p. 66.

65. Каталог интегральных микросхем фирмы Texas instruments incorporated, 1971. 1575 p.

66. Walker R. M., Aldrich R. A. Stanard ICs for digital data communication. — «The Electronic Engineer», 1968, № 3, p. 33—38.

67. Static display system using transistors and integrated circuits, Mullard limited, Mullard House. Torrington place, London, WC1E 7HD. 22 p.

68. Никитюк Н. М., Черных Е. В. Два двоичных счетчика в стандарте КАМАК на микросхемах. — «Приборы и техника эксперимента», 1973, № 1, с. 106—108.

69. Колпаков И. Ф., Никитюк Н. М. Блоки здания. констант и сопряжения ЭВМ ТРА по программному каналу с кассетой в стандарте КАМАК. — «Приборы и техника эксперимента», 1972, № 3, с. 84—87.

70. Басиладзе С. Г., Маньяков П. К. Быстрый амплитудно-цифровой преобразователь на 512 каналов в стандарте КАМАК. — Препринт ОИЯИ № 13-7387, 1973. 9 с.

71. Никитюк Н. М. Аналого-цифровой преобразователь на интегральных микросхемах. — «Приборы и техника эксперимента», 1971, № 1, с. 102—105.

72. Блоки для цифровых измерений в стандарте КАМАК. — «Труды VI международного симпозиума по ядерной электронике»,

№ Д13-6210, Дубна, 1972, с. 218—221. Авт.: В. А. Арефьев, А. Г. Грачев, И. Ф. Колпаков и др.

73. Parallel d/a converters are fast. — «Electronic Design», 1968, p. 50—53.

74. Hennewell C. S. L. D-a convertor switches digital inputs with TTL gates. — «Electronics», 1969, vol. 42, № 25, p. 89.

75. Никитюк Н. М. Блок цифро-аналогового преобразователя на ТТЛ-микросхемах. — Препринт ОИЯИ, № 11-5926, 1971. 7 с.

76. Арефьев В. А., Басиладзе С. Г. Аналоговый коммутатор в стандарте КАМАК. — Препринт ОИЯИ № 13-7252, 1973. 11 с.

77. Система вывода цифровой информации на цифropечать и перфоленту в стандарте КАМАК. — Препринт ОИЯИ, № 10-7325, 1973. 11 с. Авт.: М. П. Белякова, Нгуен Фук, Л. А. Урманова и др.

78. Арефьев В. Н., Ефимов Л. Г., Крячко А. П. Десятичный индикатор в стандарте КАМАК. — Препринт ОИЯИ № 10-8002, 1974. 7 с.

79. Couleur J. F. BIDES. — «IRE Transaction on Electronic Computers», 1958, vol. 7, № 4, p. 313—316.

80. Rhyne V. T. Serial binary-to-decimal-to-binary conversion. — «IEEE Transaction on Computers», 1970, vol. 19, № 9, p. 808—812.

81. Колпаков Н. Ф., Никитюк Н. М., Урманова Л. А. Преобразователь кодов из двоичной системы в двоично-десятичную в стандарте КАМАК. — «Приборы и техника эксперимента», 1973, № 7. с. 67—69.

82. GEC—Elliott Automation Company, England, 1973. 56 p.

83. Никитюк Н. М. Ручной контроллер для наладки блоков в стандарте КАМАК. — Препринт ОИЯИ № 11-6311, 1972. 6 с.

84. Никитюк Н. М. Ручной контроллер для наладки блоков в стандарте КАМАК. — «Приборы и техника эксперимента», 1972, № 6, с. 228.

85. Kollbach D., Wawer W. Implementation of some details in SAMAC crate controller type A. — «SAMAC bulletin», 1972, № 3, p. 20—22.

86. Крячко А. П. Генератор тактовых импульсов ГТИ-741. — Препринт ОИЯИ № 10-7317, 1973. 8 с.

87. Kolotaj J. H. «Electronic Design», 1969, vol. 17, № 5, p. 88.

88. TRA Technical library, KFKI Budapest, 1969.

89. Никитюк Н. М. Контроллер для связи ЭВМ ТРА1001 с крейтом САМАС по каналу прямого доступа. Препринт ОИЯИ № 10-7337, 1973. 17 с.

90. Система измерения параметров импульсов на базе малой ЭВМ ТРА1001. — «Труды VII международного симпозиума ОИЯИ по ядерной электронике», № Д13-7616, Дубна, 1974, с. 84—86. Авт.: Г. С. Казанский, Н. Ф. Колпаков, А. П. Крячко и др.

91. Многокрейтная система в стандарте КАМАК на линии с ЭВМ НР2116В. — «Труды VII международного симпозиума ОИЯИ по ядерной электронике», № Д13-7616, Дубна, 1974, с. 163—165. Авт.: Н. Ф. Колпаков, Н. М. Никитюк, В. А. Смирнов и др.

92. A SAMAC multicrate system on-line to an HP2116B computer. — «SAMAC bulletin», 1974, № 10, p. 21—22. By E. V. Chernykh, I. F. Kolpakov, N. M. Nikitjuk and oth.

93. Модули процессорной периферии в системе КАМАК. Препринт ОИЯИ № Р10-7326, 1973, 55 с. Авт.: В. А. Арефьев, М. П. Белякова, Р. Дульски и др.

94. **Zacharov B.** The use a modular system for terminal coupling, concentrating and multiplexing in computer networks. Daresbury laboratory, preprint DL/p, 198. 8 p.

95. **Klaisner L. A.** NAL CAMAC accelerator control.— «Nuclear Science», 1971, vol. NS-18, № 2, p. 61—62.

96. **Dhawan S.** YALE — NAL CAMAC system.— «Nuclear Science», 1971, vol NS-18, № 2, p. 65—68.

97. **Computer controlled CAMAC system at Argonne.** — «Nuclear Science», 1971, vol. NS-18, № 2, p. 46—52. By M. G. Strauss, F. R. Lenkszus, R. Brenner and oth.

98. **Larsen R. S.** Status and future of CAMAC in north America. — «CAMAC bulletin», 1974, № 9, Supplement, p. 45—49.

99. **Kingham F. S., Martin R. E.** CAMAC application in the central electricity research laboratories.— «CAMAC bulletin», 1973, № 8, p. 11—12.

100. **MacLennan.** Analysis of underwater sound recording. — «CAMAC bulletin», 1972, № 2, p. 12—14.

101. **Farren J., Wabster R. K.** Automation of laboratory instruments.— «CAMAC bulletin», 1974, № 9, Supplement, p. 109—114.

102. **Porth A. J.** Prozessdatenverarbeitung in der Medizin.— «CAMAC bulletin», 1974, № 9, Supplement, p. 289—291.

103. **Hilton K. G.** Industrial computer control.— «CAMAC bulletin», 1974, № 9, Supplement, p. 207—210.

104. **Thich R., Heinrich G.** Supervision and control in utility centers.— «CAMAC bulletin», 1974, № 9, Supplement, p. 251—267.

105. **Industrial data logging system.**— «CAMAC bulletin», 1974, № 9, Supplement, p. 269—271.

106. **Starzynski A.** Microcomputer in the CAMAC system.— «CAMAC bulletin», 1974, № 9, p. 17—19.

107. **Proposal for CAMAC language.**— «CAMAC bulletin», 1972, № 5, Supplement, 42 p.

108. **Ядерное приборостроение.**—«Труды СНИИП», Москва, 1974, вып. 26, 186 с.

109. **L. Costrell.** Highways for CAMAC systems — a brief introduction.— «IEEE Transaction on Nuclear Science», 1975, vol. NS-22, № 1, p. 870—875.

110. **Scaief C. C., Troyer G. L.** A CAMAC serial highway utilizing a laser link — «IEEE Transaction on Nuclear Science», 1975, vol. NS-22, № 1, p. 449—450.

ОГЛАВЛЕНИЕ

	Стр.
Предисловие	3
<i>Глава первая. Стандарт КАМАК</i>	
1. Общие вопросы стандарта КАМАК	5
2. Механический стандарт	7
3. Логический стандарт блочного каркаса	9
4. Логический стандарт для параллельных многокаркасных систем	19
5. Логический стандарт для последовательной многокаркасной системы	29
6. Электрический стандарт	39
<i>Глава вторая. Структурные схемы блоков и магистрали в стандарте КАМАК</i>	
7. Классы блоков	42
8. Структурная схема программно-управляемого блока	48
9. Контроллеры	52
10. Применение элементов «Монтажное ИЛИ» для формирования логических сигналов на магистрали блочного каркаса	58
11. Формирование сигналов на магистрали	60
<i>Глава третья. Программно-управляемые блоки</i>	
12. Двоичный счетчик	65
13. Блок набора констант	67
14. Блок аналого-цифрового преобразователя	69
15. Блок цифро-аналогового преобразователя	76
16. Интерфейс к цифровому вольтметру	78
17. Аналоговый коммутатор	79
18. Блоки в стандарте КАМАК для автономной работы блочного каркаса	84
19. Десятичный индикатор	88
20. Преобразователь двоичного кода в двоично-десятичный	91
21. Интерфейс и селектор печатающего устройства	96
22. Ручной контроллер	98
23. Генератор тактовых импульсов	102
24. Индикатор магистрали	103
<i>Глава четвертая. Специальные контроллеры и их сопряжение с малыми ЭВМ</i>	
25. Каналы обмена данными в ЭВМ ТРА1001	104
26. Контроллер для связи ЭВМ ТРА1001 с блочным каркасом КАМАК	109
27. Контроллер для ЭВМ НР2116В	125
28. Трехкаркасная система на линии с ЭВМ ТРА1001	131
29. Многокаркасная система на линии с ЭВМ НР2116В	135
30. Связь контроллера типа А с магистралью ЭВМ PDP-11	137
<i>Глава пятая. Применение систем в стандарте КАМАК</i>	
Список литературы	148

Цена 46 коп.