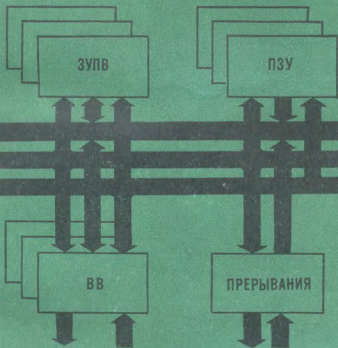


И. В. Прангишвили

МИКРО-
ПРОЦЕССОРЫ
И
МИКРО-
ЭВМ



И. В. ПРАНГИШВИЛИ

МИКРОПРОЦЕССОРЫ
И МИКРО-ЭВМ



МОСКВА «ЭНЕРГИЯ» 1979



Scan AAW

ББК 32.973

П 69

УДК 681.325.5—181.48

Прангишвили И. В.

П 69 Микропроцессоры и микро-ЭВМ.—М.: Энергия, 1979, — 232 с., ил.

65 к.

В книге излагаются общие принципы построения микропроцессоров и микропроцессорных систем. Рассмотрены основные характеристики, а также особенности программного обеспечения микропроцессоров, микроконтроллеров и микро-ЭВМ. Излагаются принципы управления микропроцессором и микро-ЭВМ и способы их реализации. Рассматриваются различные методы расширения функциональной возможности и увеличения вычислительной мощности микропроцессоров. Описываются способы построения мультимикропроцессорных управляюще-вычислительных систем и определяются наиболее целесообразные области их применения.

Книга предназначена для широкого круга специалистов, занимающихся цифровой техникой и может быть полезна студентам, специализирующимся в области автоматизации, телемеханики и вычислительной техники.

П $\frac{30502-334}{051(01)-79}$ 159-79. 2405000000

ББК 32.973

6Ф7

© Издательство «Энергия», 1979 г.

ПРЕДИСЛОВИЕ

Достижения в области технологии изготовления полупроводниковых больших интегральных схем (БИС), стремление к повышению уровня интеграции на кристалле и сокращение числа типов БИС привели к созданию микропроцессоров и микропроцессорных наборов БИС, пригодных для построения перспективных приборов контроля и управления и средств вычислительной техники.

С появлением микропроцессорных наборов (комплектов) БИС появились одно- и многокристальные микроконтроллеры, микро-ЭВМ и другие микропроцессорные и мультимикропроцессорные системы, отличающиеся высокой надежностью, низкой стоимостью, малыми габаритами и потреблением энергии.

Появление недорогих и надежных микропроцессоров, связанное с созданием средств вычислительной техники, породило совершенно новые нетрадиционные сферы их применения, где ранее вычислительные средства были неприемлемы по различным соображениям. Появилось много новых и весьма эффективных применений микропроцессорных систем.

Микропроцессоры и микропроцессорные системы начали оказывать существенное влияние на важнейшие отрасли промышленности и в первую очередь на приборостроительную, радиотехническую, электротехническую, электронную и на отрасли, создающие средства связи и вычислительную технику, за счет реализации более прогрессивных средств и систем обработки информации и управления производственными процессами.

Применение микропроцессоров не всюду одинаково эффективно. Так, если применение микропроцессоров в одних устройствах или системах требует простой замены элементной базы более прогрессивной и несколько расширяет при этом функциональные возможности аппаратуры, то в других оно порождает принципиально

новые возможности в построении приборов систем для обработки информации и управления. Благодаря применению микропроцессоров стали возможными качественные изменения в стратегии управления и переход к децентрализованным (распределенным) системам управления, массовая замена традиционных аналоговых регуляторов микроконтроллерами, создание по-настоящему мультимикропроцессорных вычислительных систем, содержащих сотни и тысячи микропроцессоров, обеспечивающих высокую производительность, надежность и др.

Резкое повышение спроса на микропроцессорные наборы БИС, микроконтроллеры и микро-ЭВМ привело к тому, что за последние годы это направление стало наиболее развивающимся в электронной, радиотехнической, приборостроительной и вычислительной технике. В то же время книги на русском языке, посвященные вопросам разработки и применения микропроцессоров и микропроцессорных систем, практически отсутствуют.

Предлагаемая вниманию читателей книга является попыткой осветить наиболее важные аспекты, возникающие при разработке и использовании микропроцессоров и микропроцессорных систем.

Автор выражает благодарность рецензенту д-ру техн. наук, проф. Б. М. Когану и редактору канд. техн. наук Г. Г. Стецюре за ценные замечания, которые способствовали улучшению рукописи.

Автор будет весьма признателен за все критические замечания, которые он просит направить по адресу: 113114, Москва, М-114, Шлюзовая наб., 10, издательство «Энергия».

Автор

ГЛАВА ПЕРВАЯ

ОСОБЕННОСТИ МИКРОПРОЦЕССОРА

1-1. ЧТО ТАКОЕ МИКРОПРОЦЕССОР И КАКОВЫ ПРИЧИНЫ ЕГО ПОЯВЛЕНИЯ

Микропроцессор (МП) аналогично процессору мини-ЭВМ представляет собой функционально законченное устройство, состоящее из арифметическо-логического устройства (АЛУ), устройства управления (УУ), внутренних регистров и интерфейсных средств (аппаратуры и шин, обеспечивающих связь перечисленных устройств между собой и с внешней аппаратурой).

Микропроцессор при помощи набора команд осуществляет арифметическо-логическую обработку информации, обращение к устройствам: запоминающим (ЗУ), ввода-вывода и другим периферийным устройствам (рис. 1-1).

Микропроцессор представляет собой автономный полупроводниковый прибор, состоящий из одной или нескольких программно-управляемых БИС, включающих в себя все средства, необходимые для обработки информации и управления, и рассчитан на совместную работу с устройствами памяти и ввода-вывода информации. Приставка «микро» в слове микропроцессор указывает на высокую степень интеграции схем процессора. Так как МП реализуется в виде одного или нескольких кристаллов БИС, то он обладает более низкой стоимостью, меньшим потреблением энергии и более высокой надежностью, чем обычный процессор, который реализуется из интегральных схем с малым и средним уровнем интеграции [1-1].

Возникает естественный вопрос, каковы причины появления микропроцессоров?

Создание и быстрое серийное освоение БИС микропроцессоров обусловили хорошо освоенная технология и накопленный опыт изготовления полупроводниковых БИС—микрোকалькуляторов и ЗУ. Вследствие этого

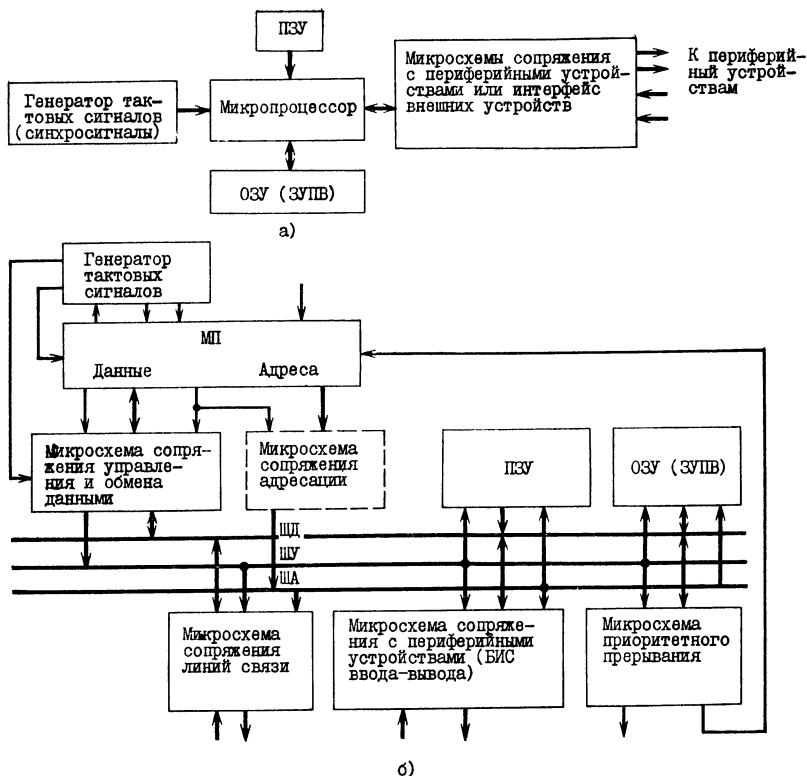


Рис. 1-1. Общая структура микропроцессорного модуля (системы).
 а — упрощенная структурная схема; б — структура связи МП с другими микросхемами из микропроцессорного набора БИС.

впервые в истории развития вычислительной техники возникло такое положение, при котором МП появились раньше, чем рынок был готов для их приема, так как пользователи не успели сформулировать требования к ним.

Следует отметить, что если в развитии технологии изготовления полупроводниковых интегральных схем создание МП было эволюционным шагом, то для систем обработки данных это было шагом революционным, резко изменившим способы обработки информации.

Основной причиной появления МП (1971 г.) следует считать преодоление противоречия между стремлением к повышению степени интеграции на полупроводнико-

вом кристалле и сокращением числа типов БИС, необходимых для обработки и управления [1-2].

С одной стороны, быстрый прогресс технологии изготовления интегральных схем позволил создать как запоминающие, так и обрабатывающие БИС с высоким уровнем интеграции (3000 и более компонентов в кристалле). С другой стороны, увеличение уровня интеграции компонентов в кристалле привело к снижению степени универсальности функционирования обрабатывающих БИС и сделало их более специализированными, пригодными для выполнения только определенных функций. Вследствие этого появилось большое число разнотипных заказных БИС, предназначенных для выполнения конкретных функций обработки и управления.

Высокая стоимость и длительный срок разработки каждого типа БИС обусловили стремление разработчиков по возможности сократить число типов БИС. Сокращение числа типов БИС потребовало перехода от специализированных заказных БИС к многофункциональным, или универсальным, БИС. В результате этого вначале появились многофункциональные БИС, а затем более универсальные БИС с программируемым поведением, ставшие основой построения МП.

По существу МП — это программируемая или настраиваемая БИС или, точнее, БИС с программируемой (настраиваемой) логикой или функцией. Вследствие этого МП превратился в универсальную БИС, заменившую сотни типов заказных БИС с фиксированной логикой и пригодную для реализации самых различных функций обработки информации и управления данными.

Таким образом, БИС МП отличается от других типов БИС программируемой (настраиваемой) логикой.

Вследствие своей универсальности микропроцессорные БИС могут производиться большим тиражом, что обуславливает их низкую стоимость и доступность.

Монтируя БИС микропроцессора, ЗУ, интерфейса и управления вводом-выводом на одной из нескольких сменных платах, получают законченные устройства управления или микроконтроллеры и устройства обработки данных — микро-ЭВМ на одной или нескольких платах.

При зарождении микропроцессорного направления наблюдалась тенденция перехода к программной реали-

зации аппаратных функций, при которой операции ввода-вывода и сложные арифметические и логические операции типа умножения, деления, преобразования кодов и т. п. выполнялись бы не аппаратно, как в обычных ЭВМ, а по определенным подпрограммам, что повысило бы универсальность МП, но снизило бы быстродействие выполнения указанных операций и решения задач в целом.

В настоящее время наблюдается обратная тенденция — переход к аппаратной реализации ряда функций программного обеспечения путем замены программ микропрограммами, записанными в постоянные запоминающие устройства (ПЗУ) или программируемые ПЗУ (ППЗУ) и превращенными таким образом в «твердые» программы.

1-2. ОСНОВНЫЕ ПОНЯТИЯ

Учитывая быстрые темпы развития технологии изготовления интегральных схем и непрерывный рост степени интеграции схем в полупроводниковом кристалле, трудно дать полное и четкое определение МП и микропроцессорной системы. Очевидно, что с каждым этапом развития микроэлектроники эти понятия будут уточняться.

На данном этапе развития интегральной микроэлектроники микропроцессором называют функционально законченное устройство, выполняющее операции над данными в соответствии с программой, поступающей на его вход, которое реализуется в виде одной или нескольких программно (микропрограммно) управляемых БИС и содержит арифметическо-логическое устройство, устройство жесткого аппаратного или микропрограммного управления, внутреннюю память в виде различных регистров и средства внутреннего и внешнего интерфейса.

Универсальным микропроцессором или микропроцессором общего назначения называют прибор, имеющий широкое применение в различных областях.

Специализированными называются микропроцессоры, которые оптимизированы по различным параметрам на конкретные применения. Специализированный МП целесообразен при больших объемах его производства.

Микропроцессорный набор, комплект или семейство БИС представляет собой совокупность совместимых БИС, специально разработанных для построения различных микропроцессорных систем. Обычно в микропроцессорный набор БИС входят МП, ОЗУ, ПЗУ, ППЗУ, МПУ (БИС микропрограммного управления), В/В (БИС ввода-вывода или интерфейса внешних устройств).

Зарубежные фирмы выпускают различные микропроцессорные наборы БИС, включающие от 5 до 20 типов БИС. Так, например, фирма Intel выпускает микропроцессорный набор MCS-80, состоящий из БИС МП 8080, БИС ОЗУ 8101, БИС интерфейса ввода-вывода (В/В) 8212 и др., а фирма Motorola — набор M6800, состоящий из БИС микропроцессора MC6800, БИС внешних устройств MC6820, MCM68030 и др.

Микропроцессорный модуль представляет собой функционально законченное и конструктивно оформленное, как правило, на плате, изделие, состоящее из БИС МП и других БИС микропроцессорного набора. Такой модуль может выполнять функции программируемого микроконтроллера или микро-ЭВМ, предназначенной для встраивания в изделие (без источника питания, корпуса, пульта управления, внешних устройств).

Микро-ЭВМ (см. рис. 1-1) представляет собой конструктивно завершенное вычислительное устройство, реализованное на базе микропроцессорного набора БИС или модулей и оформленное в виде автономного прибора со своим источником питания, интерфейсом ввода-вывода и комплексом программного обеспечения.

Микроконтроллер — устройство логического управления, выполненное на основе одной или нескольких микропроцессорных БИС. Микроконтроллер может быть как программируемым, так и непрограммируемым. Иногда такое устройство называют контроллером.

Микропроцессорная система (МПС) — это любая вычислительная, контрольно-измерительная или управляющая система, обрабатывающим элементом которой является МП. Микропроцессорная система строится из элементов набора микропроцессорных БИС. Правда, для построения различного рода микропроцессорных систем наряду с микропроцессорным набором БИС используются и другие микросхемы и радиокомпо-

ненты. Общая структура микропроцессорной системы приведена на рис. 1-1.

Мультимикропроцессорная система — это система, в которой используется более одного МП. В такой системе путем объединения некоторого числа универсальных или специализированных МП обеспечивается параллельная обработка информации и распределенное управление.

1-3. ТРИ ПОКОЛЕНИЯ МИКРОПРОЦЕССОРОВ

Микропроцессоры строятся на базе МОП или биполярных БИС, изготовленных по одной из восьми принятых технологий: p -канальной МОП (p -МОП), n -канальной МОП (n -МОП), комплементарной МОП (K -МОП), кремний на сапфире, биполярной ТТЛ, ТТЛ с диодами Шоттки (ТТЛДШ), инжекционной интегральной логики (ИИЛ), эмиттерно-связанной логики (ЭСЛ) или низкоуровневых переключателей тока. Из перечисленных технологий минимальную сложность, но и минимальное быстродействие обеспечивает p -канальная МОП-технология, а максимальную сложность и высокое быстродействие — ЭСЛ-технология. Комплементарная МОП-технология обеспечивает наименьшее потребление энергии и среднее быстродействие.

За семь лет существования МП создано около 100 различных моделей универсальных микропроцессоров общего назначения, которые по основным показателям условно можно разбить на три поколения [1-2].

Первое поколение (1971—1973 гг.). Эти МП обладают малой разрядностью (четыре и восемь разрядов), изготавливаются по наиболее простой p -канальной МОП-технологии и обладают невысоким быстродействием (тактовая частота изменяется от 100 до 800 кГц, время выполнения команд от 10 до 60 мкс). Они также имеют простую структурную организацию, жесткое аппаратное управление или, как иногда говорят, программное управление с жесткой логикой и неразвитую систему команд. Типичными примерами МП первого поколения являются микропроцессоры типов 4004, 4040, 8008 фирмы Intel.

Второе поколение (1973—1975 гг.). Эти МП с жестким аппаратным управлением обладают словом из 8—16 разрядов, изготавливаются по более прогрессивной n -канальной МОП-технологии и обеспечивают среднее

быстродействие (тактовая частота изменяется от 0,8 до 2 МГц, время выполнения команды от 2 до 8 мкс). Кроме того, МП второго поколения обладают более современной структурой, содержат более мощную и эффективную систему команд. Типичными примерами МП второго поколения являются МП типа 8080 фирмы Intel, М6800 фирмы Motorola, F8 фирмы Fairchild.

Третье поколение (1974—1976 гг.). Эти МП обладают высоким быстродействием, имеют более современную структурную организацию, более развитый интерфейс, эффективную систему команд, и изготавливаются на основе передовой технологии [*n*-канальной МОП, ТТЛ, ТТЛ с диодами Шоттки (ТТЛДШ), инжекционной интегральной логики (ИИЛ) или кремний на сапфире]. Они часто бывают 16-разрядными или имеют наращиваемую разрядность и микропрограммное управление. Типичными примерами МП третьего поколения являются микропроцессоры типа 3000 фирмы Intel, 5701/670 фирмы Motorola Memories, RP-16 фирмы Raytheon Semiconductor.

Следует отметить, что понятие поколений МП носит более условный характер, чем понятие поколений для ЭВМ, где каждое последующее поколение по основным технико-экономическим показателям превосходит предыдущее и вытесняет их. В отличие от последних МП

Таблица 1-1

Параметры микропроцессоров	Минимальное значение	Типовое значение	Максимальное значение
Число кристаллов	1	1	7
Число выводов	16	40—42	64
Число регистров общего назначения (РОН)	2	5	64
Число регистров АЛУ	1	1	8
Число регистров индексации	—	1	2
Число команд	33	50—70	150
Формат команд, байт	1	2	3
Разрядность информационного слова, бит	2	8	16
Возможность адресации, бит	256	16 К	65 К
Число уровней стека	2	7—10	ОЗУ
Число уровней прерывания	1	4	16
Время сложения в регистре, мкс	1	2—10	62
Тактовая частота, МГц	0,20	1—2	10
Число фаз тактирующих сигналов	1	2	4
Число источников питания	1	2	3

всех трех поколений сосуществуют длительное время и взаимно дополняют (а не вытесняют) друг друга.

В последнее время появились микромощные МП ряда фирм, изготовленные по К-МОП-технологии, имеющие минимальное потребление энергии, и быстродействующие МП, изготовленные по технологии кремний на сапфире.

Наряду с универсальными МП общего назначения в последнее время появился ряд специализированных МП, оптимизированных на конкретные применения, а также ряд моделей однокристалльных микро-ЭВМ, выполняющих роль недорогих надежных средств управления — микроконтроллеров. Более подробно они рассмотрены в § 9-3.

Современный уровень развития МП отражен в табл. 1-1.

1-4. АРХИТЕКТУРА МИКРОПРОЦЕССОРОВ

Под архитектурой МП и микро-ЭВМ понимают конкретную логическую структуру отдельных устройств МП и микро-ЭВМ, их взаимосвязь, систему команд и взаимодействие между аппаратурой и программой обработки информации.

Архитектура МП во многом повторяет архитектуру обычных процессоров. Однако в отличие от традиционных процессоров, у которых при решении задач операции могут выполняться параллельно, МП реализует операции строго последовательно (в этом его основной недостаток и причина сравнительно малого быстродействия).

В основе почти всех этих видов архитектуры микро-ЭВМ и микроконтроллеров лежит архитектура ЭВМ фоннеймановского типа.

Наряду с указанной архитектурой иногда встречаются микро-ЭВМ, имеющие и другие, более сложные типы архитектуры. Это вызвано увеличением числа ЗУ, АЛУ, или МП, появлением иерархического ЗУ и микропроцессоров или изменением характера управления.

Архитектура ЭВМ типа Фон Неймана относительно жесткая, что в ряде случаев снижает эффективность применения ЭВМ. Более прогрессивной является гибкая или перестраиваемая архитектура ЭВМ. Такая архитектура ЭВМ может быть непосредственно ориентирована на класс задач и язык пользователя.

В настоящее время разрабатываются различные варианты перестраиваемой (гибкой) архитектуры, которые смогут эффективно использоваться в ближайшем будущем [1-5, 1-7].

Логическая структура МП должна удовлетворять трем основным требованиям: быть гибкой, обеспечивать достаточно высокое быстродействие и допускать недорогую технологическую реализацию.

Высокая гибкость МП, необходимая для создания эффективного математического обеспечения, может быть достигнута при микропрограммном управлении логическими и арифметическими операциями. Если большинство МП первого и второго поколений имеют жесткое схемное управление, то почти все современные МП третьего поколения имеют микропрограммное управление. Это вызвано как переходом к секционированным МП, так и стремлением сделать новые МП, программно совместимые с другими машинами и реализовать собственные операционные системы и интерпретаторы с языков высокого уровня на основе микропрограмм.

По мнению большинства специалистов, гибкая логическая структура должна обеспечивать следующее:

побайтовую обработку данных;

байтовую адресацию данных;

развитую систему прерываний;

большое число внутренних сверхоперативных регистров.

Необходимо, однако, отметить, что в задачах управления, когда возникает много прерываний, сохранение содержимого внутренних регистров несколько замедляет работу ЭВМ.

Высокое быстродействие универсальных МП достигается за счет параллельной обработки сразу нескольких разрядов информационного слова в АЛУ, за счет совмещения внутри одного машинного такта нескольких, одновременно выполняемых микроинструкций, а также за счет использования быстродействующей элементной базы или подключения дополнительных специализированных МП. Для обеспечения недорогой технологии изготовления МП требуется максимальная однородность схемы и минимальное число контактов, а следовательно, внешних выводов на кристалле, необходимых для связи с внешней средой.

Из-за малого числа внешних выводов интерфейс является наиболее узким местом в логической структуре МП и значительно уступает интерфейсу процессора мини-ЭВМ. Строго лимитированное число каналов связи МП с внешней средой приводит к последовательным пересылкам информации и к мультиплексированию шин в том случае, когда одна и та же группа шин используется для разных целей в различные моменты времени.

Рассмотрим структурную организацию МП первого и второго поколений. Конкретные МП могут в деталях существенно отличаться друг от друга. Однако пока рассмотрим общую для всех МП упрощенную структурную схему, приведенную на рис. 1-2,а. Микропроцессор содержит следующие основные узлы (блоки):

- арифметическо-логическое устройство (АЛУ);
- блок внутренних регистров (Рг);
- устройство управления (УУ);
- интерфейс.

Арифметическо-логическое устройство микропроцессора, как правило, состоит из двоичного сумматора со схемами ускоренного переноса, регистров для временного хранения операндов и регистра-сдвигателя. Это устройство аппаратно выполняет несколько простейших операций: сложение, вычитание, пересылку, логическое И, логическое ИЛИ, сложение по модулю два и сдвиг. Сложные действия, предусмотренные в команде, выполняются по микропрограммам и подпрограммам. Признаки операций АЛУ, а также состояние МП запоминаются на специальных триггерах, образующих регистр состояния.

Блок внутренних регистров (Рг) образует внутреннюю (местную) память МП и содержит специальные регистры и регистры общего назначения (РОН). Регистры блока связаны с другими внутренними блоками микропроцессора общими шинами, как показано на рис. 1-2,б. Заметим, что в ряде МП осуществляется прямой обмен данными между регистрами, минуя общую шину. Кроме того, каждый конкретный МП не содержит всех типов регистров, показанных на рис. 1-2,б. Функции этих регистров выполняют либо РОН, либо ячейки внешней памяти или такие функции отсутствуют вообще.

Регистры общего назначения во многом определяют вычислительные возможности МП. Их число

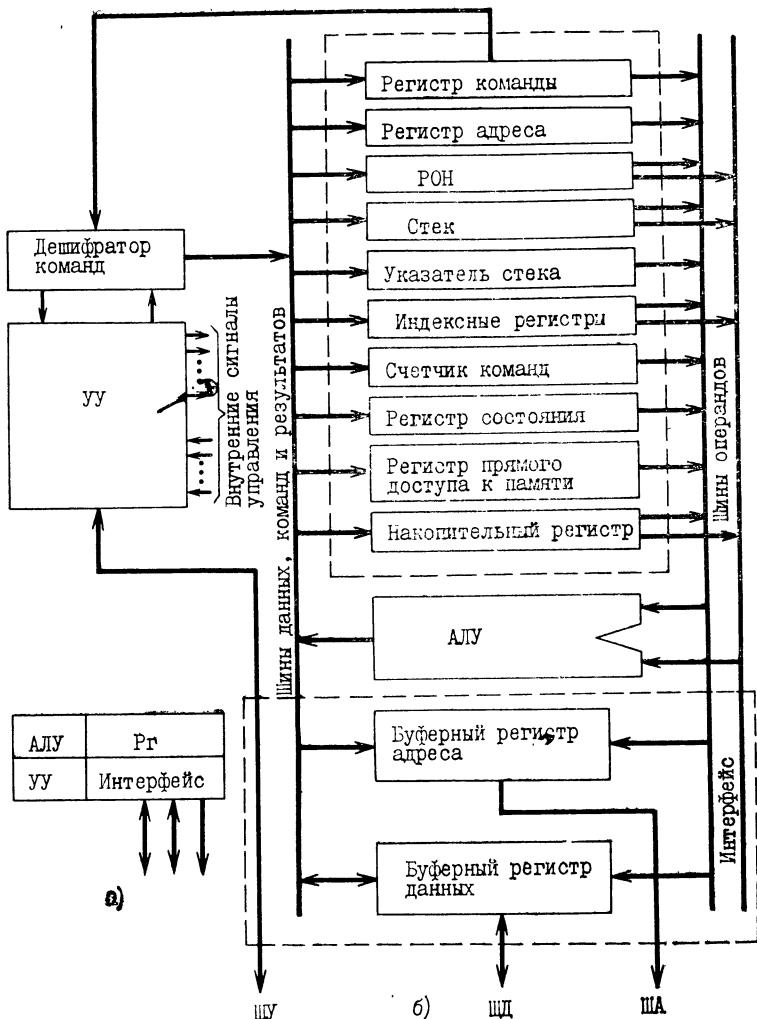


Рис. 1-2. Обобщенная структурная схема МП.
 а — укрупненная; б — упрощенная.

изменяется от 4 до 64, и они часто помимо основного назначения (хранение операндов) используются также для выполнения функций специальных регистров: формирования адресов, в качестве регистров стека, индексного регистра, счетчика команд и т.п. Все РОН доступны программисту.

В настоящее время существует тенденция увеличения числа РОН в МП. Эта тенденция обусловлена следующими двумя факторами. Во-первых, увеличение объема внутренней памяти МП позволяет повысить его производительность, так как МП реже приходится обращаться к внешней памяти (ОЗУ), скорость обмена с которой через интерфейс невысока. На практике РОН позволяют уменьшить в 1,5—3 раза число требуемых обращений к ЗУ при выполнении программ. Кроме того, чем больше имеется регистров, тем легче выбрать эффективный способ адресации внешней памяти. Во-вторых, ряд применений МП требует значительных объемов ПЗУ для хранения программ, но незначительных емкостей ЗУ с произвольной выборкой (ЗУПВ) для хранения небольших объемов изменяющихся данных. В этих применениях можно отказаться от внешних ОЗУ и использовать только внутреннюю сверхоперативную память МП (РОН).

Специальные регистры содержат ряд блоков:

Счетчик команд содержит адрес выбираемой из ЗУ следующей по порядку команды в программе.

Регистр адреса служит для временного хранения адреса операнда, находящегося во внешней памяти или в другом регистре, или адреса ячейки памяти, куда необходимо передать результат из накопительного регистра.

Накопительный регистр предназначен для хранения одного из операндов и промежуточных результатов арифметических и логических операций, производимых МП.

Регистр команды принимает и хранит код очередной команды, адрес которой перед этим был определен счетчиком команд. Регистр команды по сигналу блока управления выдает информацию в УУ.

Регистр состояния или признаков результата фиксирует состояние МП в каждый момент выполнения программы. Его содержимое (флаги) используется для перехода внутри программы по заданным признакам и условиям. В регистре признаков результата фиксируется информация о результате выполнения последней обработанной команды. Наличие одного из устойчивых состояний, 1 или 0, в каждом разряде этого регистра позволяет судить о результате вычисле-

ний. Например, является ли он нулевым или имеет положительный или отрицательный знак, имеется ли пере-
полнение или запрос на прерывание и т. п.

Стек выполняется на совокупности внутренних регистров МП и входит в состав МП либо выполняется на некоторой выделенной области внешней оперативной памяти и входит в состав ЗУ с произвольной выборкой. В последнем случае обращение и адресация к стеку производится через регистр указателя стека. Стек на регистрах более быстродействующий, но из-за малого числа регистров, имеющихся в МП, не обеспечивается большая глубина вхождения подпрограмм.

В ячейку стека информация заносится последовательно и извлекается в порядке, обратном порядку занесения. Указатель стека содержит адрес первой свободной ячейки в стеке. При записи слова в стек значение адреса в указателе увеличивается на единицу, а при считывании слова уменьшается на единицу. Помимо этого, имеется возможность прочитать без разрушения содержимое любой ячейки стека без изменения значения указателя стека.

Стек позволяет упростить обработку прерываний и программ. Наличие стека очень важно для быстрого обращения к массивам ЗУ как при обслуживании прерываний, так и при выполнении программ ввода-вывода, преобразовании кодов, умножении, делении и т. п. Использование стека является также весьма эффективным средством обработки взаимосвязанных структур данных и данных с многоуровневым вложением.

Проиллюстрируем работу стека при обслуживании микропроцессором прерывания, т. е. приоритетного запроса со стороны внешнего устройства, при котором необходимы прекращение выполнения текущей операции и переход к выполнению операции, требуемой по прерыванию. Перед тем как МП приступает к выполнению операции прерывания, он должен сохранить результаты незавершенной операции с тем, чтобы после обслуживания прерывания восстановить свое состояние и довести до конца ранее прерванную операцию. Для сохранения прерванного состояния МП должен переписать содержимое регистров в стек.

Индексные регистры служат для формирования адресов ЗУ. Более подробно этот вопрос рассмотрен в § 1-6.

Устройство управления использует код операции команды для формирования внутренних сигналов управления работой блоков МП (в частности, АЛУ). Адресная часть команды в сочетании с сигналами управления служит для организации пересылки данных. Используя счетчик команд и специальные регистры (индексный, стек и т. п.), УУ организует выборку очередной команды.

Интерфейс — это аппаратура, обеспечивающая сопряжение между МП, ЗУ и периферийными устройствами (внешний интерфейс), а также между блоками МП (внутренний интерфейс, см. § 1-7). Если это не ведет к неоднозначности, под интерфейсом будем также понимать процесс сопряжения указанных устройств.

Внутренняя шина данных (информационная шина) МП представляет собой многопроводную шину (магистраль), связывающую все узлы внутри БИС МП. Обычно разрядность внутренней шины данных совпадает с разрядностью внешней шины данных (ШД), по которой передаются операнды и команды, и определяет разрядность слов, с которыми оперирует МП.

Как уже отмечалось, из-за ограниченного числа внешних выводов (особенно у однокристалльного МП) шина данных часто работает через специальную буферную схему мультиплексора в режиме двунаправленной передачи. При этом противоположные направления обмена данными между МП и внешней памятью или другими периферийными устройствами разделены во времени.

Шина адреса (ША) микропроцессора чаще всего бывает 16-разрядная, что достаточно для прямой адресации внешней памяти емкостью $2^{16} = 64$ Кбайт и периферийного оборудования. Так как внутренняя ШД в большинстве случаев имеет меньшую разрядность (чаще всего восемь), то 16-разрядный адрес формируется из нескольких (в основном из двух) слов.

Двунаправленная шина управления (ШУ) обычно содержит 6—10 разрядов, и по ним передаются следующие управляющие сигналы:

сигналы от внешних устройств к МП (об их состоянии);

сигналы запроса на прерывание от внешних устройств к МП и сигналы разрешения прерывания от МП к внешним устройствам;

сигналы записи слова во внешнюю память и чтения слова из памяти;

сигналы маркерные, сопровождающие информацию, передаваемую по ШД.

Типичным примером МП со структурой, аналогичной структуре, приведенной на рис. 1-2, является МП типа 8080 фирмы Intel.

Логическая структура многокристальных секционированных микропроцессоров третьего поколения с наращиваемой разрядностью (рис. 1-3,а) отличается от структуры однокристалльного МП (см. рис. 1-2) тем, что весь МП реализован не на одном, а на нескольких кристаллах (БИС), и поэтому операционная часть МП, содержащая АЛУ, регистры общего и специального назначения (Рг), дешифратор микрокоманд (ДШМ) и схемы пересылки адресов и информации внутри МП, разделена (расщеплена) на равные части, представляющие собой 2—4-разрядные слои или секции (разрезы) со своими адресными и информационными шинами. Операционная часть такого МП реализуется соединением между собой требуемого числа секций (процессорных элементов). При этом соединяются между собой цепи переноса и сдвига соседних секций МП. Управление выполнением операций обязательно микропрограммное и осуществляется от отдельного кристалла управления, причем микропрограммное слово поступает параллельно на все секции (рис. 1-3,б). Микропрограммное управление доступно пользователю и программисту.

В секционированном микропроцессоре количество секций зависит от требуемой разрядности МП и легко наращивается до 16, 32 и более разрядов, что важно для повышения точности обработки информации. Кроме того, многокристальные секционированные МП имеют больше внешних выводов и большую площадь кристалла, что позволяет применить более быстродействующую технологию их изготовления при меньшей степени интеграции.

Упрощенная структура МП третьего поколения с наращиваемой разрядностью, в котором для организации микропрограммного управления выделены ЗУ микропрограмм (ЗУМ) и блок микропрограммного управления (БМУ), приведена на рис. 1-3,в. В таких МП многокристальное операционное устройство, содержащее АЛУ, Рг, ДШМ, связаны со схемой управления МП через

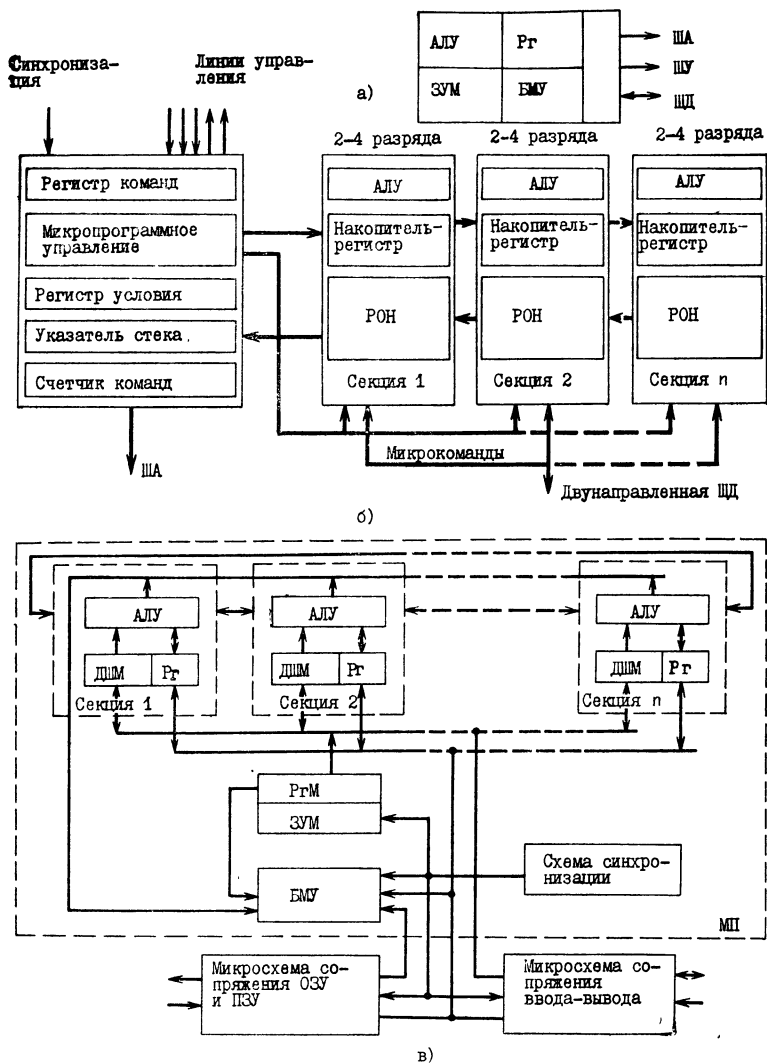


Рис. 1-3. Упрощенная структурная схема МП с наращиваемой разрядностью и микропрограммным управлением.

а — условная схема МП с микропрограммным управлением; б — схема разбивки операционной части МП на 2—4-разрядные секции; в — упрощенная схема взаимодействия операционной части МП и блоков микропрограммного управления.

внешние шины и получают от них управляющие сигналы. Программа работы МП в виде команд хранится в ОЗУ или ПЗУ команд (ПЗУК). Отсюда команды поступают в БМУ. Блок микропрограммного управления каждой команде ставит в соответствие микропрограмму, т. е. последовательность микрокоманд. Микрокоманды выбираются из ЗУМ, которое хранит набор микропрограмм. Адрес каждой следующей микрокоманды вырабатывается в БМУ в соответствии с кодом команды, кодом предыдущей микрокоманды и состоянием секций. Микрокоманда через регистр микрокоманд (РгМ) и ДШМ управляет функционированием секций, выполняющих требуемые микрооперации, в том числе вырабатывает адрес следующей команды, хранимой в ОЗУ. Набор микрокоманд МП можно менять заменой БИС ЗУМ или, поделивением его содержимого в случае перезаписываемого М.

Для исключения мультиплексора из МП и упрощения его структуры используют независимые ША, ШУ и ШД. Типичным примером МП с указанной структурой является МП типа 3000 фирмы Intel.

1-5. СИСТЕМА КОМАНД МИКРОПРОЦЕССОРА

Современные МП содержат от 20 до 150 команд, причем каждый МП имеет свою индивидуальную систему команд. Наиболее типичная система команд содержит набор из 70—100 команд с форматом от 1 до 3 байт. Микропроцессор каждую команду при помощи соответствующих схем преобразует в последовательность управляющих микроприказов, реализующих микрооперации.

Каждая команда МП представляет собой некую комбинацию единиц и нулей и управляет всеми устройствами. Под воздействием каждой команды выполняются арифметические или логические операции (действия) над данными, или операции пересылок, перехода, вызова и возврата, или операции управления вводом-выводом и т. п.

В команде МП указывается:

1) какая операция должна выполняться на данном такте работы МП;

2) над какими данными (операциями) выполняется операция;

3) куда необходимо поместить результат операции.

Если говорить отвлеченно, то в самом общем случае для выполнения логической или арифметической операции в команду надо было включить следующую информацию:

адреса первого и второго операндов в ЗУ;

адреса блоков, куда необходимо переслать первый и второй операнды для выполнения операции над ними; код самой операции;

адрес устройства, куда необходимо заслать результат операции. Такая абстрактная команда будет слишком длинной и будет содержать шесть частей или поле, в котором разместятся пять адресов и код операции.

На практике считается заранее известным расположение части адресуемой информации и соответствующие адреса в команде опускаются. Если в МП имеется единственное устройство, выполняющее код операций команды, то не требуется указывать, куда переслать операнды.

Как и в обычных ЭВМ, в МП могут применяться трех-, двух- и одноадресные команды. В трехадресной системе команд указываются адреса двух операндов и результатов. При меньшем числе адресов в команде смысл адресов обычно зависит от кода операции. Так, например, в двухадресной системе команда пересылки данных будет содержать адрес операнда и адрес результата, а арифметическая команда — адреса двух операндов.

Трехадресные системы команд в настоящее время в вычислительных машинах применяются редко из-за неэкономного использования памяти. Двухадресные системы команд широко распространены в больших ЭВМ. Они обеспечивают наилучшие соотношения между скоростью решения задач на ЭВМ и объемом занимаемой программой памяти. Однако наличие в МП ограничения на число выводов для связи с ЗУ и сложность устройства управления не позволяют воспользоваться указанным преимуществом двухадресных команд, и обычной здесь является система, в которой команды содержат не более одного адреса операнда, хранимого в ЗУ, но могут также содержать несколько адресов регистров (коротких адресов), т. е. такая система является одноадресной по обращению к ЗУ.

Количество двоичных разрядов, отведенных под код операции (КОП), должно обеспечивать кодирование всех предусмотренных операций (обычно 50—70) и составляет 5—6 разрядов. Часто в коде операции указывается лишь класс операций, а дальнейшая расшифровка производится в поле адреса. Только для команд, в которых адресное поле занято под адрес (команды пересылки), операция полностью определяется КОП.

В общей системе команд МП кроме адресных содержатся и безадресные команды. В результате выполнения безадресных команд операции осуществляются над кодами, записанными в конкретных регистрах, определенных в КОП.

Из сказанного следует, что типичной командой МП является одноадресная команда. По ее адресной части можно определить адрес только одного операнда. Местонахождение второго операнда и результата определяется кодом операции. Как правило, результат помещается всегда в один и тот же накопительный регистр.

Наряду с одноадресной командой часто используются безадресные команды, работающие с указанными в КОП регистрами, и двухадресные команды, в которых второй укороченный адрес служит для выборки регистра МП. Применяемые в МП способы вычисления исполнительных адресов по адресной части команды рассматриваются в § 1-6.

С точки зрения функционального назначения все множество команд любого микропроцессора можно условно разбить на следующие подмножества команд:

Арифметические, которые выполняют арифметические преобразования (типа сложения, вычитания, добавления или вычитания единицы) над символами, находящимися во внешней или внутренней (регистровой) памяти. При выполнении этой группы команд в большинстве МП один из исходных операндов и результат операции хранятся в накопительном регистре (аккумуляторе). Поэтому эта группа команд адресует только один из исходных операндов.

Логические, выполняющие логические операции типа конъюнкции, дизъюнкции, неравнозначности, попарного сравнения и т. п. Так как при выполнении этой группы команд один из операндов хранится в регистре-аккумуляторе, то эти команды также адресуют только один из операндов.

Команды пересылки, обеспечивающие двусторонний обмен информацией между внутренними регистрами МП или регистрами и ячейками внешней памяти.

Команды управления. К ним относятся команды ветвления, реализующие условные и безусловные переходы в программе.

Команды вызова подпрограмм и команды возврата, предназначенные для организации входа в подпрограмму и последующего возврата к основной программе. В МП команды вызова подпрограмм CALL и возврата RETURN находят исключительно широкое применение, так как по подпрограммам реализуются сложные арифметические операции типа умножения, деления, вычисления сложных тригонометрических функций и операции ввода-вывода. Сюда же относятся команды определения текущего состояния МП и команды работы со стеком.

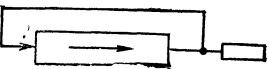
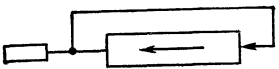
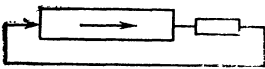
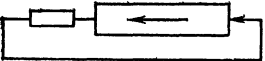
Команды управления вводом-выводом, выполняющие процедуру ввода-вывода информации из внешней памяти и периферийных устройств.

Ввиду того что в МП команды представляются в той же форме, что и числа, с командами могут выполняться такие же арифметические и логические операции, как и с числами. Это позволяет осуществлять оперативное изменение команд (их модификацию) по ходу процесса реализации алгоритма в зависимости от промежуточных результатов, что повышает гибкость программ [1-3].

Команды МП в большинстве случаев одноадресные. Адресация памяти в них, как правило, косвенная по регистру. Широкое применение находят простейшие команды типа регистр-регистр и вызов подпрограмм для выполнения операции ввода-вывода и сложных арифметических операций типа умножения, деления и т. п. Большинство команд имеют форму микрокоманд (логические, арифметические пересылки между регистрами и др.).

В [1-4] был проведен анализ КОП команд 14 распространенных в 1976 г. МП, весьма существенно отличающихся друг от друга по характеристикам. Оказалось, что можно составить обобщенную систему из 74 кодов операций, которая содержит в себе практически все КОП проанализированных МП. С целью иллюстрации возможностей МП в табл. 1-2 приводится 30 наиболее

Таблица 1-2

Частота использования кода операции	Тип кода операции	Комментарий
14	Поместить d в s	$d \rightarrow s$
11	Сложить d с s , результат в d	$d + s \rightarrow d$
10	Сложить с переносом	$d + s + c \rightarrow d$
8	Вычесть s из d , результат в d	$d - s \rightarrow d$
7	Вычесть с переносом	$d - s - c \rightarrow d$
12	Логическое И	$d \wedge s \rightarrow d$
13	Логическое ИЛИ	$d \vee s \rightarrow d$
12	Исключающее ИЛИ	$d \oplus s \rightarrow d$
11	Сравнить d и s	$d - s$
6	Анализ бита	$d \wedge s$
7	Циклический сдвиг d вправо	
6	Циклический сдвиг d влево	
10	Циклический сдвиг d вправо, включая перенос	
9	Циклический сдвиг d влево, включая перенос	
6	Загрузить d в стек	—
6	Поместить последнее из загруженных в стек слово в d	—
6	Очистить бит в регистре состояния	$\emptyset \rightarrow b$
9	Установить бит в регистре состояния	$1 \rightarrow b$
7	Инвертировать d	$\bar{d} \rightarrow d$
11	Увеличить d на 1	$d + 1 \rightarrow d$
11	Уменьшить d на 1	$d - 1 \rightarrow d$
13	Безусловный переход по A	Перейти к адресу A программы
13	Переход по A , если условие t истинно	—
11	Перейти к подпрограмме по адресу A	—
11	Возвратиться от подпрограммы	—

Частота использования кода операции	Тип кода операции	Комментарий
7	Возвратиться от прерывания	—
8	Разрешить прерывание (снять маску)	—
8	Запретить прерывание	—
11	Пустая операция	—
10	Ожидать прерывание	—

часто используемых кодов. Каждый из КОП используется не менее чем в шести из указанных четырнадцати МП.

Отметим, что мощность используемых в МП кодов операций непрерывно растет и приближается к возможностям мини-ЭВМ. Например, МП LSI-11 фирмы DEC содержит аппаратное умножение и деление. Такие возможности появились в изделиях ряда других фирм.

1-6. СПОСОБЫ АДРЕСАЦИИ ПАМЯТИ

Эффективная система адресации памяти в значительной степени определяет производительность ЭВМ. Поэтому по мере усложнения МП в них появляются практически все возможности адресации, представляемые в мини-ЭВМ. Тем не менее у МП есть одна присущая только им особенность. Так как МП рассчитаны на очень широкий диапазон применений, то они должны эффективно работать, в частности, с ЗУ небольшой емкости. У МП с малой разрядностью (восемь разрядов) необходимо также уметь очень экономно задавать адреса. Далее проблемы адресации в МП рассматриваются с учетом указанных особенностей.

Иногда машинная команда содержит три поля: поле кода операции, поле адреса операндов или самих операндов, над которыми производятся операции, и поле признака адресации, которое указывает принятый метод адресации операндов.

В МП из-за ограниченного числа разрядов ШД (узкий интерфейс) используются два поля вместо трех. При этом указание на способы адресации операндов

осуществляется в неявном виде, в основном самим кодом операции.

Способы адресации МП прежде всего делятся на прямую и непрямую, на непосредственную и неявную. Кроме того, существуют безадресные команды, в которых адрес операнда неявно задается самим КОП, например пустая команда, запрет прерывания, разрешение прерывания, ожидание прерывания и т. п. Важно отметить, что в одной команде может одновременно использоваться несколько способов адресации.

При прямой адресации адрес в команде является исполнительным, он непосредственно указывает место хранения данного в памяти. Прямая адресация является наиболее простой, но годится при малых объемах адресуемой памяти. При больших объемах адресуемой памяти для прямой адресации требуются длинные многобайтовые команды. В самом деле, в современных МП объем адресуемой оперативной памяти (ОЗУ) может достигать 64 Кбайт. Прямая адресация такого объема массива требует 16 адресных разрядов в команде ($2^{16}=64 \text{ К}$). Поэтому прямая адресация данных требует большого объема управляющей памяти и многократного обращения МП к внешней памяти, вследствие чего не обеспечивается высокая производительность.

При непосредственной адресации содержимое адресной части команды является операндом. Этот операнд может в принципе иметь большую разрядность, так как КОП может организовать выборку большого числа слов, расположенных в памяти вслед за первым словом команды, т. е. команды могут быть переменной длины. Команды с содержанием в адресной части самих операндов не обращаются во внешнюю память за ними, что обеспечивает экономию объема управляющей памяти и увеличивает скорость обработки данных.

Для повышения гибкости и сокращения длины (формата) команды МП при адресации больших массивов данных и тем самым для экономии объема управляющей памяти используют способ не прямой адресации памяти через внутренние регистры МП или ячейки ЗУ, хранящие адрес требуемых данных.

При не прямой адресации адресная часть команды используется для вычисления исполнительного адреса. В МП используются следующие виды не прямой

адресации: регистровая, косвенная, относительная, индексная.

Регистровой называется адресация, при которой исполнительный адрес операнда извлекается из некоторого (обычно индексного) регистра.

При косвенной адресации по адресу, указанному в команде, выбирается слово, которое интерпретируется как адрес операнда. Помимо общеизвестных возможностей косвенная адресация в МП может также служить для более экономного задания адреса. Например, можно адресоваться коротким адресом к нулевой или текущей странице ЗУ и извлекать из нее адрес более высокой разрядности. Это также является примером сочетания в одной команде относительной и косвенной адресации.

Иногда в МП используются более сложные случаи косвенной адресации. Так, содержимое счетчика команд, к которому прибавлено смещение, может использоваться как адрес адреса. Применяется также индексная косвенная адресация, при которой адрес адреса указывается в индексном регистре, а адрес операнда превращается в исполнительный в результате сложения со смещением.

Косвенная регистровая адресация является одной из разновидностей адресации по указателю. При адресации по указателю нужный адрес искомым данным (находящийся в ячейке внешнего ЗУ) заранее (по команде программы) заносится в специальный регистр-указатель. По этому адресу (имеющемуся в регистре-указателе) последующая команда обращается к ячейкам внешнего ЗУ. При косвенной адресации по регистру в роли регистра-указателя в МП часто выступает один из РОН или некоторая фиксированная ячейка внешнего ЗУ. Наличие специального регистра-указателя позволяет МП с малой длиной команд адресовать большой объем данных во внешней памяти, что особенно эффективно при использовании переменных форматов команд. Таким образом, при косвенной регистровой адресации в команде содержится указание (адрес) на один из внутренних регистров, фиксированных для этой цели. Во внутреннем регистре содержится адрес данных, находящихся во внешнем ЗУ. Поэтому при коротких командах, но 16-разрядных внутренних регистрах можно адресовать внешнюю память максимальным объемом 64 Кслов [1-5]. При косвенной нерегистровой

адресации в адресной части команды указывается адрес ячейки ЗУ, в которой хранится адрес искомых данных.

При косвенной регистровой адресации для загрузки начальными адресами внутреннего регистра косвенного адреса целесообразно использовать команды с прямой адресацией. Так как косвенный регистровый способ адресации МП исключает процедуру непосредственного обращения команды к внешней памяти и не требуется выбрать адрес из ЗУ, то обеспечивается более высокая производительность МП, чем при косвенной адресации. Команды косвенной адресации наиболее эффективно используются при решении задач сбора, поиска и сортировки информации, при обработке списочных структур данных.

При относительной адресации в команде указывается смещение относительно некоторой заданной точки отсчета в памяти. Один из способов задания точки отсчета — указание адреса страницы в ЗУ (база). В этом случае исполнительный адрес получается сложением начальной базы и смещения. Обычно точкой отсчета является начальный адрес нулевой и (или) текущей страницы. Так как база кратна степени двух, то в случае, когда запрещено пользоваться смещением, выходящим за пределы страницы, адрес получается простым объединением базы и смещения в одно длинное слово. Другой часто используемой точкой отсчета является содержимое счетчика команд.

При относительной адресации ЗУ адрес искомых данных (исполнительный адрес) определяется в результате арифметической или логической операции над смещением, указанным в формате команды, и некоторым дополнительным адресом, называемым базисным. Базисный адрес хранится во внутренних регистрах МП или в некоторой ячейке основного ЗУ. Относительная адресация также упрощает процедуру распределения памяти при составлении сложных программ посредством приписывания определенным областям памяти своих базисных адресов [3-1].

При индексной адресации исполнительный адрес получается сложением содержимого индексного регистра со смещением. Смещение задается в команде. Изменение значения индекса производится специальными командами или обычными арифметическими командами и командами работы с регистрами. Роль индекс-

ных регистров могут выполнять не только специальные регистры, но и РОН. Так как работа с индексными регистрами требует усложнения оборудования и увеличения формата команды или числа КОП, то в МП, как и в мини-ЭВМ, часто используют различные упрощенные варианты работы с индексными регистрами. Во многих МП индексная адресация вообще отсутствует.

Индексная адресация используется для организации программных циклов.

При неявной адресации адрес в команде явно не указывается, но КОП автоматически порождает обращение к местам хранения данных, требуемых для выполнения операции. Например, арифметические операции берут данное из накопительного регистра.

В [1-4] дана сводная таблица, показывающая использование различных способов адресации в современных МП.

1-7. ПРЯМОЕ ОБРАЩЕНИЕ К ПАМЯТИ И СИСТЕМНЫЕ ОБМЕМЫ

В микро-ЭВМ и других МП-системах используется либо программное, либо аппаратное управление обменом между ЗУ и периферийными устройствами.

Быстрые операции, особенно требующие пересылки большого количества данных между ЗУ и быстродействующими периферийными устройствами (например, дисками), целесообразно осуществлять с максимально возможной скоростью при помощи схемы прямой адресации к памяти, называемой каналом прямого доступа к памяти (КПДП), минуя микропроцессор. Канал прямого доступа к памяти осуществляет прямую пересылку данных из заранее указанных ячеек ЗУ в периферийное устройство или из периферийного устройства в ЗУ без непосредственного управления со стороны МП.

Канал прямого доступа к памяти реализуется в виде самостоятельной интерфейсной БИС и по сложности может превосходить другие типы интерфейсных БИС.

Иногда для упрощения схемы интерфейса КПДП осуществляют программную реализацию части его функций.

Считают, что возможность или невозможность работы в режиме прямого доступа к памяти является одним из важных параметров, по которым следует оценивать эффективность микро-ЭВМ.

На практике применяют различные способы организации аппаратного или микроконтроллерного КПДП, когда функции обмена реализуют специальные микроконтроллеры КПДП. Все они обеспечивают такую скорость обмена, которую нельзя достигнуть при программном методе управления обменом.

Канал прямого доступа к памяти подключается к внешней шине, соединяющей МП, ЗУ и периферийное устройство. Когда МП не использует шину, то по этой шине могут выполняться пересылки данных между ЗУ и периферийным устройством. Начальные и конечные адреса массива пересылаемых данных хранятся в КПДП. Те отрезки времени, когда шина свободна от внутренних пересылок и может быть представлена для внешних пересылок данных между ЗУ и периферийным устройством, указываются в информации о состоянии и синхронизации, которую можно получить от МП. Декодировав эту информацию, КПДП обнаруживает, что шина свободна для использования, после чего осуществляется передача данных по этой шине между ЗУ и периферийными устройствами.

Наиболее широко используются три способа прямого доступа к памяти, сравнительные характеристики которых приведены в табл. 1-3.

Таблица 1-3

Способ прямого доступа к памяти	Максимальная скорость передачи данных	Состояние МП в момент прямого доступа к памяти	Сравнительная сложность реализации
Останов МП	1 байт за период синхронизации	Не работает	Минимальная Средняя
Пропуск цикла	1 байт за 2,5 периода синхронизации	Пропускает один рабочий цикл из каждых пяти	
Параллельная работа МП и прямой доступ к памяти	1 байт за период синхронизации	Работает, но период синхронизации несколько возрастает	Максимальная

Первый способ наиболее простой, но при этом возможна длительная задержка МП, что не всегда допустимо. При этом способе в состоянии «останов» ША и ШД отключаются от МП и передаются для непосредственной связи памяти с периферийным устройством под управлением КПДП. Так как МП перед тем, как перейти в состояние «останов», должен закончить теку-

щую команду, то может возникнуть задержка на несколько машинных циклов.

Способ останова МП обеспечивает скорость передачи данных 1 байт за период синхронизации и обладает минимальной сложностью. Поэтому этот способ целесообразно использовать в МП-системах относительно невысокой производительности.

При втором способе по запросу КПДП микропроцессор приостанавливает свою работу на один машинный цикл. Запрос на обмен отдельными словами может удовлетворяться за счет задержки исполнения текущей команды на один машинный цикл в момент перехода МП от одного к другому машинному циклу. При этом МП отключается от своих шин и КПДП выполняет пересылку слова по шинам. При этом способе массив данных от внешних устройств может передаваться отдельными словами. Этот способ передачи данных с точки зрения степени полезной загрузки МП является наиболее эффективным.

Третий способ является наиболее быстродействующим, но одновременно наиболее сложным.

Метод прямого доступа к памяти является наиболее эффективным, но одновременно сложным и требует весьма точной синхронизации. Поэтому в типовых МП-системах, работающих при малых и средних скоростях, этот метод (особенно второй и третий способы) используется ограниченно.

В настоящее время многие МП позволяют подключать КПДП, и в некоторых микропроцессорных наборах БИС имеются специализированные БИС, выполняющие функции КПДП (например, 8257 в MCS-80). Эти БИС КПДП пригодны для создания высокопроизводительных микро-ЭВМ.

Новые МП снабжаются также мощными командами для выполнения обмена данными в системе. Хотя работа таких команд отличается от способа прямого доступа к памяти тем, что они используют МП, эти команды все же обладают высокой производительностью, приближающейся к производительности КПДП.

Для примера укажем на команду перемещения массивов данных МП Z-80 из одной области памяти в другую. Другая команда МП Z-80 позволяет переслать массив из устройства ввода-вывода (УВВ) непосредственно в любую область памяти.

1-8. СХЕМЫ СОПРЯЖЕНИЯ МИКРОПРОЦЕССОРА С ПЕРИФЕРИЙНЫМИ УСТРОЙСТВАМИ (ВНЕШНИЙ ИНТЕРФЕЙС)

Под внешним интерфейсом будем понимать аппаратуру и программу, выполняющие функции сопряжения и обеспечивающие возможность обмена информацией между МП, основной памятью и периферийными (внешними) устройствами. Эффективность и производительность микро-ЭВМ и других микропроцессорных систем в значительной степени зависят от возможности этого сопряжения, т. е. от мощности интерфейса.

Так как МП со всеми устройствами связывается всего лишь через две или три шины, то микросхемы сопряжения должны решать довольно сложные задачи.

Интерфейс обычно осуществляет дешифрацию адреса устройства и кода команды, синхронизацию МП и других устройств в процессе обмена информацией, генерирование запросов на прерывание МП, согласование информационных управляющих сигналов по формату и времени и др. Все эти функции интерфейса либо сосредоточены в специально выделенных интерфейсных микросхемах (портах, программируемых микроконтроллерах, адаптерах) или печатных платах (интерфейсных картах), либо распределены между МП, микросхемами памяти и другими внешними устройствами, либо входят в состав самого МП.

Наличие в микропроцессорных системах специально выделенных интерфейсных микросхем обусловлено как сложностью интерфейсных функций, так и ограниченным числом контактов (выводов) корпусов МП и недостаточной мощностью выходных формирователей МП.

В качестве простейших интерфейсных схем в ряде микропроцессорных систем используются буферные регистры с соответствующей схемой управления (например, микросхема «интерфейсный регистр 8212» в широко распространенном микропроцессорном наборе MCS-80). Такие интерфейсные схемы при обмене информацией выполняют в основном функции буферизации.

Специальная относительно простая логическая схема сопряжения (интерфейсная схема) в литературе иногда называется портом (от значения слов «морской порт»), если соединение от МП к периферийному устройству или к памяти имеет столько линий, сколько разрядов в слове данных.

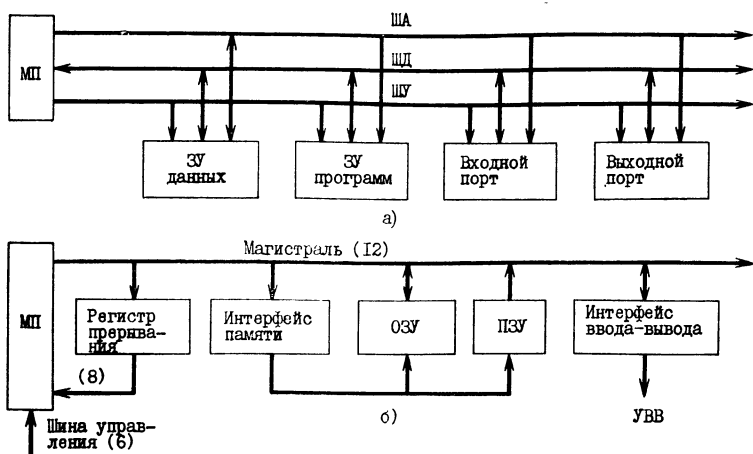


Рис. 1-4. Структура микропроцессорных систем.

а — взаимосвязь МП с ЗУ, входным и выходным портами; *б* — связь микропроцессора TLCS-12 с основной памятью и устройством ввода-вывода.

В настоящее время выпускаются и программируемые входные-выходные порты, осуществляющие электрические соединения МП и микро-ЭВМ с внешним миром, в которых направлением потока информации можно управлять и изменять его по команде программы.

Имеются также последовательные входные-выходные порты, преобразующие параллельную информацию от МП в последовательную перед выдачей на выход и, наоборот, преобразующие последовательную входную информацию в параллельную для подачи на МП.

Иногда, когда порты размещаются в самом кристалле МП, возникает строгое ограничение на число входов и выходов порта.

В микропроцессорных наборах БИС последних моделей, где имеются наборы совместимых микросхем, входные и выходные порты ведут себя как обычные адреса в памяти, что приводит к простоте соединений (рис. 1-4,а).

Как было сказано ранее, связь между МП и внешними устройствами реализуется через интерфейс одним из следующих способов:

- программно-управляемая передача данных;
- передача данных в режиме прерывания МП;
- передача через канал прямого доступа в память.

Первый способ связи МП с внешним устройством является основным. Этот вид связи требует значительных затрат машинного времени и малых аппаратных затрат. Интерфейсные схемы (порты) при таком способе выполняют в основном функции буферизации.

Микропроцессорные системы сложной конфигурации имеют развитую и разнотипную периферию и осуществляют связь с периферийными устройствами через программируемые микроконтроллеры или через жесткие непрограммируемые контроллеры (адаптеры) внешних устройств.

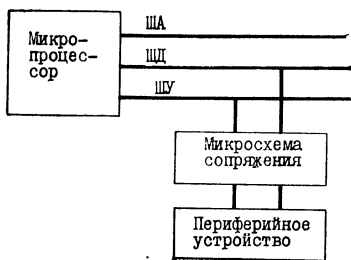


Рис. 1-5. Схема сопряжения МП с периферийным устройством.

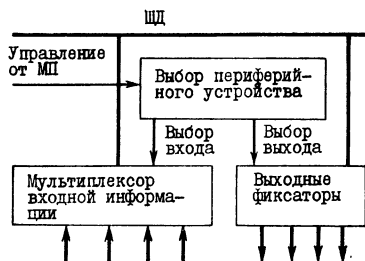


Рис. 1-6. Упрощенная структура микросхемы сопряжения МП с устройством ввода-вывода.

На рис. 1-4,б приведена простейшая структура связи достаточно широко распространенного МП типа TLCS-12 (фирма «Тосиба» Япония) с основной памятью (ОЗУ и ПЗУ) и УВВ через соответствующие интерфейсные микросхемы памяти и ввода-вывода. По сигналам, вырабатываемым специальной микросхемой интерфейса памяти (сигналам адреса, записи-чтения и выбора ячеек ОЗУ и ПЗУ), производится обмен информацией между МП и основной памятью. Аналогичные функции, но по отношению к УВВ, реализует микросхема интерфейса ввода-вывода. Эти интерфейсные микросхемы различаются в основном диапазонами адресации и синхронизацией [3-1].

На рис. 1-5 приведена структура связи МП и периферийных устройств через промежуточную микросхему сопряжения.

Структура микросхемы сопряжения устройства ввода-вывода показана на рис. 1-6. Информация от МП передается по шинам через группы триггеров, называемых

фиксаторами. С помощью сигнала управления МП выбирает нужную группу триггеров и подсоединяет ее к периферийным устройствам. От периферийных устройств информация к МП передается через мультиплексор. При помощи сигнала выбора вход МП подсоединяется к нужному входному устройству. Для построения мультиплексора используются тристабильные элементы [1-3].

Для подключения МП к телекоммуникационным линиям связи используются соответствующие микросхемы сопряжения связи или интерфейс телекоммуникацион-

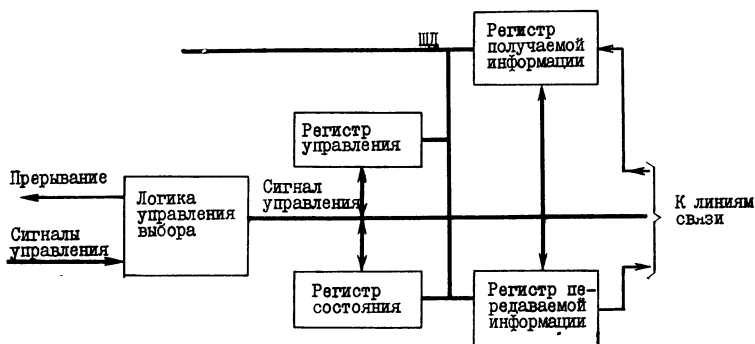


Рис. 1-7. Асинхронная схема сопряжения с линиями связи.

ной линии связи (см. рис. 1-1). Структурная схема БИС асинхронного сопряжения МП с линиями связи приведена на рис. 1-7. Микросхема сопряжения принимает из линии связи последовательный двоичный код и преобразует его в байты для восприятия МП и, наоборот, байты, выдаваемые МП, преобразует в последовательные импульсы в линии связи, выполняя при этом согласование форматов, временных параметров сигналов и др. Наличие в микросхеме сопряжения регистров для приема и передачи информации в линии связи позволяет осуществить асинхронный режим работы и исключить временные рассогласования сигналов.

Схемы сопряжения ЗУ во многом подобны схемам сопряжения внешних устройств. Они часто совмещены с микросхемой ЗУ и размещены в том же кристалле.

В современных микропроцессорных наборах MCS-80, M6800, F8 и др. содержится большой набор интерфей-

ных микросхем (БИС сопряжения), предназначенных для подключения различных периферийных устройств.

Разработаны различные стандарты на микросхемы сопряжения.

Наряду с созданием специальных БИС сопряжения, ориентированных на соответствующие периферийные устройства, в последнее время появились универсальные программные микросхемы (БИС) сопряжения общего назначения (интерфейсные программируемые микроконтроллеры) или универсальные интерфейсы общего назначения, через которые к МП можно подключить практически любые периферийные устройства.

Сложность этих программируемых микроконтроллеров определяется сложностью и назначением периферийных устройств. Интерфейсные микроконтроллеры выполняют роль буферных устройств между МП и периферией и позволяют МП и периферии работать асинхронно с различными скоростями и форматами данных. Так как у различных типов периферийного оборудования различные форматы, то микроконтроллеры должны преобразовать данные в стандартную внутрисистемную форму.

В наиболее общем случае программируемые контроллеры периферийных устройств выполняют следующие функции:

- управляют процессом передачи данных между МП и периферийным устройством и осуществляют преобразование форматов данных;

- дешифрируют адреса периферийного устройства, посылаемые МП;

- передают сигналы готовности периферийного устройства к обмену данными с МП в шину управления;

- дешифрируют КОП, посылаемые МП, и инициируют их выполнение.

Один из вариантов связи МП с периферийными устройствами при помощи универсального программируемого интерфейса общего назначения приведен на рис. 1-8. В такой системе работу каждого из каналов можно программировать независимо и по любому из них можно осуществить ввод или вывод данных.

Применение универсальных (программируемых) интерфейсов наиболее оправдано для систем относительно невысокой производительности, например для управления вводом или выводом информации на перфоленту.

В системах с высокой производительностью необходимо использовать специализированные интерфейсы, наиболее приспособленные к управлению конкретным устройством.

На основании изложенного следует, что программируемые микроконтроллеры или жесткие непрограммируемые микроконтроллеры (адаптеры) периферийных устройств обеспечивают распределенную обработку информации за счет разделения функций логического управления процессами системного обмена с целью од-

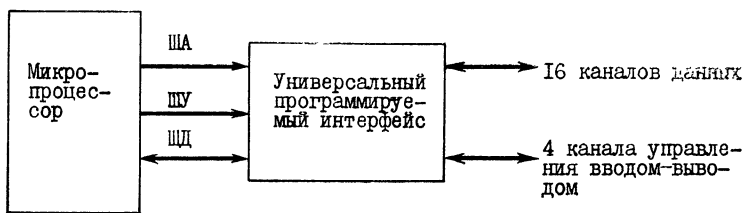


Рис. 1-8. Подключение периферийных устройств к МП с помощью универсального программируемого интерфейса.

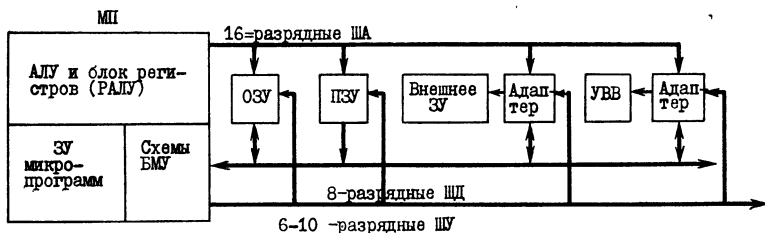


Рис. 1-9. Схема подключения МП к памяти и к внешним устройствам через общие интерфейсные шины и адаптеры.

новременного выполнения на местах различных функций предварительной обработки данных. На рис. 1-9 в качестве примера приведена схема подключения МП к памяти и внешним устройством через общие интерфейсные шины и адаптеры (непрограммируемые контроллеры с жесткой логикой).

1-9. ПРЕРЫВАНИЕ

Во многих случаях применения микропроцессорных систем требуется, чтобы МП немедленно реагировал на внешние условия (запрос на прерывание). При этом МП

должен прервать выполняемую в текущий момент программу и начать новую программу для обработки внешнего условия или прерывания.

При наличии режима прерывания МП не ждет пассивно готовности периферийного оборудования к обмену информацией, а выполняет различные вычисления до тех пор, пока от внешнего устройства не поступит запрос на прерывание.

Управление периферийными устройствами в режиме прерывания особенно важно для микро-ЭВМ и других микропроцессорных систем, работающих в реальном масштабе времени. Сигналы прерывания генерируются не самими периферийными устройствами, а их интерфейсными схемами (адаптерами). Сигналы прерывания поступают на вход МП для обслуживания соответствующих периферийных устройств. Сигналы прерывания могут поступать на вход МП по запросам не только периферийного оборудования, но и таймера реального времени.

Прежде чем перейти к обработке прерывания, МП должен свое текущее состояние, определяемое содержимым счетчика команд, накопительного регистра и других триггеров и регистров, записать в стековую память. После завершения обработки очередного прерывания данные из стека возвращаются в соответствующие регистры МП. Пересылка и запоминание в стеке информации о состоянии микропроцессора происходит аппаратно по команде вызова подпрограммы обслуживания прерывания. Возврат к текущей последовательности команд происходит по команде возврата от прерывания. Стек выдает адреса возврата подпрограмм в порядке, обратном их занесению («первый пришел — последний вышел»).

Прерывания бывают двух типов в зависимости от способа обслуживания внешних устройств: одноуровневые и многоуровневые. Кроме того, по способу подключения устройств к МП они делятся на простые и векторные.

При одноуровневом прерывании обслуживание прерывания должно быть завершено и только после этого возможно обслуживание нового прерывания. При многоуровневом прерывании возможно прерывание прерывания. При простом прерывании имеется единственный вход запроса прерывания. Если при этом необходимо

учитывать запросы от нескольких устройств, то их запросы через схемы ИЛИ объединяются в общий вход запроса. При этом МП должен выполнить программу поиска адресов периферийных устройств, затребовавших обслуживание. Сложность поиска зависит от принятой дисциплины обслуживания прерываний. Наиболее дешевым и распространенным методом обнаружения источника прерывания является последовательный опрос (полинг) триггеров состояния (флажков), содержащихся в аппаратуре управления (адаптерах) периферийных устройств. Микропроцессор в ответ на сигнал запроса прерывания генерирует поочередно адреса всех внешних устройств на ША и одновременно по ШУ посылает сигнал сброса триггера флажка. Последовательный перебор адресов периферийных устройств и сброс флажка активного устройства снимают сигнал запроса прерывания с входа МП, вследствие чего останавливается счетчик адресов и в нем фиксируется адрес внешнего устройства, запросившего прерывание для ввода информации. Затем МП передает управление подпрограмме или программному модулю ввода информации по прерыванию. Адрес периферийного оборудования позволяет вычислить начальный адрес этой подпрограммы. Естественно, что этот способ определения источника прерывания по состоянию флажка (называемый полингом) наиболее простой, но довольно медленный, так как требует времени, определяемого количеством периферийного оборудования и циклом опроса каждого из них. Для повышения быстродействия используется векторное прерывание, при котором каждое обслуживаемое по прерыванию устройство имеет отдельный вход в МП. Все такие входы образуют вектор прерывания, который МП может анализировать значительно быстрее, работая с ним как с обычным словом (или группой слов), хранимым во внутреннем регистре.

Для разгрузки МП часто используется внешняя микросхема (блок) обработки прерываний, определяющая адрес устройства, запрос которого должен быть обслужен. Она сообщает этот адрес МП, осуществляет соединение выбранного устройства с МП и выбирает соответствующую подпрограмму обслуживания прерывания.

Если в системе приоритет в обслуживании заявок на прерывание определяется только местом подключения соответствующих устройств к МП [разрядом в векторе

прерывания, местом подключения к линии (полилинг)], то, как отмечалось ранее, задача поиска очередного устройства для обслуживания довольно проста. В общем случае необходимы способы нахождения устройства с произвольно задаваемым старшим приоритетом. Для этого требуется проанализировать значения приоритетов всех одновременно поступивших заявок.

Векторное прерывание из-за того, что оно часто использует специальную микросхему управления прерыванием, является быстродействующим и обеспечивает малое время реакции системы. Правда, время реакции микро-ЭВМ на прерывание при внешнем запросе во многом зависит от того, с какой скоростью может МП прочитать адрес начала процедуры обслуживания и загрузить в стек магазинного типа содержимое регистра признаков (флаг), содержимое аккумулятора и счетчика команд. Если МП имеет внутренний регистровый стек, это время будет минимальным. Если же стек размещается во внешней оперативной памяти, то время реакции будет зависеть от цикла обращения к внешней памяти. Но в обоих случаях наличие стека для запоминания состояния прерванного процесса позволяет простейшим путем осуществить возврат к прерванной программе после окончания обслуживания прерывания и поэтому является эффективным средством сокращения времени реакции микропроцессорной системы.

Многоуровневое приоритетное прерывание определяет, какое из множеств внешних устройств имеет старший приоритет в обслуживании. Если запрос на прерывание имеет более высокий приоритет, чем обслуживаемое прерывание, и разрешено многоуровневое прерывание, то схема управления прерыванием направляет в МП сигнал и начальный адрес подпрограммы обработки этого прерывания. Если запрос на обслуживание имеет меньший приоритет, то микросхема управления прерыванием только запоминает этот запрос для последующего удовлетворения. В микропроцессорных системах более высоким приоритетом обладают более быстродействующие периферийные устройства, а среди них самым высоким — пульт оператора. Все современные МП, как правило, оснащены программно-аппаратными средствами организации прерывания. Однако с учетом сложности организации прерывания оснащены не более 20% МП.

ГЛАВА ВТОРАЯ

ПРИНЦИПЫ УПРАВЛЕНИЯ МИКРОПРОЦЕССОРОМ И МИКРО-ЭВМ И СПОСОБЫ ИХ РЕАЛИЗАЦИИ

2-1. ОСНОВНОЕ НАЗНАЧЕНИЕ И СОСТАВ УСТРОЙСТВА УПРАВЛЕНИЯ

В гл. 1 отмечалось, что устройство управления (УУ) микропроцессором и микро-ЭВМ, как и УУ обычной ЭВМ, предназначено для координации работы всех устройств машины при реализации конкретной программы.

Для этого УУ должно уметь периодически выполнять следующие действия:

- формировать в соответствии с программой адрес очередной команды;

- вызывать очередную команду из ОЗУ или ПЗУ;

- фиксировать в регистре команд команду, подлежащую выполнению;

- расшифровывать код операции команды и по результатам расшифровки вырабатывать управляющие сигналы и посылать их в нужной последовательности в соответствующие блоки и устройства машины для выполнения операции;

- пересылать в ОЗУ адреса операндов для выборки из ОЗУ операндов и засылки их в АЛУ;

- пересылать результаты выполнения операции из АЛУ в ОЗУ или оставлять в АЛУ для использования в последующих вычислениях;

- осуществлять пуск и останов ЭВМ, контроль ее работы, работу в различных режимах (автоматическом, циклическом и тактовом);

- обеспечивать ввод и вывод данных и др.

Каждая выполняемая микро-ЭВМ операция (арифметическая, логическая, пересылочная, управления и т. д.), предусмотренная системой команд МП, представляет собой сложное действие и разделяется на ряд последовательных элементарных одноктактных действий или микроопераций. Так, например, операция вычитания двух чисел в одноадресной микро-ЭВМ разделяется на следующие семь микроопераций:

- вызов первого операнда (вычитаемого) из ОЗУ во входной регистр АЛУ;

вызов второго операнда (уменьшаемого) из накопительного регистра в сумматор;

изменение знака вычитаемого на обратный для преобразования кода в дополнительный или обратный;

поразрядное сложение кодов операндов;

перенос единиц из младших разрядов в старшие;

преобразование кода разности в прямой код;

передача результата в накопительный регистр.

Такая несложная операция, как обмен содержимым между двумя регистрами, подключенными к общей шине, требует выполнения трех последовательных микроопераций. Первая из них осуществляет пересылку содержимого первого регистра во вспомогательный третий регистр. Вторая микрооперация заключается в пересылке содержимого второго регистра в первый, а третья — в пересылке содержимого вспомогательного регистра во второй регистр. Выполнение каждой микрооперации осуществляется с помощью специальных сигналов, выработанных в УУ в импульсной или потенциальной форме и посылаемых в нужный момент на соответствующие управляющие шины и в связанные с этими шинами электронные схемы.

Совокупность микроопераций, реализующих данную операцию, называют микропрограммой этой операции. Время, затрачиваемое микро-ЭВМ на выполнение одной микрооперации или микроприказа, называется машинным тактом, а на выполнение одной операции — машинным циклом.

Если устройство управления реализовано так, что каждой комбинации выходных сигналов УУ соответствует своя микрооперация, представляющая собой совокупность одновременно (в одном такте) действующих управляющих сигналов, и в каждом машинном такте выполняется только одна микрооперация, а вся совокупность микроопераций выполняется последовательно, то для кодирования выходных сигналов УУ (микрокоманд) используются коды на все сочетания ($N=2^n$, где n — число разрядов кода микрооперации или выходов УУ, а N — общее число микроопераций). Достоинством такого способа кодирования выходных сигналов УУ или микроопераций является необходимость в минимальном числе выходов (разрядов) УУ, а недостатком — большое время выполнения микропрограммы операции. Такие микропрограммы легче писать и модифицировать, так

как все микрооперации выполняются последовательно, но они требуют больших затрат машинного времени. Этот крайний способ кодирования иногда называют **максимальным** (по времени выполнения микропрограмм) или **вертикальным** [2-3].

Для сокращения времени выполнения микропрограмм операций принято совмещать во времени выполнения независимых микроопераций, которые могут выполняться параллельно в один и тот же такт. Такие микрооперации или микроприказы называются **совместимыми**. Так, например, возможно совмещать выполнение в одном такте таких двух независимых микроопераций, как передача КОП из регистра команд в дешифратор кода операции и посылка адреса операнда из того же регистра в регистр адреса ЗУПВ.

Для максимальной (предельной) совместимости различных микроопераций необходимо каждой микрооперации сопоставить свой выход УУ. При этом УУ будет иметь максимальное число выходов, равное числу микроопераций N . Такое кодирование позволяет одновременно (за один такт) выполнить столько совместимых микроопераций, сколько единиц будет в выходном коде УУ, и тем самым максимально сократить время выполнения микропрограмм операции, но одновременно с этим требует увеличения разрядности микрооперации. Этот крайний способ кодирования выходов УУ иногда называют **минимальным** (по времени выполнения микропрограмм) или **горизонтальным** [2-3].

Учитывая сказанное ранее, под **микрокомандой** понимают отдельное управляющее слово, выбираемое из ЗУ микрокоманд и представляющее собой совокупность совместимых микроприказов, и соответствующее обозначение этой совокупности [2-2]. В процессе выполнения микрокоманда превращается в микрооперации, причем микрокоманда в течение одного такта порождает одну микрооперацию или в течение микроцикла — несколько микроопераций. Под **микропрограммой** команды понимают совокупность последовательных микрокоманд, реализующих эту команду, причем каждая команда и задаваемая ею операция выполняются в течение одного командного цикла. Как правило, для выполнения некоторой операции, задаваемой командой, требуется от 3 до 10, а иногда до 50 микрокоманд [2-3].

Ранее были рассмотрены два крайних способа кодирования выходов УУ и соответствующих микрокоманд — максимальный и минимальный. Первый из этих способов обеспечивает максимальное время реализации микропрограмм и минимальную разрядность микрокоманд, а второй — минимальное время реализации микропрограмм, но одновременно максимальную разрядность микрокоманд. На практике чаще используют способ кодирования микрокоманд, находящийся между этими крайними способами. При этом разряды микрокоманд группируются в поля, внутри которых может использоваться как минимальное, так и максимальное кодирование. Сами поля микрокоманды могут быть связаны друг с другом или быть независимыми друг от друга. В последнем случае кодирование называется *прямым*. Если поля зависимы и содержимое одного меняет смысл другого, то такое кодирование микрокоманд называют *косвенным*. При этом одни и те же микрооперации в зависимости от состояния других полей могут интерпретироваться по-разному.

В современных МП и микро-ЭВМ используются следующие два способа выработки управляющих импульсов:

схемное или аппаратное управление выполнением операций (жесткая логика управления);

микропрограммное управление операциями (гибкая логика управления).

Правда, такое разделение на схемное и микропрограммное управление носит условный характер и не отражает внутреннюю структуру микропроцессоров. Однако оно полезно для оценки возможности доступа пользователя и программиста к хранилищам микропрограмм для изменения микропрограмм, системы команд или самих программ.

Схемное (аппаратное) управление операциями подразумевает УУ, состоящее из логических элементов и элементов памяти. Такие УУ имеют нерегулярную структуру, но обеспечивают высокое быстродействие. Схемное, или аппаратное, управление исторически первым появилось в МП и вычислительной технике вообще и до сих пор широко применяется, когда от УУ за счет его аппаратной реализации требуется высокое быстродействие. Схемное управление используется в большинстве однокристалльных МП, в том числе в таких широко распрост-

раненных МП, как 8008, 8080 фирмы Intel, М6800 фирмы Motorola.

Следует отметить, что как схемное (аппаратное) УУ, так и микропрограммное УУ в своей основе используют принцип микропрограммного управления. Различие между этими двумя типами УУ заключается в разной технической реализации микропрограммного принципа. В аппаратных, или схемных, УУ микропрограммы определяются заложенными в схему жесткими соединениями между логическими элементами, т. е. жесткими межэлементными связями в УУ, тогда как в микропрограммных УУ характер работы определяется информацией, заложенной в специальной памяти микропрограмм.

Микропрограммное УУ предусматривает хранение микропрограмм в специальном запоминающем устройстве. Информация, последовательно выбираемая из такого запоминающего устройства, формирует соответствующую последовательность микроопераций. Микропрограммное управление обеспечивает более высокую технологичность и находит в современных МП наиболее широкое применение. Микропрограммное УУ используется в ряде однокристалльных МП, в том числе в таких МП широкого назначения, как TLCS-12 и PACE. Но наиболее широкое применение они находят в многокристалльных МП третьего поколения, как, например, Intel 3000, АМІ 7300 и др.

Микропрограммирование, предложенное еще в 1952 г., нашло применение только после разработки надежных и дешевых ПЗУ, используемых в качестве памяти микропрограмм. Микропрограммирование позволяет одной микропрограммой командой заменять целую последовательность микрокоманд. Так, например, для выполнения операции деления пользователь задает одну микропрограммную команду «Деление» вместо длинной последовательности микрокоманд, записанных в ПЗУ. Из сказанного следует, что термины «Микрокоманда» и «Микропрограммная команда» хотя очень созвучные, но принципиально разные по содержанию.

Следует отметить, что сам принцип микропрограммного управления в своей основе прямо или косвенно реализуется во всех одно- и многокристалльных МП без исключения, так как во всех типах МП как со схемным, так и микропрограммным управлением команды внутри МП интерпретируются микропрограммами, зало-

женными в памяти микропрограмм или в жестких межэлементных связях.

Главное различие между этими двумя способами управления выполнением операций с точки зрения пользователя заключается в том, что при первом способе программист или пользователь имеет возможность самостоятельно и легко изменить содержание микропрограммы; а при втором — это изменение сложно и связано с созданием нового кристалла МП, т. е. при первом способе программирование является доступным (внешним) для пользователя (программиста), а при втором — недоступным (внутренним) и поэтому невозможно внести изменения в микропрограммы или в отдельные микрокоманды, не заменив весь кристалл МП.

В МП со схемным управлением используется внутреннее микропрограммирование, недоступное программисту и пользователю. При этом для хранения микропрограмм используются жесткие соединения (связи) между логическими элементами, однажды реализованные в том же кристалле МП и не допускающие замены микропрограмм без изменения схемы управления МП в целом.

С точки зрения пользователя УУ с внутренним микропрограммированием имеет жесткую (а не гибкую) логику. В этом случае в распоряжении пользователя имеются не микрокоманды, которые можно изменять и корректировать, а команды, которые при помощи жестких логических схем, реализованных в кристалле МП, развертываются в некоторую последовательность микрокоманд (микроприказов), реализующих соответствующие микрооперации.

Во всех многокристалльных МП с так называемым микропрограммным управлением используется внешнее, с точки зрения программиста и пользователя, микропрограммирование, доступное программисту и пользователю. В этом случае микропрограммы хранятся в специальном микропрограммном ЗУ с однократной записью (ПЗУ или ПЛМ) или в репрограммируемом ЗУ с многократной записью информации. При этом пользователь или проектировщик системы путем замены ПЗУ (ПЛМ) на новое или перепрограммированием может изменять содержание микрокоманд, микропрограмм и команд или перезагружать всю микропрограмму так, что новый список команд будет лучше отвечать специфике конкретного применения МП, или хорошо эмулировать на-

бор команд другой ЭВМ, для которой уже имеется богатое программное обеспечение.

Микропрограммное управление с перезагружаемыми микропрограммами позволяет осуществлять как эффективную эмуляцию системы команд другой машины, так и организацию рационального режима контроля и диагностики. Микропрограммное управление с возможностью перезагрузки микропрограмм перед началом работы используется и в ряде обычных (немикропроцессорных) ЭВМ третьего поколения. Так, например, в вычислительной машине ЕС-1035, в которой не используются микропроцессоры, применяется перезагружаемая память микропрограмм. Перед началом работы необходимые микропрограммы переписываются с внешнего пультавого магнитного накопителя во внутреннюю память микропрограмм, что позволяет машине ЕС-1035 на микропрограммном уровне эмулировать команды других ЭВМ, например «Минск-32» и эффективно реализовать уже накопленные программы для «Минск-32».

По-видимому, с серийным освоением дешевой полупроводниковой перезагружаемой памяти микропрограмм станет технико-экономически целесообразным создание ЭВМ с динамической, изменяемой системой команд.

2-2. СХЕМНОЕ (АППАРАТНОЕ) УСТРОЙСТВО УПРАВЛЕНИЯ ВЫПОЛНЕНИЕМ ОПЕРАЦИИ

Как было сказано ранее, работа схемных УУ с жесткой логикой определяется характером жестких соединений (связи) между логическими элементами управления.

Схемное управление выполнением арифметических, логических и пересылочных операций по сравнению с микропрограммным обеспечивает более высокое быстродействие микропроцессора и микро-ЭВМ, но меньшую гибкость из-за того, что система команд фиксирована и не допускает изменения и встраивания отдельных команд. Кроме того, схемное управление не всегда регулярно и труднее поддается контрольно-диагностическим процедурам.

Принципиально схемное управление выполнением операций (арифметических, логических, пересылочных или управления) может быть трех видов:

- центральное;
- индивидуальное;
- смешанное.

Когда для управления выполнением всех операций (арифметических, логических, пересылочных или операций управления) МП используется один центральный (общий) датчик управляющих сигналов, то такое управление выполнением операций МП называют центральным (рис. 2-1). Центральное управление требует минимальных аппаратных затрат и отличается простотой и экономичностью. Однако главным недостатком

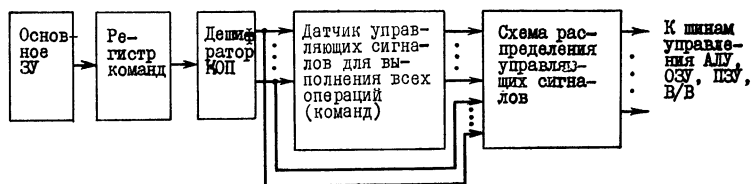


Рис. 2-1. Структурная схема центрального управления операциями.

сильно ограничивающим применение центрального управления, является низкое быстродействие вследствие неполного использования машинного времени. Это обусловлено тем, что единственный центральный датчик управляющих сигналов должен обеспечивать синхронную работу всех блоков машины и давать для всех операций постоянное количество тактов и, следовательно, длительность цикла. При этом длительность цикла машины определяется временем исполнения самой длинной операции, например деления с плавающей запятой. Однако известно, что основная часть операций более короткая, чем деление, и может выполняться за время, значительно меньшее длительности цикла, определяемой операцией деления. Вследствие этого большая часть цикла машина простаивает и снижается ее быстродействие [2-1].

Индивидуальное схемное управление выполнением операций обеспечивает индивидуальное управление выполнением каждой операции с помощью самостоятельного датчика управляющих сигналов (рис. 2-2). В этом случае количество датчиков управляющих сигналов равно общему количеству операций, предусмотренных системой команд машины.

Индивидуальное управление операциями осуществляется следующим образом. После получения новой команды регистром команд дешифратор КОП вырабаты-

вает соответствующий этому коду сигнал на одном из своих выходов. Этот сигнал по соответствующей шине поступает на логический элемент И и запускает требуемый датчик управляющих сигналов. Датчик вырабатывает некоторую серию сигналов, соответствующих конкретной операции, и реализует один цикл работы машины. Только по окончании этого цикла в работу включается следующий датчик управляющих сигналов через логические элементы ИЛИ и И.

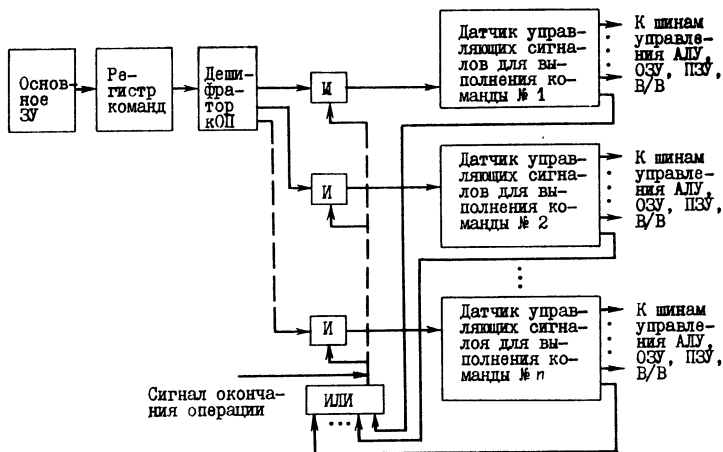


Рис. 2-2. Структурная схема индивидуального управления операциями.

Индивидуальная схема управления выполнением операций обеспечивает асинхронный режим работы машины и переменную длительность цикла выполнения команд (операций). При этом новый цикл начинается только после окончания предыдущей операции. За счет устранения паузы между операциями индивидуальная схема управления обеспечивает наибольшее быстродействие ЭВМ, но одновременно схема УУ усложняется, так как на реализацию множества датчиков управляющих сигналов требуются значительные аппаратные затраты.

Смешанное схемное управление выполнением операций сочетает преимущества центрального и индивидуального управления и обеспечивает достаточно высокое быстродействие работы машины при допустимых аппа-

ратных затратах. Этот способ управления наиболее распространен в современных ЭВМ третьего поколения и обеспечивает синхронно-асинхронный режим их работы [2-1].

При смешанном методе управления выполнением операций все предусмотренные в машине операции разбиваются на несколько групп по признаку их сложности и продолжительности выполнения. Все простейшие операции объединяются в одну группу, и их исполнение

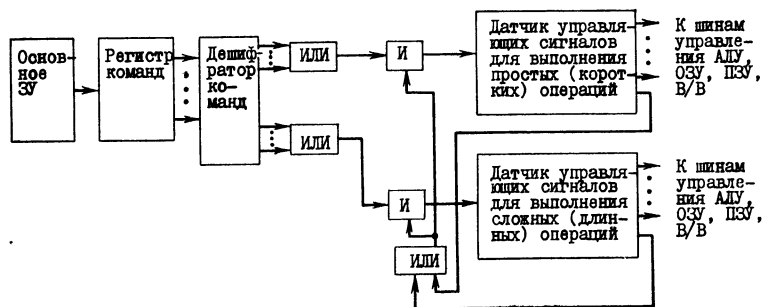


Рис. 2-3. Структурная схема смешанного управления выполнением операций.

в синхронном режиме обеспечивается одним датчиком управляющих сигналов. Наиболее сложные операции, какими являются, например, деление, умножение, объединяются в другую группу и выполняются в асинхронном режиме (рис. 2-3), так как длительность их выполнения зависит от численного значения и разрядности операндов.

2-3. МИКРОПРОГРАММНОЕ УСТРОЙСТВО УПРАВЛЕНИЯ ВЫПОЛНЕНИЕМ ОПЕРАЦИЙ

Как было отмечено ранее, под микропрограммным устройством управления понимают такое УУ, в котором микропрограммы хранятся в специальном ЗУ микропрограмм и микрооперации формируются по микрокомандам в соответствии с выбранной из ЗУ микропрограмм информацией. Микропрограммные УУ иногда называют УУ с программируемой (а не жесткой) логикой или УУ с управляющей памятью.

Микропрограммное управление находит все более широкое применение в современных одно- и много-

кристалльных (секционированных) микропроцессорах и основано на последовательном выполнении микроопераций по микрокомандам, считываемым из ПЗУ, ПЛМ или реже из ОЗУ. Каждая машинная команда состоит из некоторой совокупности микрокоманд, кодированных некоторым способом.

При относительно простом, минимальном (горизонтальном) способе кодирования микрокоманд используются одинарные коды и каждая микрокоманда записывается в виде одной многоразрядной строки ПЗУ или ОЗУ микропрограмм, причем каждому разряду микрокоманды однозначно соответствует номер той управляющей шины, на которую подается управляющий импульс для выполнения микрооперации. Единицы располагаются в разрядах, соответствующих микрооперациям, которые надо выполнить [2-1]. Число единиц в одной микрокоманде равно числу микроопераций, которые параллельно в одном и том же такте выполняются этой микрокомандой. В современных МП с микропрограммным управлением, как правило, нет стандартного соответствия между названием микроопераций и номером разряда микрокоманды. Однако в ряде случаев принято следующее соответствие между номером (названием) микрооперации и номером разряда микрокоманды:

№ 1 — гашение сумматора;

№ 2 — гашение входного регистра АЛУ;

№ 3 — перепись числа из выходного регистра ОЗУ на входной регистр АЛУ;

№ 4 — перепись числа из выходного регистра ОЗУ в сумматор;

№ 5 — изменение кода числа в сумматоре на обратный;

№ 6 — сдвиг числа в сумматоре на один разряд вправо;

№ 7 — сложение кодов чисел, находящихся в сумматоре и входном регистре АЛУ, и т. д.

Тогда микрокоманда 01000000 означает, что в данном такте выполняется микрооперация № 2, т. е. гашение входного регистра АЛУ, а микрокоманда 101000 означает, что параллельно выполняются микрооперации № 1 и 3 в одном и том же такте.

На рис. 2-4 приведена типовая структурная схема микропрограммного УУ (МУУ). Она функционирует следующим образом. Команда, выбранная из основного ЗУ,

засылается на регистр команд (РгК). Из этого регистра код операции через блок микропрограммного управления (БМУ) или логический преобразователь адреса микрокоманды (ЛПАМ) передается в регистр адреса микрокоманды (РгАМ) для адресации начальной (первой) микрокоманды в микропрограмме данной операции. Выбранная из ЗУ микропрограмм микрокоманда своей операционной частью через регистр микрокоманды (РгМ) поступает к шинам управления АЛУ, ОЗУ, ПЗУ, В/В, а ее адресная часть засылается в регистр адреса последующей микрокоманды (РгАМП). Из РгАМП адрес следующей микрокоманды через БМУ (ЛПАМ) засылается в РгАМ. Модификация адреса на РгАМ может осуществляться посредством сигналов логических условий. По новому адресу, имеющемуся в РгАМ, считывается очередная микрокоманда и процесс циклически повторяется до окончания текущей микропрограммы. После окончания этой микропрограммы осуществляется переход к другой микропрограмме, которая осуществляет выборку из основного ЗУ новой команды и размещение ее в регистре команд. Затем аналогичным образом при помощи микропрограммного УУ реализуется микропрограмма, соответствующая этой новой команде.

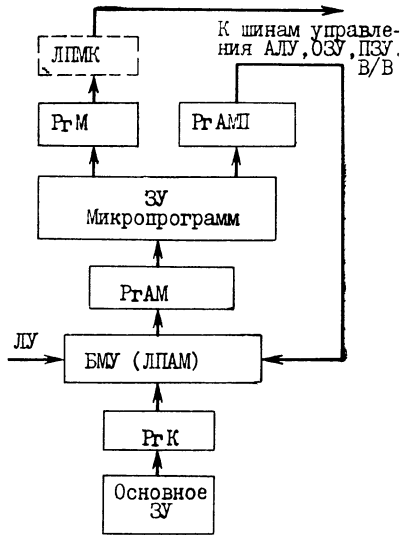


Рис. 2-4. Типовая структурная схема МУУ.

В простейшем случае, когда формат команды неизменный, КОП команды (его численное значение) непосредственно определяет адрес микропрограммы (первой микрокоманды в этой микропрограмме) в ЗУ микропрограмм. Для более сложных случаев, когда имеются команды с переменным форматом, КОП непосредственно не указывает адрес микропрограммы. В этом случае

КОП при помощи БМУ или ЛПА трансформируется в удобный адрес. Такая сложная адресация реализована, например, в МП 7200 фирмы АМІ.

На быстрдействие МУУ и МП в целом оказывает заметное влияние выбранный метод формирования адресов микрокоманд. С точки зрения порядка следования микрокоманд различают МУУ с естественным порядком следования микрокоманд, когда адрес следующей микрокоманды отличается от адреса текущей микрокоманды на единицу и определяется счетчиком номера микрокоманды. В этом случае для изменения естественного порядка следования микрокоманд используются микрокоманды условного и безусловного перехода. Другой способ формирования адреса микрокоманд реализует МУУ с произвольным порядком следования микрокоманд, при котором адрес или информация об адресе очередной микрокоманды задается в текущей микрокоманде, а изменение адреса следующей микрокоманды определяется логическими условиями (ЛУ), поступающими на БМУ (ЛПАМ).

Упрощенная структурная схема МУУ с произвольным порядком следования микрокоманд и 512-адресным ПЗУ микропрограмм приведена на рис. 2-5.

Как видно из рисунка, в МП n -разрядная микрокоманда, выбираемая из ПЗУ микропрограмм, разбивается на 5—6 групп (частей), каждая из которых содержит некоторое число разрядов. На рис. 2-5 показано наиболее типовое разбиение.

Первые семь разрядов ($F_0—F_6$) микрокоманды (1 группа) образуют код микрооперации и после дешифрации служат для управления микрооперациями или микроприказами в РАЛУ.

Следующие четыре разряда служат для управления логической схемой признаков в БМУ.

Третья семиразрядная группа образует код адреса очередной микрокоманды, т. е. код перехода к следующему адресу микрокоманды. Обычно любая микрокоманда содержит информацию о следующем адресе микропрограммы в БМУ.

Четвертая одноразрядная группа выдает код маски в центральный процессор (ЦП).

Следующие n разрядов управляют режимом синхронизации ЦП, и последние l разрядов образуют код для выполнения специальных функций типа управления пе-

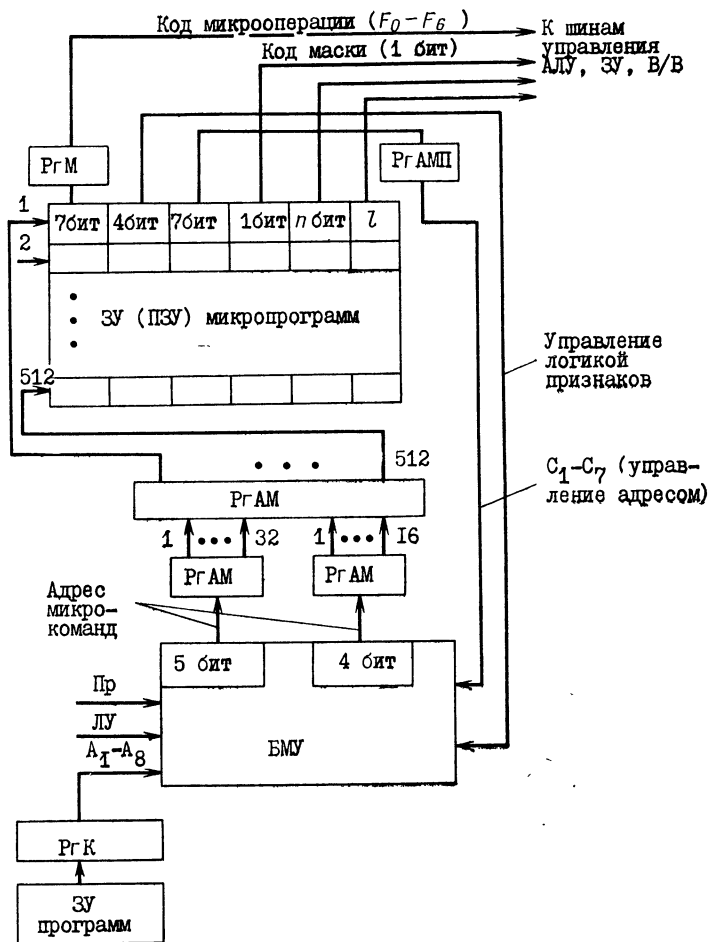


Рис. 2-5. Упрощенная структурная схема МУУ с произвольным порядком следования микрокоманд и 512-адресным ПЗУ микропрограмм.

реходами по программе, управления внешней памятью и др.

Память микрокоманд легко реализуется путем параллельного включения стандартных ПЗУ (ППЗУ) с общими адресными шинами. В отличие от обычной памяти микрокоманд, где микрокоманды располагаются в линейной последовательности, часто организуется

двухкоординатная система адресации памяти микрокоманд. Двухкоординатная адресация микрокоманд упрощает условные и безусловные переходы к любому другому адресу микрокоманд. Сама матрица микрокоманд в большинстве случаев содержит 512 адресов (16 столбцов и 32 строки). Поэтому адрес каждой микрокоманды задается 4-разрядным кодом адреса столбца и 5-разрядным кодом адреса строки в двумерной прямоугольной матрице адресов (см. рис. 2-5).

Блок микропрограммного управления или, как иногда его называют, микропрограммный датчик в основном предназначен для преобразования кода, поступающего из внешней памяти через регистр команд (РгК), в последовательность микрокоманд путем передачи в ЗУ микропрограмм серии адресов, по которым расположены соответствующие микрокоманды. Принцип микропрограммного управления предполагает, что при каждом шаге перехода от предыдущей к следующей микрокоманде в БМУ необходимо анализировать не только адрес текущей микрокоманды и код исходной команды, но и систему признаков, генерируемых МП при воздействии на него каждой очередной микрооперации, а также код выбора следующего адреса в БМУ, содержащегося в специальном поле каждой микрокоманды. Адрес следующей микрокоманды в микропрограмме формируется в БМУ и зависит от старших разрядов кода команды ($A_1—A_8$), кода текущего адреса микрокоманды ($B_1—B_{10}$), кода управления переходом к следующему адресу ($C_1—C_7$) и кода регистра признаков (Пр). Эти задачи решаются специальной, имеющейся в БМУ комбинационной схемой определения следующего адреса микропрограммы, позволяющего за один микротакт осуществить переход к одному из адресов ЗУ микропрограмм.

По сравнению со схемным микропрограммное управление обеспечивает несколько меньшее быстродействие МП и микро-ЭВМ из-за необходимости многократного обращения к ЗУ микропрограмм для выбора требуемой последовательности совокупности микрокоманд. Поэтому для уменьшения затрат времени необходимо использовать ЗУ микропрограмм с малым временем считывания.

Как следует из ранее изложенного, существенным преимуществом микропрограммного управления по сравнению со схемным является его гибкость и технологич-

ность. В самом деле, при микропрограммном управлении для изменения количества и состава микрокоманд и команд достаточно изменить содержание информации в ЗУ микрокоманд (микропрограмм) или ввести новые микрокоманды и команды. Любые изменения в кодировании информации в ЗУ микропрограмм значительно проще, чем в схемном устройстве.

Важным фактором, способствующим широкому распространению микропрограммного способа управления, является то, что он позволяет не только разработчику, но и пользователю (что очень важно) изменять функционирование устройства, расширять систему команд, встраивать требуемые микропрограммы и создавать такую систему команд, которая лучше будет ориентирована на специфику конкретного применения или лучше будет эмулировать набор команд другой ЭВМ, для которой имеется развитое программное обеспечение. Кроме того, управляющая память (ПЗУ) микропрограммного УУ, представляющая собой активную или пассивную память, обладает большой регулярностью и поэтому более технологична при изготовлении в виде БИС и требует более простых контрольно-диагностических процедур.

Однако следует отметить, что те потенциальные преимущества, которые дают разработчику и особенно потребителю способы микропрограммного управления не всегда используются вследствие того, что изменения в микропрограммах и системе команд связаны, как правило, с изготовлением новой микропрограммной памяти (ПЗУ или ПЛМ), что требует значительных затрат времени и средств и не всегда устраивает потребителя. В связи с этим часто используется стандартная система команд, микропрограммы которой разработаны изготовителем МП и хранятся в ПЗУ или в ПЛМ, допускающих однократную запись информации. Для более эффективного использования потенциальных возможностей микропрограммного принципа управления МП и реализации управляющей памяти микропрограмм необходимо использовать перезагружаемые полупостоянные ЗУ или ОЗУ, допускающие многократную запись информации и обеспечивающие более простую, чем ПЗУ и ПЛМ, перезапись информации.

На выбор принципа управления МП (микропрограммного или схемного) большее влияние оказывала техноло-

гия изготовления МП, чем требования пользователя по обеспечению гибкости и удобства. Так, с отдельными этапами развития степени интеграции и технологии изготовления МП предпочтение отдавалось то микропрограммному способу управления, то схемному управлению по жесткой логике. Так как микропрограммный способ управления позволяет более просто и естественно разбивать МП на отдельные законченные функциональные регулярные схемы, каждая из которых эффективно может реализоваться на отдельном кристалле, то многокристалльные МП в своей основе (за редким исключением) используют микропрограммный принцип. Поэтому на первом этапе развития технологии изготовления МП, когда не удавалось реализовать МП с необходимыми параметрами на одном кристалле, предпочтение отдавалось микропрограммному принципу управления.

Дальнейшее повышение уровня интеграции БИС и развитие МОП-технологии изготовления МП позволило размещать на одном кристалле МП с 8-разрядными словами (например, МП 8080 или М6800).

Возможность реализовать МП по МОП-технологии на одном кристалле оказалась столь соблазнительной, что множество фирм в своих новых разработках перорентировались на однокристалльный вариант МП предпочтительно со схемным управлением. Поэтому в этот период развития МП микропрограммный принцип управления потерял свою популярность. Однако дальнейшее развитие логической структуры МП и поиск методов повышения их быстродействия и наращивания разрядности привели к созданию быстродействующих МП на основе биполярной технологии.

Относительно низкая степень интеграции биполярных БИС и, следовательно, многокристалльное построение биполярных МП опять сделали целесообразным применение микропрограммного принципа управления. Можно предположить, что оба принципа управления будут развиваться и использоваться в современных и будущих МП. Однако в дальнейшем способ микропрограммного управления будет иметь предпочтение и будет закладываться практически во всех многокристалльных и во многих однокристалльных МП и микро-ЭВМ, изготавливаемых по биполярной, МОП и другой технологии. При этом снижение быстродействия, возникающее за счет

применения способа микропрограммирования, будет компенсироваться повышением быстродействия биполярных и МОП интегральных схем.

В настоящее время для реализации микропрограммного способа управления выполнением операций МП, микроконтроллеров и микро-ЭВМ в качестве управляющей пассивной памяти микропрограмм, как правило, используются ПЗУ или ПЛМ с однократной записью информации и реже перепрограммируемое (с многократной записью информации) ПЗУ или ОЗУ.

Программируемые логические матрицы представляют собой некоторую разновидность (новый вид) ПЗУ и предназначены для хранения и дешифрации микропрограмм. Аналогично с обычным ПЗУ они составляют матрицу точек пересечения, организованную так, что если в обычном ПЗУ все комбинации входных сигналов вызывают появление выходных сигналов, то в ПЛМ некоторые входные комбинации сигналов не образуют выходной сигнал или оказываются неразличимыми по выходным сигналам.

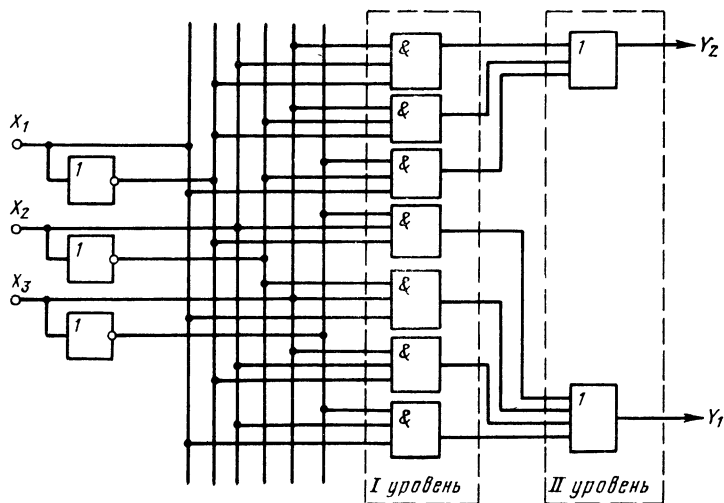


Рис. 2-6. Двухуровневая комбинационная схема, реализующая логические функции, представленные в совершенной ДНФ,

$$Y_1 = \bar{X}_1 \bar{X}_2 \bar{X}_3 + \bar{X}_1 X_2 X_2 + X_1 \bar{X}_2 \bar{X}_3 + \bar{X}_1 X_2 \bar{X}_3; \quad Y_2 = X_1 \bar{X}_2 \bar{X}_3 + \bar{X}_1 \bar{X}_2 X_3 + \bar{X}_1 X_2 X_3.$$

Программируемая логическая матрица обладает рядом преимуществ перед ПЗУ, наиболее важными из которых являются:

1) реализация на одном кристалле БИС ПЛМ микропрограммной памяти и местного управления вместо двух типов БИС (ПЗУ и БМУ). Правда, при достигнутом уровне технологии не всегда удается создать УУ типа ПЛМ на одном кристалле, а наличие нескольких

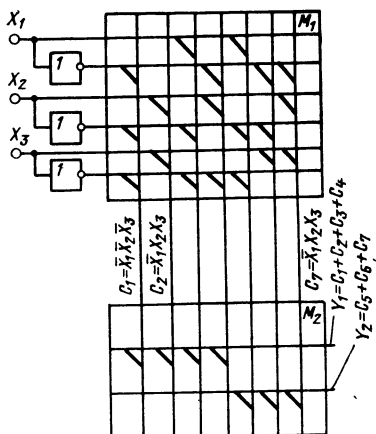


Рис. 2-7. Реализация логических функций $Y_1 = \bar{X}_1\bar{X}_2\bar{X}_3 + \bar{X}_1X_2X_3 + X_1\bar{X}_2\bar{X}_3 + \bar{X}_1X_2X_3$; $Y_2 = X_1\bar{X}_2\bar{X}_3 + \bar{X}_1\bar{X}_2X_3 + \bar{X}_1X_2X_3$ при помощи матриц M_1 и M_2 .

однотипных БИС ПЛМ требует наличия в каждой ПЛМ своего управления и, следовательно, дублирования местных схем управления, что уменьшает емкость самой управляющей памяти;

2) возможность реализации вместо полного дешифратора с n -разрядным адресом и 2^n выходами (как это имеем в стандартном ПЗУ) неполного дешифратора, имеющего необходимое количество выходов (меньше 2^n), определяемое объемом микропрограмм, что сокращает число требуемых компонентов в БИС;

3) быстрая и простая реализация условных переходов в микропрограммах.

Возможность введения в адрес условий и КОП команд повышает быстродействие МП при реализации ветвлений и дешифрации команд. Иногда ПЛМ находят применение в качестве дешифратора команд, с помощью которого определяется адрес соответствующей микропрограммы в стандартном ПЗУ. Программируемая логическая матрица представляет собой матричную (регулярную) комбинационную схему, реализующую системы булевых функций при помощи матриц M_1 и M_2 .

Известно, что любую булеву функцию можно представить в ДНФ, которой соответствует двухуровневая

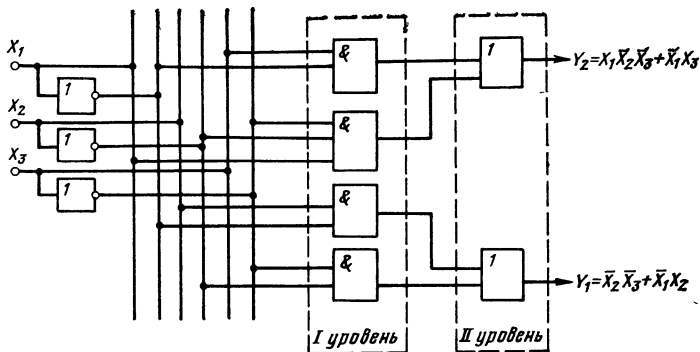


Рис. 2-8. Двухуровневая комбинационная схема, реализующая логические функции в ДНФ, полученная после минимизации совершенной ДНФ, представленной на рис. 2-6.

комбинационная схема (рис. 2-6). На первом уровне при помощи конъюнкторов (элементов И) реализуются конъюнкции от входных переменных, а на втором уровне при помощи дизъюнкторов (элементов ИЛИ) реализуются дизъюнкции от (полученных на первом уровне) конъюнктивных членов.

Реализация уровней комбинационной схемы может быть осуществлена при помощи логических матриц M_1 и M_2 , соответственно содержащие логические элементы И и ИЛИ (рис. 2-7). Для упрощения реализации булевых функций при помощи ПЛМ совершенные ДНФ булевых функций предварительно минимизируются, благодаря чему, как правило, всегда сокращается количество конъюнкций и их размерность (количество символов конъюнкции). Такая минимизация систем булевых функций, представленных в ДНФ, приводит к замене полных конъюнкций сокращенными (импликантами) и уменьшению количества импликант по сравнению с

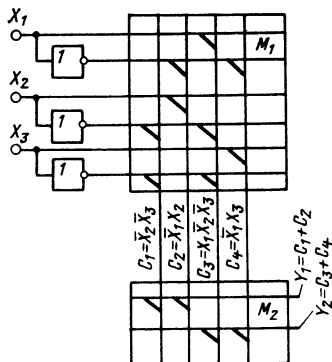


Рис. 2-9. Программируемая логическая матрица, реализующая логические функции, представленные в ДНФ после минимизации совершенной ДНФ, представленной на рис. 2-7.

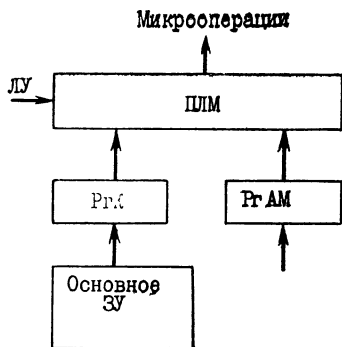


Рис. 2-10. Схема использования ПЛМ в качестве МУУ.

в процессе изготовления ПЛМ задаются маской или рисунком металлизированных соединений матриц M_1 и M_2 (рис. 2-9).

Программируемая логическая матрица находит различные применения в МУУ:

- в качестве ЛПАМ;
- в качестве ЗУ микропрограмм;
- в качестве ЛПМК;

когда одна ПЛМ выполняет все функции микропрограммного УУ, т. е. выполняет функции всех указанных ранее узлов (ЛПАМ, ЛПМК и ЗУ микропрограмм) (рис. 2-10).

На рис. 2-10 код операции, поступающий с РгК на ПЛМ, адресует первую микрокоманду соответствующей микропрограмме. Однако адрес этой микрокоманды не равен численному значению кода операции. Передача всех функций МУУ одной ПЛМ повышает быстродействие и надежность, однако при этом требуется высокий уровень интеграции и большое число внешних выходов. Поэтому с целью упрощения ПЛМ осуществляют разбиение ПЛМ на несколько взаимосвязанных частей, каждая из которых обслуживает различные узлы МП (АЛУ, Рг, интерфейс и т. п.).

Когда ПЛМ используется в качестве ЗУ микропрограмм, сокращается необходимая емкость памяти микропрограмм и упрощается адресация микрокоманд. Программируемая логическая матрица позволяет программировать адреса микрокоманд выборочно, тогда как

количеством полных конъюнкций (рис. 2-8).

Программируемая логическая матрица выполняется путем соединения матриц M_1 и M_2 , из которых M_1 реализует импликанты C_1, C_2, \dots, C_k входных переменных X_1, X_2, \dots, X_n , а M_2 реализует дизъюнкцию импликант C_1, \dots, C_k (рис. 2-9). Точки соединения шин внутри матрицы определяются конкретной минимизированной системой булевых функций, представленных в ДНФ, и

в ПЗУ всегда программируются все 2^n адреса микрокоманд. Программируемая логическая матрица позволяет вводить в адрес искомого слова (микрокоманды) безразличные разряды, обозначаемые знаком \emptyset . Так, например, если для адресации одного слова используется запись $0\emptyset\emptyset 1$, то это означает, что она заменяет следующую совокупность адресов: 0001, 0101, 0011, 0111, или, наоборот, если один и тот же адрес имеют несколько слов (например, 10011 и 01001), то при вводе этого адреса в ПЛМ на выходе появится слово, представляющее собой логическое ИЛИ от всех адресованных слов (11011).

Все это упрощает программирование по сравнению со стандартным ПЗУ. Так, наличие безразличных разрядов в адресе слова ПЛМ позволяет организовывать повторное выполнение микрокоманды, т. е. заменять микропрограммные циклы одиночными микрокомандами [2-3].

При микропрограммном управлении МП для реализации управляющей памяти микропрограмм и программ разработчик может выбирать один из следующих видов ЗУ:

1. Постоянное запоминающее устройство, однократно программируемое при помощи фотошаблонов в процессе изготовления. Недостатком такого ПЗУ является то, что изготовление фотошаблонов стоит дорого и время выполнения заказа достаточно велико. Применение такого типа ПЗУ целесообразно, когда все программы обработаны до конца и в них отсутствуют ошибки и имеется потребность в значительном количестве таких ПЗУ.

2. Постоянные запоминающие устройства, однократно программируемые при помощи плавких перемычек. Такие ПЗУ в отличие от предыдущих после изготовления получают однотипными и имеют одинаковые плавкие перемычки. Программирование осуществляется после их изготовления путем пережигания соответствующих плавких перемычек. Применение такого типа ПЗУ целесообразно тогда, когда разработчик микропрограмм и программ в достаточной степени их отработал, в них отсутствуют ошибки и не требуется последующая корректировка. Наличие ошибок и корректировка программ, при которой необходимо восстановление какой-либо плавкой перемычки, требуют полной замены памяти.

Однако в отличие от предыдущего ПЗУ для изменения записанных в них программ и микропрограмм здесь не требуется столь значительных затрат, так как отпадает необходимость в изготовлении для этого новых фотошаблонов. Поэтому при корректировке программ осуществляется замена микросхемы памяти и пережигание соответствующих плавких перемычек.

Перепрограммируемые К-МОП ЗУ с произвольной выборкой (ЗУПВ) подпитываются малогабаритными батареями для сохранения информации при отключении основного источника питания. Такие ЗУ, как и любые ЗУПВ, легко и оперативно перепрограммируются. Однако К-МОП ЗУПВ имеют меньший уровень интеграции и стоят дороже, чем два предыдущих типа ПЗУ.

3. Перепрограммируемые ПЗУ (ППЗУ) со стиранием информации ультрафиолетовым светом. Эти ППЗУ достаточно проверены и нашли широкое распространение. Однако недостатком такого типа ППЗУ является то, что для стирания информации ППЗУ каждый раз надо снимать с печатной платы, корпус схемы должен иметь прозрачную крышку, а также необходимо иметь отдельный громоздкий источник ультрафиолетового света и, наконец, время полного стирания информации велико (10—30 мин).

4. Перепрограммируемые ПЗУ с электрическим стиранием информации (электрически стираемые ПЗУ с перезаписью, или электрически стираемые ППЗУ) выполняются в виде приборов со структурой металл—нитрид—окисел—полупроводник (МНОП) или лавинно-инжекционных МОП-приборов с плавающими затворами (ЛИПЗ/МОП). Такие ППЗУ пока имеют максимальную информационную емкость 8 Кбит. Их перепрограммирование может осуществляться многократно электрическими сигналами намного быстрее, чем в ППЗУ со стиранием ультрафиолетовым светом [2-4].

Из этих двух типов электрически стираемых ППЗУ предпочтение следует отдать ЛИПЗ/МОП-приборам, так как они имеют в 2 раза меньшее время выборки (1 вместо 2 мкс) и более надежно сохраняют записанную информацию [2-4].

КОГДА И КАК ЦЕЛЕСООБРАЗНО ИСПОЛЬЗОВАТЬ МИКРОПРОЦЕССОРЫ

Иногда у пользователей микропроцессорных систем возникают вопросы такого рода: если МП является универсальным и может использоваться для решения любых логических и вычислительных задач, то почему же в мире разработано более 200 различных типов МП и еще находятся в разработке несколько десятков типов? Ответ на этот вопрос может быть дан такой: МП по сравнению с непрограммируемой БИС обладает более широкими функциональными возможностями, но не настолько значительными, чтобы покрыть все или даже большинство областей применения МП для реализации логических и вычислительных функций. Каждая конкретная область применения МП предъявляет специфические требования к их логическим и вычислительным возможностям, гибкости, быстродействию, стоимости, надежности и другим характеристикам. Это обусловило увеличение количества разработок различных типов МП и создание наряду с универсальными специализированных МП, наиболее эффективно удовлетворяющих конкретным применениям.

Микропроцессоры используются для построения микро-ЭВМ, программируемых микроконтроллеров, логических устройств и других микропроцессорных систем контроля и управления. Следует учесть, что во всех случаях МП используются не как универсальные, а как специализированные системы для решения одной конкретной задачи или некоторого небольшого круга задач. При этом специализация обычно осуществляется записью соответствующей программы работы в постоянное или полупостоянное ЗУ, что обеспечивает микропроцессорным системам большое преимущество по сравнению с непрограммируемой БИС.

Микропроцессор программным путем может реализовать любые логические функции, что позволяет использовать его вместо традиционных логических устройств с жесткой или полужесткой логикой. Однако микропроцессорное логическое устройство, обладая значительно большей гибкостью, одновременно обеспечивает меньшее быстродействие, так как программная реализация логики более медленная, чем аппаратная.

Выбор между традиционной и микропроцессорной реализациями логических устройств должен в каждом конкретном случае осуществляться с учетом многих факторов, определяющих данное применение. Однако для приблизительной оценки предпочтительности той или другой реализации логического устройства может быть принят следующий критерий: если реализуемые устройством логические функции относительно простые, т. е. имеют небольшое число входных, выходных переменных и внутренних состояний, то экономичнее традиционная аппаратная реализация с фиксированной логикой. При отсутствии частой модификации системы сложные логические функции, так же как и простые, целесообразно реализовать традиционным способом. Если имеются сложные логические функции и требуется функциональная гибкость или модификация системы, то целесообразнее микропроцессорная реализация логических устройств, если при этом обеспечится и требуемое быстродействие. Таким образом, микропроцессорная реализация логических устройств предпочтительнее для логических функций средней и повышенной сложности при достаточном быстродействии и возможности модификации системы [3-1].

В логических устройствах могут применяться практически любые универсальные МП, выпускаемые в настоящее время. Однако опыт использования МП показал, что для многих задач управления более выгодны простейшие МП. Поэтому в последнее время появились новые специальные недорогие МП, предназначенные специально для построения логических и управляющих устройств. К ним относятся, например, следующие семейства: 9002 фирмы Electronic Arrays, 9209 фирмы AMI, 6504 фирмы MOS Technology, МП Scamp фирмы National Semiconductor и др. [3-2].

Часто приходится обосновывать выбор между микро-, мини-ЭВМ и специализированным вычислителем с фиксированной программой. Для этого необходимо изучить конкретные задачи, решаемые ЭВМ, условия их применения и сравнить их по многим параметрам. Однако для упрощения задачи и обеспечения только лишь общей ориентации потребителя из множества параметров оставляют только два: вычислительную сложность решаемой задачи и предполагаемый объем производства данного типа ЭВМ. Грубо можно считать, что если при помощи

ЭВМ необходимо решать такие задачи, которые требуют широких вычислительных возможностей, а необходимый объем производства таких ЭВМ невелик, то целесообразно использовать стандартные мини-ЭВМ. Наоборот, при не очень сложных и неуниверсальных задачах, но при большом объеме производства таких средств предпочтение следует отдавать специализированным мини- или микро-ЭВМ или другим вычислительным устройствам, структура, аппаратура и программы которых оптимизированы для данного применения. В промежутке между этими двумя крайними случаями, когда предполагается решать задачи умеренной сложности и ожидаемый объем производства средней величины, предпочтение следует отдавать универсальным микро-ЭВМ и микроконтроллерам.

Для эффективного применения МП в различных электронных системах необходимо правильно и всесторонне использовать их возможности. Некоторые рекомендации по рациональному использованию МП могут оказаться полезными для ориентации разработчиков микропроцессорных систем, не имеющих еще опыта по применению микропроцессоров. Эти рекомендации заключаются в следующем [3-3].

1. Универсальный МП по своей природе не является хорошим вычислителем. Он не совсем приспособлен для выполнения сложных и интенсивных арифметических вычислений. Поэтому для таких применений целесообразно к МП дополнительно подключать специальную микросхему арифметического вычислителя или калькулятора.

2. Программирование МП упрощается, если избегать прерывания подпрограмм. Поэтому программы должны строиться таким образом, чтобы МП не приступал к следующему заданию до тех пор, пока он не закончит предыдущее.

3. Для упрощения отладки программ МП их следует разбивать по возможности на модули меньшего размера. Модульное представление программы существенно сокращает время отладки программ.

4. Для отладки написанной программы ее вначале следует загрузить в оперативную память (ОЗУ) системы. Отлаженную в ОЗУ программу нужно затем перенести не в ПЗУ, однократно программируемое при помощи фотошаблона, а в ППЗУ и в течение некоторого времени

проверять в реальных условиях работы. Обнаруженные в программе ошибки должны быть устранены, и только после этого окончательно отлаженную программу можно перенести в однократно программируемые с помощью фотошаблонов или плавких перемычек ПЗУ или ПЛМ [3-3].

5. Ряд функций в микропроцессорных системах должен быть возложен на специализированные схемы, которые эти функции реализуют более экономно и эффективно, чем сам МП. Например, для преобразования сигналов номеронабирателя в формат, пригодный для МП, целесообразно использовать тональный дешифратор [3-3]. Если эти функции возложить на МП, то в процессе набора номера, продолжительность набора которого зависит от абонента, МП будет простаивать и не в состоянии выполнять другие длинные подпрограммы.

6. Если разделить пути передачи информации между МП и остальными частями системы, то подключение периферийных устройств упрощается.

ГЛАВА ЧЕТВЕРТАЯ

УНИВЕРСАЛЬНЫЕ МИКРОПРОЦЕССОРЫ И МИКРОПРОЦЕССОРНЫЕ НАБОРЫ БИС ОБЩЕГО НАЗНАЧЕНИЯ

В настоящее время за рубежом и в СССР разработано и выпускается более 200 различных типов универсальных и специализированных МП. Их описание заняло бы много места и не имело бы большого смысла. Поэтому рассмотрим архитектуру и параметры только некоторых наиболее популярных МП и на их примере покажем разнообразие архитектурных решений, особенности характеристик и возможности применения.

Далее приводится краткое описание структуры, архитектуры, функциональных возможностей и основных характеристик нескольких наиболее популярных МП и микропроцессорных наборов БИС (семейства 8080 фирмы Intel, М6800 фирмы Motorola, F8 фирмы Fairchild, 3000 фирмы Intel). Приводятся состав микропроцессорных наборов БИС и примеры построения микропроцессорных систем на их базе.

4-1. МИКРОПРОЦЕССОР I8080 И МИКРОПРОЦЕССОРНЫЙ НАБОР БИС ТИПА MCS-80

Первый и наиболее популярный универсальный МП второго поколения типа 8080 фирмы Intel (США) серийно выпускается с 1974 г. и имеет общее (широкое) назначение.

Микропроцессор I8080 представляет собой параллельный 8-разрядный однокристалльный МП с фиксированной системой команд, содержит 5000 МОП-транзисторов в кристалле размером $4,2 \times 4,8$ мм и заключен в 40-выводной корпус. Этот микропроцессор изготавливается по *n*-канальной МОП-технологии и работает на тактовой частоте 2 МГц.

Микропроцессор I8080 содержит следующие функциональные узлы (рис. 4-1):

8-разрядный арифметическо-логический блок (АЛУ), выполняющий следующие операции: сложение, ИЛИ, И, НЕ-ИЛИ, равнозначность, правый или левый сдвиг, определение знака;

два 8-разрядных регистра временного запоминания РВ31 и РВ32, 8-разрядный накапливающий регистр (НР) с защелкой, 5-разрядный регистр флажков или регистр признаков (РП) для индикации условий нуля, знака четности, переполнения и десятичной арифметики;

блок десятичный корректор (ДК) для десятичной арифметики, облегчающий обработку двоично-десятичных чисел;

два (*Z* и *W*) 8-разрядных регистра для временного запоминания;

шесть (*B* и *C*, *D* и *E*, *L* и *M*) 8-разрядных регистров общего назначения (РОН). Эти шесть регистров, как и два предыдущих, используются индивидуально как 8-разрядные или парами как 16-разрядные при необходимости получения удвоенной точности;

16-разрядный счетчик команд и 16-разрядный регистр-указатель стека, которые позволяют непосредственно адресовать стековую память емкостью 64 Кбит, что обеспечивает пользователю нужное число уровней ветвления (вложения) подпрограмм, т. е. позволяет производить работу с подпрограммами и прерываниями любой глубины;

стек представляет собой магазинную память типа «последний пришел — первый вышел». Как было отмечено в § 1-4, указатель стека определяет ту ячейку памяти,

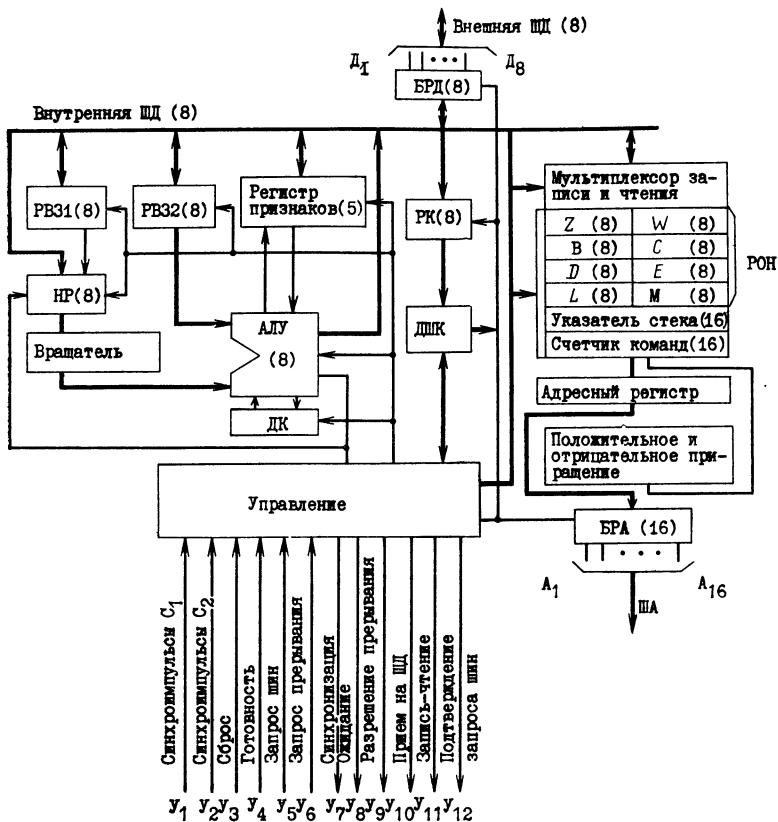


Рис. 4-1. Структура микропроцессора 8080 фирмы Intel.

которая является «верхом» магазина. Микропроцессор типа 8080 содержит внешний стек, тогда как МП 8008 и 4040 имеют внутренние стеки. Адрес во внешнем стеке, рассматриваемый как «верх» магазина, дает 16-разрядный указатель стека;

регистр команд (РК) и дешифратор команд (ДШК) или дешифратор кода операции (ДШКОП);

буферные регистры адреса и данных (БРА и БРД) и схемное устройство управления с жесткой логикой (управление);

16-разрядную однонаправленную ША A_1 — A_{16} для адресации внешней основной памяти и внешних устройств;

8-разрядную двунаправленную информационную шину или ШД $D_1—D_8$ для обмена данными и командами между МП, памятью и внешними устройствами;

12-разрядную ШУ, шесть входных линий ($У_1—У_6$) и шесть выходных линий ($У_7—У_{12}$) для обеспечения синхронизации работы МП, внешней памяти и внешних устройств управления прерыванием, прямым доступом к памяти, выдачей информации о состоянии МП и др.

На ШУ ($У_1—У_{12}$) присутствуют следующие сигналы:

C_1, C_2 — входные синхроимпульсы.

С брос — входной сигнал, очищающий (сбрасывающий) счетчик команд и обеспечивающий выполнение программы, начиная с нулевой ячейки памяти.

Готовность — входной сигнал, поступающий от внешних устройств и предупреждающий, что данные готовы для ввода в МП.

Этот сигнал позволяет синхронизировать обмен между медленными внешними устройствами и МП. Если после обращения МП к внешним устройствам этот сигнал не появляется, МП переходит в режим ожидания, что подтверждается появлением сигнала на выходе ожидания.

Запрос шин — входной сигнал от внешних устройств, при прямом обращении к внешней памяти, для прямого (минуя МП) выхода на внешние ША и ШД. Если сигнал «Запрос шин» МП принимает на обслуживание, то об этом он сообщает выходным сигналом подтверждение запроса шин. Перед этим МП заканчивает выполнение текущего машинного цикла и приостанавливает дальнейшие действия, пока не исчезнет сигнал запроса шин. Указанная пара сигналов используется также при использовании МП 8080 в мультимикропроцессорных системах.

Запрос прерывания — входной сигнал от какого-либо внешнего устройства на прерывание работы МП и обслуживание данного внешнего устройства. Этот сигнал воздействует на триггер разрешения прерывания, и если триггер установлен в состояние разрешения, то МП переходит к выполнению программы обработки прерывания. Если триггер разрешения прерывания установлен в состояние разрешения, то на шине разрешения прерывания появляется выходной сигнал.

Прием на ШД — это выходной сигнал, указывающий, что МП готов принять информацию на ШД.

Запись-чтение — выходной сигнал, необходимый для записи данных в память или для управления вводом-выводом.

Синхронизация — выходной сигнал, при появлении которого МП выдает на ШД D_1-D_8 8-разрядный код, отражающий один из следующих восьми режимов МП:

1) считывание памяти — режим МП, при котором данные из памяти поступают на ШД;

2) запись во внешнее устройство — режим МП, при котором на ШД присутствуют данные для их записи в память или во внешние устройства ввода-вывода;

3) вводной цикл — режим МП, при котором на ША установлен адрес устройства ввода;

4) выводной цикл — режим МП, при котором на ША установлен адрес устройства вывода;

5) стек — режим МП, при котором на ША образуется адрес стека;

6) М1 — режим МП, при котором в текущем цикле выбирается первый байт команды;

7) подтверждение прерывания — режим МП, который устанавливается вслед за приемом от внешних устройств входного сигнала запроса на прерывание;

8) подтверждение останова — режим МП, при котором выполняется команда «Останов».

Как видно из рис. 4-1, если в предыдущих разработках МП фирмы Intel (МП типа 8008, 4004) использовалось временное разделение (мультиплексирование) одних и тех же внешних шин, то в МП 8080 используется пространственное разделение шин на 16-разрядную шину адреса, обеспечивающую возможность адресации до 64 Кбайт памяти, а также до 256 входов и выходов, на отдельную 8-разрядную ШД (информационную) и отдельную 12-разрядную ШУ. Пространственное разделение шин по сравнению с временным разделением обеспечивает большее быстродействие и большее удобство.

Важным положительным свойством МП типа 8080 в отличие от его предшественников является наличие прямого доступа (обращения) к основной памяти. Это стало возможным благодаря использованию входного сигнала типа «Запрос шин», который приостанавливает работу МП и тем самым освобождает адресную и инфор-

мационную шины от сигналов МП. В это время внешние периферийные устройства получают разрешение на доступ к шинам для прямой передачи данных от периферийного устройства к основной памяти, и наоборот, без вмешательства со стороны МП.

Другим важным достоинством МП типа 8080 по сравнению со своими предшественниками (8008, 4040) является наличие десятичной арифметики, которая весьма полезна для ряда применений микро-ЭВМ. В МП 8080 для перевода результата двоичных арифметических операций с плавающей запятой в десятичную форму и представления числа в виде двух двоично-кодированных десятичных чисел, разделенных десятичной запятой, предусмотрен десятичный накопитель (регистр) с округлением и специальная команда в общем списке команд.

Микропроцессор 8080 подобно МП 8008, 4040 и 4004 организуется на основе одной внутренней 8-разрядной информационной шины. Ввод и вывод данных осуществляется посредством 8-разрядной двунаправленной информационной шины. Данные для ввода и вывода между машинными циклами хранятся в 8-разрядном буферном регистре данных.

Система (список) команд МП 8080 содержит 78 команд, в том числе команды для выполнения логических и арифметических операций, операций с десятичной арифметикой и системы прерывания; команды для работы с регистрами и памятью, ветвления, обращения к подпрограммам, ввода-вывода, прямой работы с регистром результата, сохранения и восстановления состояния МП, работы со словами двойной длины, индексации, работы со стеком и др.

Формат команды переменный и может состоять из 1, 2 или 3 байт. Большинство команд однобайтовые. Двухбайтовые команды служат для непосредственной адресации и работы с устройством ввода-вывода. Трехбайтовыми командами являются команды прямой загрузки, переходов и др.

Для выполнения каждой типичной команды требуется от одного до пяти машинных циклов (M) (или циклов памяти), причем каждый машинный цикл в процессе выполнения команды длится от 3 до 5 тактов (T) (периодов синхроимпульсов), а время каждого такта определяется тактовой частотой 2 МГц и составляет 0,5 мкс. Поэтому время выполнения одной команды колеблется

от 2 до 9 мкс в зависимости от числа обращений к памяти и в среднем составляет около 5 мкс.

Рассмотрим кратко все этапы выполнения типовой однобайтовой команды по циклам $M1-M5$ и тактам $T1-T5$ в течение указанного времени (2—9 мкс). Цикл $M1$ продолжается 4—5 тактов (такты $T1-T5$) и служит для выборки КОП. В такте $T1$ цикла $M1$ осуществляется пересылка содержимого счетчика команд в основную память (ОЗУ) через регистр адреса и ША A_1-A_{16} для выбора следующей команды. При этом выходной сигнал синхронизация, указывающий начало каждого машинного цикла, принимает единичное значение, а на ШД D_1-D_8 образуется код вводимого цикла, означающий, что на ША установлен адрес устройства ввода. За состоянием $T1$ следует $T2$.

В течение $T2$ осуществляется проверка условия готовности данных для ввода из МП во внешнюю память или от внешних устройств, проверка запроса шин для управления прямым доступом к памяти внешних устройств и проверка подтверждения останова о выполнении команды «Останов». Если сигнал готовности равен единице, то произойдет переход из состояния $T2$ в $T3$. Если сигнал готовности в течение времени $T2$ отсутствует (равен нулю), то МП переходит в состояние ожидания и остается в этом состоянии до тех пор, пока сигнал готовности не примет единичное значение. Наличие входного сигнала **готовность** обеспечивает синхронизацию МП с внешней памятью или устройством ввода-вывода с любым временем доступа. Кроме того, управляя этим сигналом оператор может выполнить всю программу в пошаговом режиме [4-1]. В течение времени $T3$ осуществляется передача выбранной команды из основной внешней памяти (ОЗУ), по ШД D_1-D_8 в регистр команд.

За время такта $T4$ осуществляется выполнение команды. Если по завершении состояния $T4$ завершается машинный цикл МП, но команда требует выполнения еще одного цикла $M2$, то МП переходит к состоянию $T1$ нового машинного цикла $M2$. Иначе осуществляется переход к первому циклу $M1$ и выборка новой команды. При некоторых командах машинный цикл $M1$ заканчивается не в конце состояния $T4$, а в конце следующего состояния $T5$.

Каждый из следующих за $M1$ машинных циклов ($M2-M5$) при нормальных условиях занимает три такта ($T1-T3$). Во время пребывания МП в последнем такте ($T3$) последнего машинного цикла ($M5$) производится проверка входа запрос прерывания, и если к этому времени внешнее устройство направило в МП один из восьми возможных запросов, то МП переходит к выполнению подпрограммы обработки запроса данного вида.

Таким образом, общее число тактов (состояний), необходимых МП для выполнения наиболее простой однобайтовой команды, равно четырем ($T1-T4$), а при наиболее сложных командах равно 18, поэтому при длительности периода 0,5 мкс (тактовой частоте 2 МГц) команды МП выполняются за время $(4 \div 18) \cdot 0,5 = 2 \div 9$ мкс.

Резюмируя сказанное, можно еще раз отметить следующие основные характеристики МП 8080:

Тип	Параллельный
Тип управления	Схемное (аппаратное) с жесткой логикой

Разрядность АЛУ	8-разрядное
Представление чисел	Дополнительный код с фиксированной запятой
Число универсальных регистров	Шесть 8-разрядных
Расположение стека и его объем, байт	Любая зона ОЗУ до 65 К
Формат команды	Одно-, двух- и трехбайтовая
Виды адресации	Прямая, косвенная, непосредственная
Адресуемая единица	Байт
Система (список, число) команд	78 команд (включающих логические, арифметические операции, десятичную коррекцию, стековые операции, загрузку, выборку, сложение слов двойной длины, операции управления и др.)
Возможность приоритетных прерываний	Векторные восьмиуровневые
Объем адресуемой памяти, байт	Прямая адресация памяти 64 К
Командный цикл, мкс	2
Тактовая частота, МГц	2
Время выполнения команд типа регистр-регистр, мкс	2
Время выполнения команд типа регистр-память, мкс	3,5
Время выполнения команд переходов, мкс	5
Время выполнения команд вызова подпрограммы, мкс	8,5
Время возврата из подпрограмм, мкс	5,5
Максимальное число подключаемых внешних устройств	-
Потребляемая мощность, мВт	256 (ввода-вывода) 750
Напряжение питания, В	+12±5%; +5±5%; -5±5%
Степень интеграции	5000 транзисторов в кристалле
Корпус	40-выводной
Все входы и выходы МП совместимы по уровням сигналов в ТТЛ ИС	

Большим достоинством МП 8080 является наличие большого количества (около 40) совместимых с ним по уровню сигналов и питающих напряжений БИС, образующих вместе микропроцессорный набор типа MCS-80 (табл. 4-1) и необходимых для построения на их базе микро-ЭВМ, микроконтроллеров и других микропроцессорных систем. Этот набор быстро растет. Уже имеется 40 и объявлено еще 17 новых БИС.

Микропроцессорный набор БИС MCS-80 (8080)

Модель	Назначение	Технология	Характеристика	Примечание
8080	Микропроцессор		8-разрядный параллельный однокристальный	Выпуск 1974 г.
8101	ОЗУ		Статическое ЗУ емкостью 256×4 бит, время цикла 850 нс	То же
8111	ОЗУ с каналами В/В		Статическое ЗУ емкостью 256×4 бит, время цикла 500 нс	" "
8102	ОЗУ		Статическое ЗУ емкостью 1024×1 бит, время цикла 500 нс	—
8107А	ОЗУ	<i>n</i> -МОП	Динамическое ЗУ емкостью 4096×1 бит	Малое потребление мощности
8302	Многократное ППЗУ		Электрическая многократная запись емкостью 256× ×8 бит, время цикла 1 мкс	—
8308	ПЗУ		Емкость 1024×8 бит, время цикла 450 нс	—
8316	ПЗУ		Емкость 2048×8 бит, время цикла 850 нс	—

Модель	Назначение	Технология	Характеристика	Примечание
8702А	Многократное ППЗУ	<i>p</i> -МОП	Статическое ЗУ емкостью 256×8 бит, стирание ультрафиолетовым светом, время записи 1,3 мкс	—
8604	ППЗУ	Биполярная с диодами Шоттки	Емкость 512×8 бит, время цикла 100 нс	—
8704	ППЗУ	<i>p</i> -МОП	Статическое ЗУ емкостью 512×8 бит, время цикла 450 нс	—
8205	Дешифратор	Биполярная с диодами Шоттки	3 входа, 9 выходов, задержка 18 нс	—
8210	Согласующее устройство	—	—	—
8212	Порт ввода-вывода (БИС интерфейса)	—	Содержит 8-разрядный регистр-зашелку с выходным мощным буфером и схемой управления	—
8216	Согласующий элемент	—	50 мА	—
8214	двуправленных шин Управление приоритетным прерыванием	—	—	—
8224	Генератор частоты	—	—	—
8228	Системный контроллер	—	—	—
8251	Программируемый связной интерфейс	—	Синхронная передача/прием до 56 Кбод; асинхронная передача до 9,6 Кбод	—
8255	Программируемый периферийный интерфейс	—	—	—

Микропроцессорная система на базе микропроцессорного набора MCS-80, содержащего тактовый генератор, МП 8080, микросхемы памяти (ОЗУ и ПЗУ) и логические вентили для инверсии сигнала управления, приведена на рис. 4-2. Пример построения микро-ЭВМ на базе МП-набора MCS-80 приведен на рис. 4-3.

В 1977 г. фирма Intel выпустила более перспективный, чем MCS-80, микропроцессорный набор БИС MCS-85 [4-10]. Семейство MCS-85 работает от одного источника питания +5 В (вместо трех источников для MCS-80) и обладает более высокой степенью интеграции, чем MCS-80, вследствие чего для построения микропроцессорных систем при помощи набора MCS-85 требуется в 2—3 раза меньшее число БИС и во столько же раз сокращается время на проектирование систем.

В состав набора MCS-85 входят, в частности, следующие четыре типа БИС: МП (микросхема типа 8085); ЗУПВ (8155) на 256 байт со схемой ввода-вывода и таймером; программируемое фотошаблонами или масочно-программируемое ПЗУ (8355) на 16 Кбит со схемой ввода-вывода; электрически программируемое ПЗУ или ЭППЗУ (8755) на 16 Кбит со схемой ввода-вывода.

Микропроцессор МП 8085 во многом похож на МП 8080 и совместим с ним программно и по схеме шин. Микропроцессор 8085 работает на частоте 3 МГц и обеспечивает вдвое большее быстродействие, чем МП 8080. Микропроцессор 8085 выполняет как функции МП 8080, так и функции синхрогенератора (микросхемы 8224), системного контроллера (микросхема 8228) или контроллера прерывания и канала последовательного ввода-вывода, т. е. все функции указанных трех микросхем комплекса 8080.

На рис. 4-4 приведены эквивалентные универсальные микропроцессорные системы (микро-ЭВМ), реализованные на базе микропроцессорных наборов MCS-80 и MCS-85. Как видно из рисунка, применение набора MCS-85 вместо MCS-80 позволяет сократить количество микросхем в 3 раза. Одновременно с этим сокращается объем используемой программной памяти на 25—50% и повышается производительность на 40%. Одновременно с этим в 2 раза снижается стоимость системы.

На рис. 4-5 в качестве примера приведены структурные схемы программируемого микроконтроллера и электронного кассового аппарата, построенного на основе

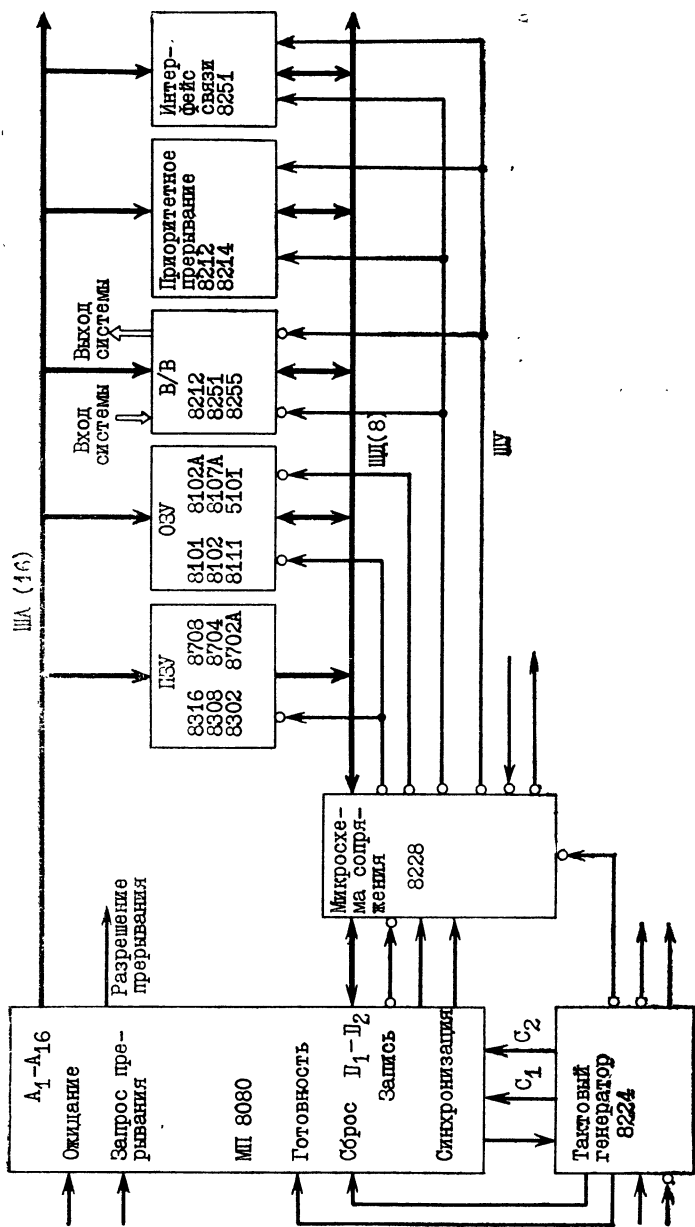


Рис. 4-2. Микропроцессорная система на базе микропроцессорного набора БИС MCS-80.

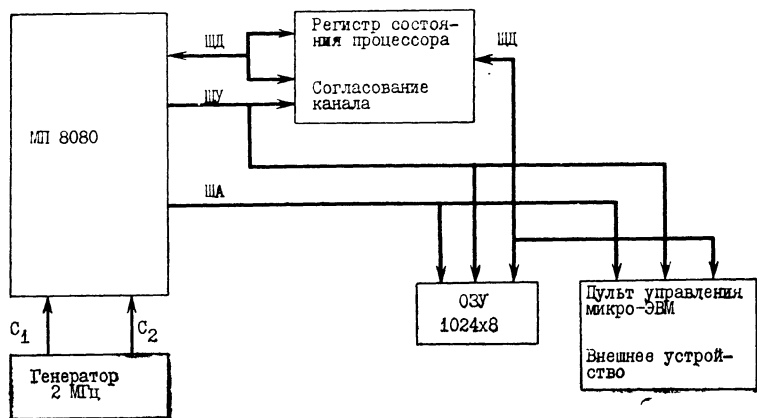


Рис. 4-3. Пример построения микро-ЭВМ.

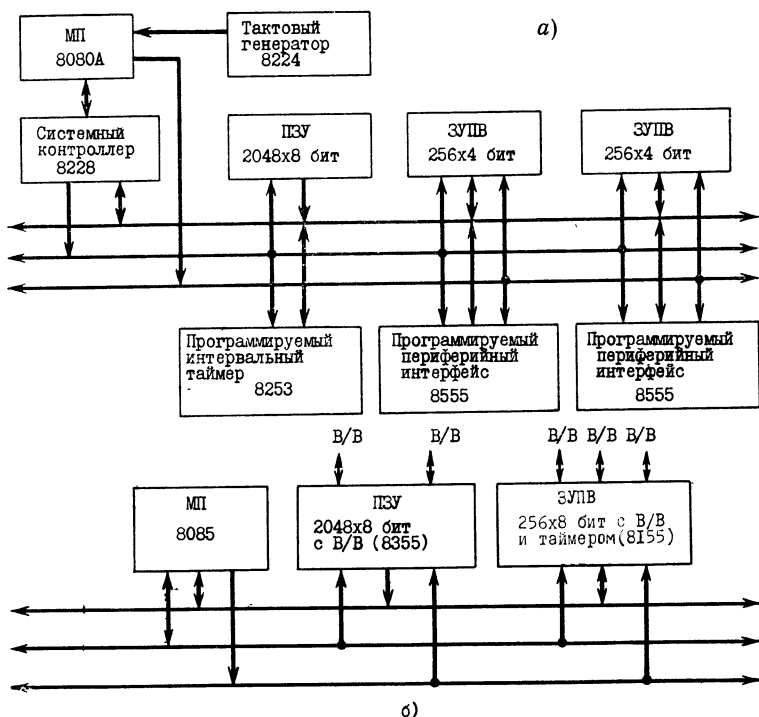


Рис. 4-4. Реализация универсальной микропроцессорной системы (микро-ЭВМ) на базе микропроцессорных наборов БИС MCS-80 (а) и MCS-85 (б).

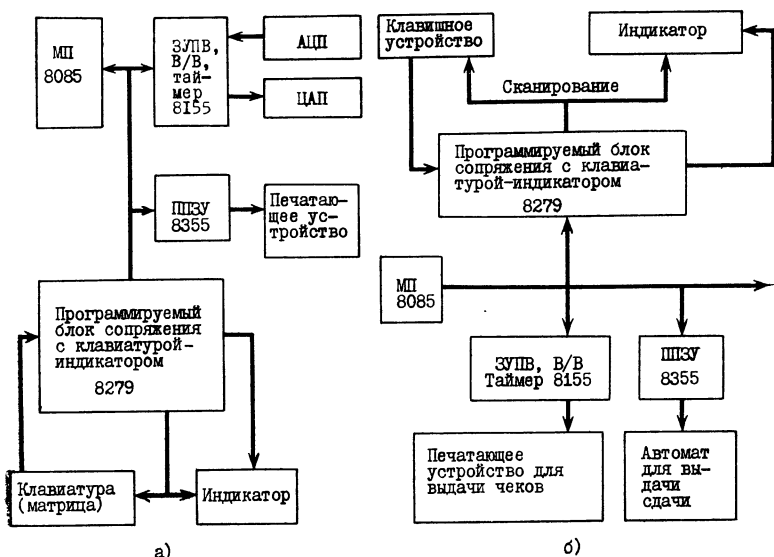


Рис. 4-5. Структурные схемы программируемого микроконтроллера (а) и электронного кассового аппарата (б), построенного из микросхем набора MCS-85 и микросхемы 8279.

микросхем набора MCS-85 и программируемого блока сопряжений с клавиатурой-индикатором (микросхема 8279) [4-11].

4-2. МИКРОПРОЦЕССОР MC6800 И МИКРОПРОЦЕССОРНЫЙ НАБОР БИС ТИПА M6800

Однокристалльный 8-разрядный универсальный МП общего назначения с жестким схемным управлением MC6800 из семейства M6800 был разработан фирмой Motorola (США) в 1974 г.

Микропроцессор MC6800 по своим параметрам близок к МП 8080 фирмы Intel и по своим функциональным возможностям и технико-экономическим характеристикам относится к тому же классу микропроцессоров, что МП 8080 и F8. Однако МП MC6800 обладает рядом преимуществ перед МП 8080, среди которых отметим следующее:

наличие одного источника питания (+5 В) вместо трех;

более простая технология изготовления микропроцессорного набора БИС, так как все микросхемы выполнены по *n*-канальной МОП-технологии;

упрощенный интерфейс из-за того, что все микросхемы набора могут быть подключены непосредственно друг к другу без промежуточных адаптеров;

наличие резервных команд, что повышает производительность;

все РОН расположены в ОЗУ, вследствие чего реализованы различные способы адресации и расширена система команд;

наличие в семействе ряда новых типов БИС, таких как программируемый генератор, БИС умножения и деления, многоцелевой адаптер и адаптер передачи данных и др., существенно расширяет возможность эффективного применения микропроцессорного набора М6800.

Правда, у набора М6800 имеются свои недостатки и по ряду параметров он уступает микропроцессорному набору 8080.

Оба МП МС6800 и 8080 изготавливаются по *n*-канальной МОП-технологии, размещаются в 40-выводном корпусе и среди пользователей достаточно популярны.

Структура МП МС6800 является традиционной и приведена на рис. 4-6. Микропроцессор содержит следующие узлы:

8-разрядное АЛУ с двумя 8-разрядными накопительными регистрами результата (РНА и РНВ);

16-разрядный счетчик команд (СК), полученный за счет спаривания двух 8-разрядных счетчиков команд: СК(1—8) и СК(9—16);

16-разрядный указатель стека (УС), получаемый путем спаривания двух 8-разрядных указателей стека: УС(1—8) и УС(9—16);

16-разрядный индексный регистр, получаемый спариванием двух 8-разрядных регистров: ИР(1—8) и ИР(9—16);

8-разрядный регистр команд (РК) со схемой дешифрации команд ДШК и логической и синхронизирующей схемами управления;

8-разрядный регистр состояния (РС) или кода условий (РКУ) или флажковый регистр, объединяющий все признаки, вырабатываемые в процессе работы МП; этот регистр фиксирует условие равенства нулю результата, отрицательный результат, переполнение, наличие маски

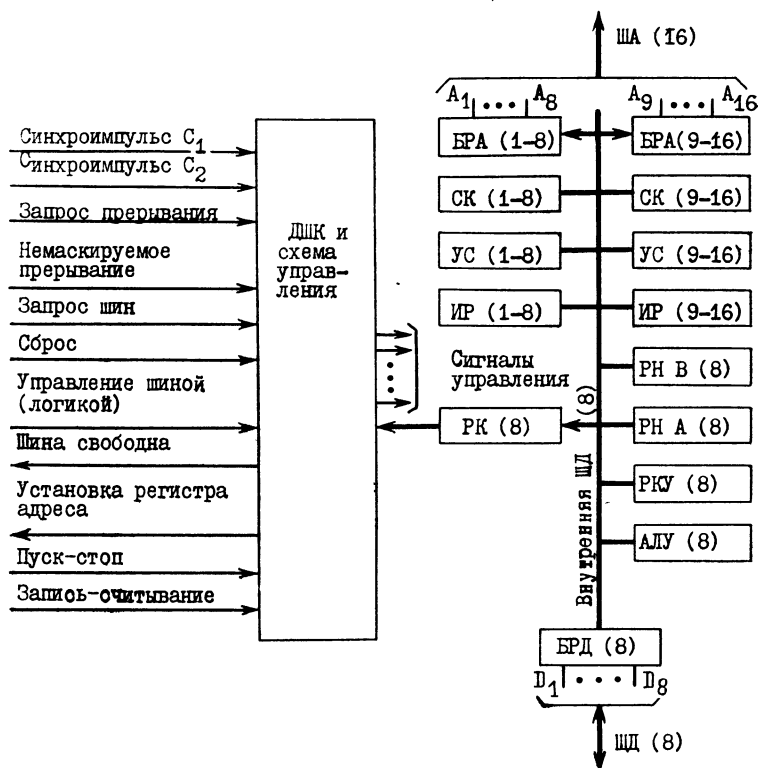


Рис. 4-6. Структурная схема микропроцессора MC6800.

прерывания, наличие переноса после трех и семи разрядов;

8-разрядный и буферный регистр данных (БРД);

16-разрядный буферный регистр адреса (БРА);

8-разрядную двунаправленную ШД;

16-разрядную однонаправленную ША, обеспечивающую возможность адресации до 64 Кбайт памяти и 256 входов и выходов;

11-разрядную однонаправленную ШУ.

Логика интерфейса рассчитана на работу в асинхронном режиме, что обеспечивает возможность подключения устройств с различными временными характеристиками.

Следует еще раз отметить, что характерной особенностью структуры микропроцессора 6800 является отсутствие внутренней памяти в виде РОН на кристалле. Все

регистры располагаются в ОЗУ, за счет этого расширена система команд и реализованы различные способы адресации. Одновременно с этим система команд содержит команды, которые могут в течение 3 мкс засылать данные в накопительные регистры.

В МП МС6800, как и в МП 8080 стек располагается в ОЗУ и имеет произвольную глубину.

Система команд микропроцессора типа МС6800 содержит 72 команды, в том числе команды двоичной и десятичной арифметики и команды удвоенной точности, логические операции, команды работы с индексными регистрами, управления стеком, прерывания, ветвления и др.

Время выполнения команды зависит от формата и находится в пределах 2—12 мкс. Имеются три формата команд: одно-, двух- и трехбайтовые.

Однбайтовые команды представляют собой операции с накопительным регистром результата и некоторые операции со стеком и индексом. Двухбайтовые команды, имеющие однбайтовые адреса, используются для прямой адресации первых 256 ячеек внешней памяти и адресации относительно счетчика команд. Трехбайтовые команды используются для работы с непосредственным или полным прямым адресом.

Тактовая частота МП МС6800—1 МГц. Время выполнения команды зависит не только от типа команды, но и, главным образом, от способа адресации. Так, при непосредственной адресации время выполнения команд составляет 2—3 мкс, при прямой адресации коротким адресом — 3—4 мкс, при прямой адресации полным адресом — 4—6 мкс, при индексной адресации — 5—7 мкс, при адресации относительно счетчика команд — 4—8 мкс. В среднем время выполнения команд составляет 5 мкс.

Микропроцессор МС6800 реализует мощную систему команд и имеет достаточно высокое быстродействие. Но главным преимуществом МП МС6800 является высокая гибкость и удобство интерфейса, а также возможность подключения к нему непосредственно без специальных адаптеров не только БИС из семейства М6800, но и БИС стандартного типа из других семейств.

Состав микропроцессорного набора БИС М6800 на 1977 г. приведен в табл. 4-2. Этот набор непрерывно расширяется и улучшается.

Микропроцессорный набор БИС М6800

Модель	Назначение	Технология	Характеристика	Примечания			
МС6800	Микропроцессор	n-МОП	8-разрядный параллельный однокристалльный	Выпуск 1974 г., корпус с 40 выводами			
МС6810	ОЗУ				Статическое ЗУ емкостью 128X X6 бит, время выборки 500 нс, время цикла 1 мкс	Корпус с 24 выводами	
МС68102	ОЗУ				Статическое ЗУ емкостью 128X X8 бит, время цикла 575 нс	—	
МС6830	ПЗУ				Емкость 1024X8 бит, время выборки 575 нс	Корпус с 24 выводами	
МС6820	Адаптер интерфейса с периферийными устройствами				—	Корпус с 40 выводами	
МС6850	Адаптер асинхронной передачи данных (преобразует последовательный код в параллельный и наоборот)				—	Корпус с 24 выводами	
МС6860	Модем				—	Корпус с 24 выводами	
МС68602	Низкоскоростной модем				—	Корпус с 24 выводами	
	Расширитель шин адреса и данных Программируемый генератор Управление выборкой Многоцелевой адаптер Блок умножения и деления Обработка прерываний Адаптер синхронный последовательной передачи данных				—	—	—
МС2350	Универсальный синхронный приемник-передатчик				—	—	—

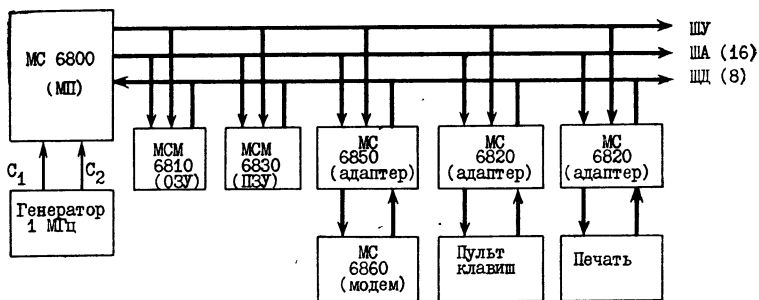


Рис. 4-7. Микропроцессорная система, реализованная на базе микропроцессорного набора БИС М6800.

На рис. 4-7 приведена микропроцессорная система на базе набора М6800. Как видно из рисунка, все микросхемы непосредственно подключаются друг к другу. К ШД может одновременно подключаться до десяти микросхем [4-1].

Существенным достоинством МП МС6800 является наличие команд с несколькими различными, указанными далее режимами адресации:

при прямой адресации второй байт команды определяет адрес операнда в памяти;

при непосредственной адресации второй байт команды является данным, подлежащим обработке;

при индексной адресации адрес операнда в памяти определяется индексным регистром;

при относительной адресации второй байт команды определяет смещение по отношению к ячейке памяти, задаваемой счетчиком команд;

при расширенной прямой адресации второй и третий байты команды определяют адрес операнда в памяти.

Через выходы МП, предназначенные для ввода и вывода сигналов, может выполняться ряд функций управления, среди которых наиболее важны следующие:

управление тремя состояниями шин, что заставляет линии адреса и записи/считывания перейти в состояние с высоким импендансом;

управление выходом считывания/записи указывает, находится ли процессор в состоянии считывания или записи;

немаскируемое прерывание.

Микропроцессорный набор M6800 был создан фирмой Motorola специально для того, чтобы уменьшить затраты на сборку микропроцессорных систем за счет совместимости всех модулей и использования только одного источника питания (+5 В).

Входы и выходы всех микросхем совместимы с ТТЛ-схемами [4-2].

Сравнительные оценки эффективности применения микропроцессорного набора M6800 и наборов типа 8080 и F8 приведены в § 4-5.

4-3. МИКРОПРОЦЕССОРНЫЙ НАБОР F8 ФИРМЫ FAIRCHILD

Микропроцессор F8 представляет собой 8-разрядный универсальный трехкристальный параллельный МП фирмы Fairchild (США), изготавливаемый по *n*-канальной МОП-технологии и имеющий схемное управление с жесткой логикой.

В состав МП набора входят: БИС МП, БИС ПЗУ емкостью 1024×8 бит со счетчиком команд и информации и БИС, организующая обращение к памяти и др.

В БИС АЛУ находятся 64 8-разрядных регистра, 8-разрядный индексный регистр, 8-разрядный регистр результата, сумматор, схемы сопряжения с внешними устройствами и тактовый генератор.

Такое необычное разбиение общей схемы МП F8 на три БИС осуществлено с целью сокращения количества выводов и обеспечения возможности работы с памятью объемом 64 Кслов.

Система команд МП F8 включает свыше 40 команд. Тактовая частота 2 МГц, а среднее время выполнения команды составляет 2 мкс.

В МП F8 стек отсутствует, но предусмотрена система прерывания.

К первым 12 регистрам имеется прямая адресация, к остальным — косвенная. Псевдоиндексацию можно реализовать с помощью счетчиков информации.

Внешний интерфейс МП состоит из 8-разрядной ШД (информационной шины) и 5-разрядной ШУ. Связь с внешней основной памятью осуществляется с помощью отдельной БИС.

Микропроцессорный набор F8 к 1978 г. содержал более десяти типов БИС (рис. 4-8) (табл. 4-3). Примеры построения на их базе различных микропроцессорных систем рассмотрены в § 4-5.

Каналы В/В	Каналы В/В	ПЗУ 1 Кбайт	Уровень прерывания	ПЗУ 2 Кбайт	Уровень прерывания
МП 3850	ЗУПВ 64 байт	ПрЗУ/1К А3851	Программируемый таймер	ПрЗУ/2К 3856	Программируемый таймер
	Синхронизация и управление	Каналы В/В	Каналы В/В	Каналы В/В	Каналы В/В
ПЗУ 2 Кбайт	Управление прерывания		Управление прерывания		Уровень прерывания
ПрЗУ/2К-ИП 3857	Программируемый таймер	ИС ЗУ 3853	Программируемый таймер	ПВВ 3861	Программируемый таймер
				Каналы В/В	Каналы В/В
ИДП 3852	Регенерация памяти	ИДП 3854		ИС ЗУ 3853	Регенерация памяти
Стандартное статическое ЗУПВ		Стандартное динамическое ЗУПВ		Стандартное ПЗУ	
Стандартное ШЗУ		Преобразователь аналоговых сигналов в длительность импульса		Преобразователь длительности импульса в аналоговый сигнал	

Рис. 4-8. Номенклатура БИС, входящих в микропроцессорный набор F8.

БИС центрального МП (3850) представляет собой 8-разрядный прибор с временем цикла 2 мкс и системой команд, насчитывающей 70 наименований. На кристалле центрального МП размещены также ЗУПВ емкостью 64 байт, регистр команд, накопительный регистр, 16 шин (каналов) ввода-вывода с индивидуальным управлением, узел включения питания, тактовый генератор и шины управления другими устройствами; стоимость этой БИС наиболее низкая и составляет всего несколько долларов.

БИС программного ЗУ (ПрЗУ/1К 3851) содержит ПЗУ емкостью 1 Кбайт, счетчик команд, 16 шин ввода-вывода с индивидуальным управлением, 8-разрядный элемент ввода-вывода данных, стековый регистр, инкрементный блок-сумматор, а также программируемый таймер и схему прерываний; стоимость такой БИС составляет несколько долларов.

БИС программного ЗУ (ПрЗУ/2К 3856) отличается от предыдущего только удвоенной емкостью ПЗУ, т. е. 2 Кбайт; при этом стоимость БИС увеличилась незначительно.

БИС программного ЗУ со встроенным интерфейсом памяти (ПрЗУ/2К-ИП 3857) отличается от предыдущей БИС тем, что без дополнительных ИС сопряжения в ней непосредственно могут быть подключены различные стандартные запоминающие устройства.

Микропроцессорный набор БИС F8

Модель	Назначение	Характеристика
3850	8-разрядный МП	Время цикла 2 мкс; система команд содержит 70 инструкций
3851	ПЗУ	ПЗУ емкостью 1 Кбайт
3856	ПЗУ	ПЗУ емкостью 2 Кбайт
3857	ПЗУ	ПЗУ емкостью 2 Кбайт со встроенным интерфейсом
3853	Интерфейс стандартного ЗУ	Позволяет подключить к МП стандартные ЗУ
3861	БИС параллельного ввода-вывода	Обеспечивает 16 дополнительных каналов ввода-вывода
3852	БИС интерфейса динамической памяти	Позволяет связать МП с ЗУ динамического или статического типа
3854	БИС прямого доступа к памяти	Прямая связь внешнего устройства с ОЗУ со скоростью 500 Кбайт/с

БИС интерфейса статического ЗУ со схемой прерывания и программируемым таймером (ИС ЗУ 3853) позволяет подключить к МП стандартные полупостоянные ЗУ (ППЗУ), ЗУПВ, УПВ или ПЗУ. Сопряжение МП с ППЗУ вместо ПЗУ особенно целесообразно при объеме производства не более 1000 устройств, а также при разработке и отладке программ пользователя. Стоимость БИС ИС ЗУ 3853 не превышает несколько долларов.

БИС параллельного ввода-вывода (ПВВ 3861) обеспечивает 16 дополнительных каналов ввода-вывода, один уровень прерывания и программируемый таймер.

БИС интерфейса динамической памяти (ИДП 3852) позволяет сопрягать МП с динамическим или статическим ЗУ и не требует отдельной интегральной схемы для регенерации памяти, так как схема регенерации памяти содержится на этом же кристалле БИС.

БИС прямого (непосредственного) доступа к памяти (ПДП 3854) обеспечивает прямую связь между ЗУ и внешними устройствами со скоростью 500 Кбайт/с. Она требует только инициации со стороны МП, а затем работает самостоятельно.

При разработке МП F8 фирма Fairchild поставила своей целью создать такой тип МП, который при построении систем на их базе потребует меньше количество дополнительных внешних микросхем, чем это необходимо при применении других типов МП, в том числе МП 8080 и MC6800. По предположениям фирмы для построения типичных систем на базе МП F8 стоимость дополнительных (внешних) микросхем снизится минимум на 10%.

Как показал реальный опыт применения МП F8, при построении различных микропроцессорных систем исходные предположения фирмы в значительной степени оправдались. Во многих случаях

эффективность применения МП F8 несколько выше, чем МП 8080 и MC6800. Более подробно сравнение микропроцессоров приводится в § 4-5.

4-4. МИКРОПРОЦЕССОРНЫЙ НАБОР БИС СЕРИИ 3000 ФИРМЫ INTEL

Построение МП на базе биполярной технологии вместо МОП-технологии повышает более чем на порядок быстродействие. Однако при этом уменьшается степень интеграции на кристалле, увеличивается рассеиваемая мощность и потребление энергии. Относительно невысокий уровень интеграции биполярных схем пока не позволяет получить однокристалльные МП. Поэтому ряд фирм выпускает микропроцессоры на нескольких кристаллах.

Фирма Intel в 1974 г. объявила о разработке микропроцессорного набора биполярных БИС серии 3000.

Микропроцессор 3000 является многокристальным быстродействующим универсальным МП с микропрограммным управлением, изготовляемым по биполярной технологии с диодами Шоттки (ТТЛШ).

Микропроцессорный комплект БИС серии 3000 состоит из процессорных, запоминающих и интерфейсных схем и предназначен для построения быстродействующих контроллеров с частотой выдачи управляющих сигналов до 10 МГц, микро-ЭВМ с быстродействием выполнения операций типа регистр-регистр до 1 млн. операций/с и других микропроцессорных систем. Микропроцессорный набор 3000 ТТЛШ совместим со всеми сериями ТТЛ интегральных схем и имеет напряжение питания $5 \text{ В} \pm 5\%$.

Микропроцессорное семейство 3000 содержит следующие 11 БИС (микросхем):

3001 — выполняет функции блока микропрограммно-го управления (БМУ);

3002 — 2-разрядная секция центрального процессора (СЦП);

3003 — схема ускоренного переноса;

3212 — многорежимный буферный регистр (МБР);

3214 — схема приоритетного прерывания;

3216 — формирователь шинных сигналов;

3226 — формирователь шинных сигналов с инверсией;

3601 — программируемое ПЗУ (ППЗУ) емкостью 256×4 бит;

3604 — программируемое ПЗУ емкостью 512×8 бит;

3301 — ПЗУ емкостью 256×4 бит;

3304 — ПЗУ емкостью 512×8 бит.

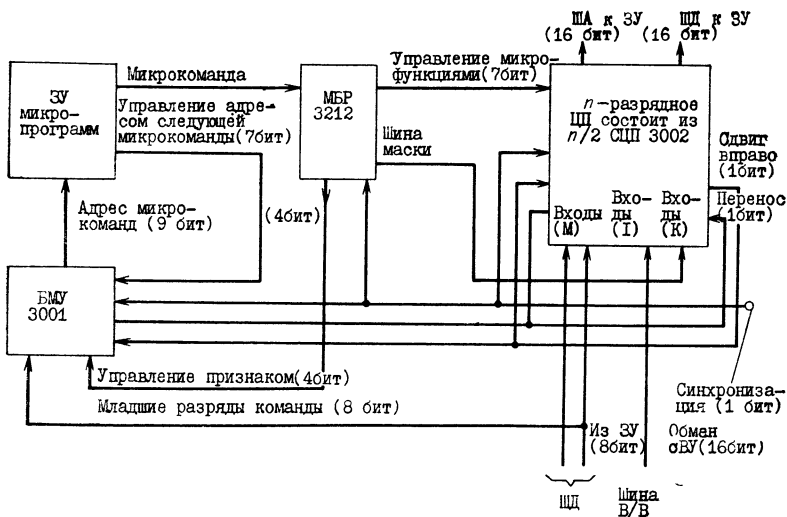


Рис. 4-9. Простейший n -разрядный микропроцессор 300 фирмы Intel.

Основными микросхемами для построения МП являются БМУ, ЦП и одна из микросхем ПЗУ. На базе этих трех типов микросхем реализуется простейший n -разрядный МП (рис. 4-9). Для построения простейшего 16-разрядного МП требуются 8 отдельных 2-разрядных секций центрального процессора (3002), стандартное ПЗУ микропрограмм на 512 18-разрядных слов, микросхема БМУ (3001) и микросхема 3212, представляющая собой многоцелевой буферный регистр (МБР), необходимый для организации конвейерного принципа обработки информации.

Каждая 2-разрядная секция центрального процессора (ЦП) (рис. 4-10) содержит 2-разрядное АЛУ, которое под управлением дешифратора микрокоманд выполняет 40 логических и арифметических операций, буферный регистр адреса (БРА) и данных БРД ЗУ и внешнее устройство (ВУ), накапливающий регистр (НР), дешифратор микрокоманд (ДШМ), мультиплексоры A и B и одиннадцатый 2-разрядный регистров общего назначения (РОН).

2-разрядная микропроцессорная секция (3002) размещается в 28-выводном корпусе и имеет следующие входные и выходные шины (рис. 4-10):

2-разрядная входная шина M_0M_1 — для ввода данных в секцию ЦП из основной памяти (ОЗУ);

2-разрядная входная шина I_0I_1 — для ввода данных в секцию ЦП от внешних устройств (ВУ);

2-разрядная входная шина K_0K_1 — для занесения маски микрокоманды или константы;

2-разрядная выходная ША A_0A_1 — для выдачи содержимого выходного БРА основной памяти;

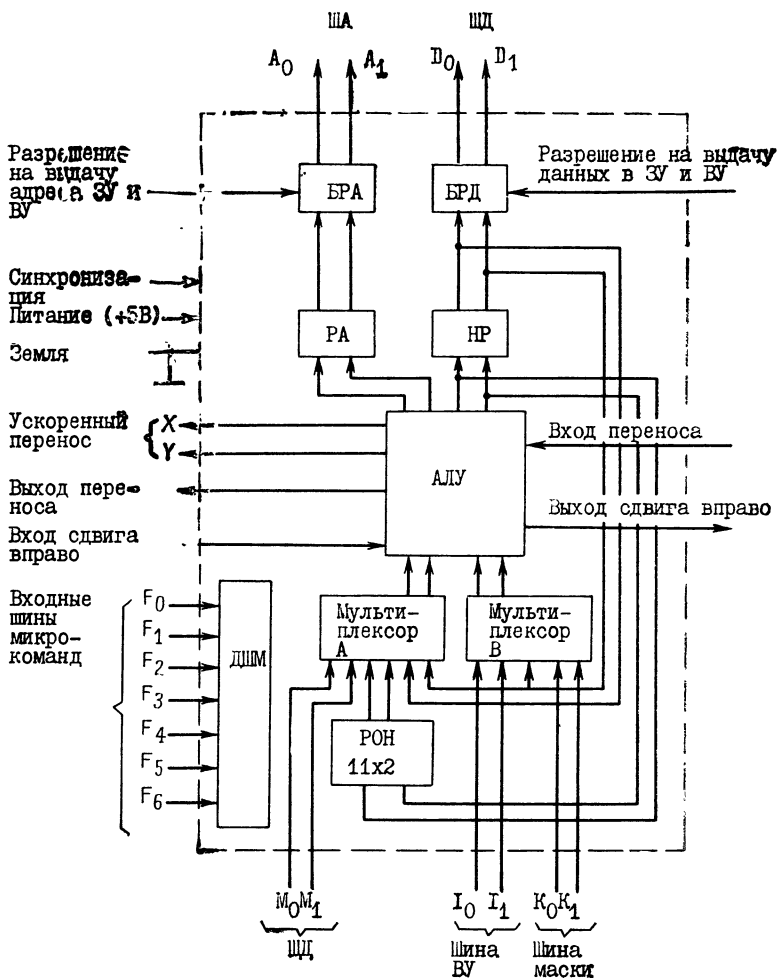


Рис. 4-10. Структурная схема 2-разрядной секции центрального МП (микросхема 3002).

2-разрядная выходная ШД D_0D_1 — для выдачи содержимого выходного БРД;

7-разрядная входная шина микрокоманд ($F_0—F_6$) — для управления через ДШМ выполнением АЛУ различных микрофункций (40 логических и арифметических операций, включая арифметические операции с дополнительными кодами, логические операции типов И, ИЛИ, НЕ, НЕ-ИЛИ и т. п.). Сигналы на вход шины ($F_0—F_6$) подаются с выхода ЗУ микропрограмм или МБР;

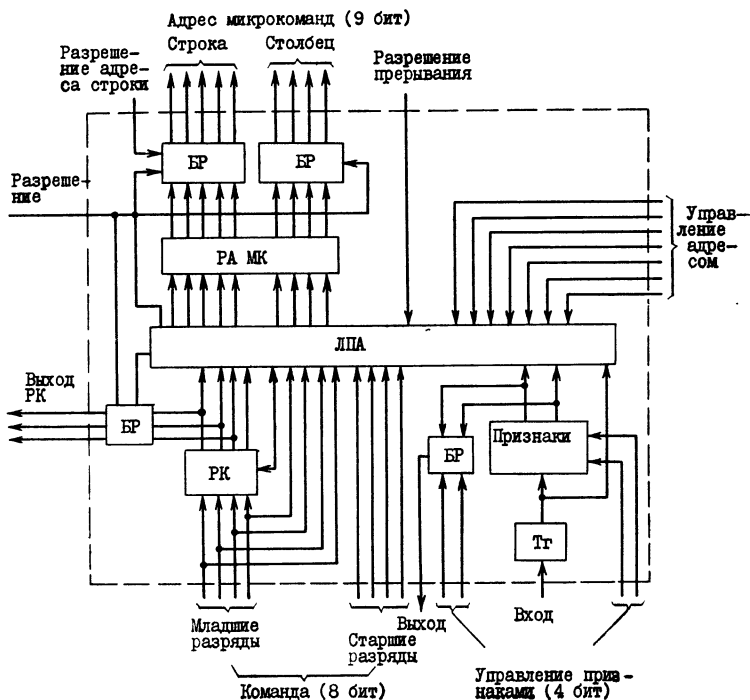


Рис. 4-11. Структурная схема БМУ (микросхема 3001).

2-разрядная выходная шина ускоренного переноса X и Y (сигналы ускоренного переноса X и Y , которые поступают на микросхему 3003);

- 1-разрядная входная и выходная шины переноса;
- 1-разрядная входная и выходная шины сдвига кода вправо;
- 2-разрядная входная шина разрешения задачи;
- 1-разрядные шины синхронизации, питания и земли.

В МП 3000 ввиду достаточного числа выводов при малой разрядности удалось разделить все шины не только по функциональному назначению (ША, ШД и ШУ), но и по направлениям (входные и выходные шины). Такое разделение шин позволяет устранить временные мультиплексирование и внешние регистровые схемы, что повышает быстродействие МП и сокращает количество дополнительных интегральных схем.

Вследствие того, что в СЦП (см. рис. 4-8) содержатся отдельные логические схемы разрешения на выдачу адресов и данных, при необходимости возможно объединение входов и выходов и образование двунаправленных шин.

В микросхемах семейства 3000 не требуется применять специальные мощные формирователи шин из-за наличия в микросхемах

выходных буферов (БР) с тремя устойчивыми состояниями и большими коэффициентами разветвления по выходу.

Ввиду малого числа разрядов ЦП и наличия нескольких БИС для построения МП внешний интерфейс МП 3000 более мощный, чем у МП типов 8080, МС6800, F8.

Управление работой СЦП осуществляется с помощью микросхемы БМУ (3001), размещаемого в 40-выводном корпусе (рис. 4-11).

Блок микропрограммного управления управляет выработкой нужной последовательности адресов микрокоманд из ЗУ микропрограмм, анализирует сигнал переноса, сигнал сдвига справа и управляет ДШМК. Адрес очередной микрокоманды в ЗУ микрокоманд задается 9-разрядным выходным сигналом, выдаваемым БМУ. В качестве ЗУ микропрограмм в системе 3000 используются стандартные ЗУ, адреса ячеек которых задаются по номерам строк и столбцов. Поэтому сигнал адреса микрокоманд разбит на две части: 5-разрядный сигнал для выбора одной из 32 строк ЗУ микропрограмм и 4-разрядный сигнал для выбора одного из 16 столбцов. В этом случае общее число адресуемых микрокоманд может достигать 512 слов.

Адрес очередной микрокоманды БМУ формируется на основании 7-разрядного кода, идущего из ЗУ микропрограммы в БМУ, текущего адреса микрокоманды, содержимого буферного конвейерного регистра (микросхема 3212) и регистра признаков.

В БМУ (см. рис. 4-9) содержится логическая схема признаков с независимым управлением, которая фиксирует значение сигналов сдвига и переноса и выдает соответствующие сигналы на входы СЦП (см. рис. 4-7).

Минимальная длина микрокоманды составляет 18 разрядов, из них семь разрядов предназначаются для управления адресом следующей микрокоманды, семь разрядов для управления микрооперациями ЦП и четыре разряда для управления логической схемой признаков. Длина формата микрокоманды может быть увеличена для реализации таких функций, как управление внешней памятью, выдача маскирующих кодов ЦП и т. п.

Простейшая структура МП 3000, реализуемая при помощи микросхем 3001, 3002 и стандартной биполярной памяти (ОЗУ или ПЗУ), обеспечивает минимальное быстродействие и функциональные возможности. При использовании дополнительных микросхем из семейства 3000 почти в 2 раза увеличивается быстродействие и функциональные возможности МП. Так, скорость сложения 16-разрядных чисел может быть уменьшена с 300 до 125 нс. Это достигается за счет введения логических схем, которые минимизируют число микрокоманд (микроциклов), а также схем ускоренного переноса и буферного устройства (регистра) текущей микрокоманды, позволяющих осуществить конвейерный способ обработки информации, при котором совмещаются циклы выборки и выполнения, благодаря чему число циклов микрокоманды в секунду увеличивается более чем в 2 раза (с $3 \cdot 10^6$ до $8 \cdot 10^{16}$ микроциклов в секунду) [4-2, 4-3].

Благодаря достаточно высокому быстродействию биполярных микропроцессорных наборов БИС серии 3000 (микросхема 3001 имеет цикл 85 нс, а 3002 — 100 нс) могут быть созданы микропроцессорные системы с циклом микрокоманды, не превышающим 125 нс.

Микропроцессорное семейство БИС 3000 уступает по быстродействию ТТЛ-схемам на дискретных компонентах, однако обеспечивает большую гибкость, надежность и экономичность.

Близкие к МП 3000 по архитектуре и функциональным возможностям 2- и 4-разрядные микропроцессорные секции выпускают и другие фирмы.

Сравнительные характеристики нескольких биполярных МП этих фирм приведены в табл. 4-4.

Таблица 4-4

Сравнительные характеристики биполярных МП

Основные параметры	Тип МП, фирма				
	3002, Intel	AM-2901, AMD	MM-6701 MMI	SBP-0400, Texas Instruments	MC 10800, Motorola
Разрядность секции	2	4	4	4	4
Число операций АЛУ	6	8	8	16	—
Разрядность управляющей микрокоманды	7	9	8	9	—
Число РОН	10	17	17	9	—
Наличие средств двухадресной обработки	Нет	Да	Да	Нет	Нет
Обеспечение независимого сдвига	Нет	Да	Да	Да	—
Время выполнения микрокоманды, мкс	0,15	0,1	0,2	1	0,05
Технология	ТТЛШ	ТТЛШ	ТТЛШ	ИИЛ	ЭСЛ
Мощность, потребляемая 4-разрядной секцией, Вт	1,45	0,92	1,2	0,13	1,3
Число внешних контактов на 4-разрядной секции	56	40	40	40	48

Как видно из табл. 4-4, четырехразрядная секция типа SBP-0400 фирмы Texas Instruments, изготавливаемая по технологии ИИЛ, имеет сравнительно низкое быстродействие (время цикла 1 мкс). Однако если для реализации 16-разрядной микропроцессорной системы на базе набора 3000 требуется 20 биполярных микропроцессорных БИС и 10 ИС, то на базе SBP-0400 требуется 10 БИС и 6 ИС, т. е. в 2 раза меньше.

Четырехразрядный МП модели SBP-0400 содержит около 1500 вентилях, размещается в корпусе с 40 выводами и рассеивает мощность, равную 128 мВт.

Микропроцессор SBP-0400 обеспечивает параллельную обработку 4-разрядных двоичных чисел и содержит АЛУ с 16 операциями и схемой сквозного переноса, два рабочих регистра, восемь РОН, мультиплексоры масштабирования и сдвига. Для микропрограммного управления используется программируемая логическая матрица (рис. 4-12).

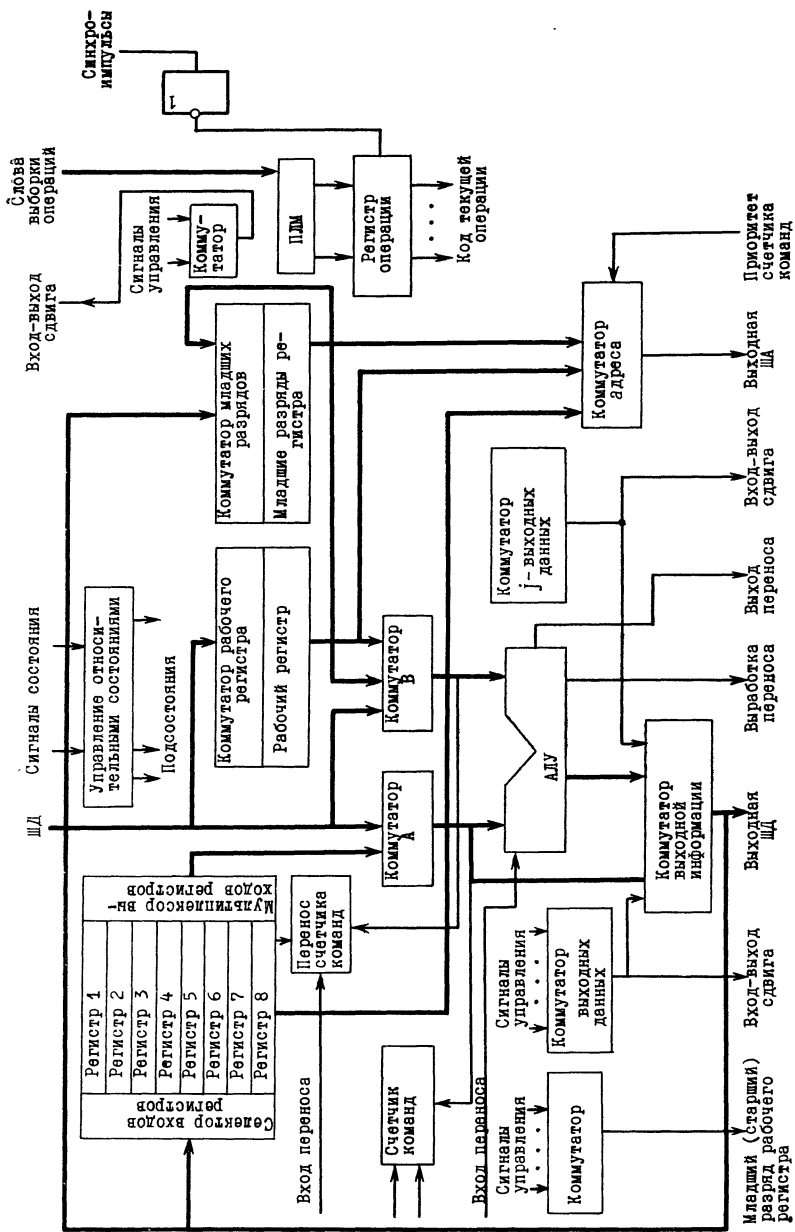


Рис. 4-12. Структурная схема 4-разрядной секции МП типа SBP-0400.

В МП SBP-0400 реализуется 512 микрокоманд (однотактных микроопераций), на базе которых разработчик может строить самые различные команды. Такой широкий набор микрокоманд позволяет воспроизводить систему команд различных существующих микро- и мини-машин.

Очевидно с помощью 4-разрядной микропроцессорной секции можно строить МП с длиной слова, кратной 4 бит, причем при этом обеспечится параллельный доступ ко всем управляющим кодам, данным и адресам ввода-вывода и ускоренный перенос для всего сумматора.

Быстродействие биполярных МП, выполненных по ТТЛ, ТТЛДШ и ИИЛ-технологии, сравнительное высокое, но не достаточное для построения сверхвысокопроизводительных вычислительных систем. Для построения последних используются либо сверхбыстродействующие МП на основе ЭСЛ-технологии, либо совокупность десятков или сотен быстродействующих МП.

Самым быстродействующим среди биполярных МП является микропроцессорное семейство MC10800 фирмы Motorola. Оно обеспечивает программируемую обработку данных с быстродействием 0,05 мкс на такт (1 микроцикл) [4-2]. Это обусловлено применением технологии биполярных ЭСЛ-схем и параллельно-последовательной (магистральной) обработки данных.

Быстродействующее микропроцессорное секционированное семейство КР-16 на основе ЭСЛ выпустила также фирма Raytheon.

В настоящее время в связи с улучшением технологии и повышением уровня интеграции МОП и биполярных схем на кристалле ряд фирм отказались от секционирования МП и начали реализовывать в кристалле вместо 2- и 4-разрядных секций 8- и 16-разрядные биполярные законченные МП и даже целые микроконтроллеры. По перспективному плану американских (Texas Instruments) и японских фирм к 1983 г. будут выпускаться однокристалльные быстродействующие 32-разрядные МП [4-5, 4-6].

4-5. СРАВНИТЕЛЬНАЯ ОЦЕНКА КАЧЕСТВА МИКРОПРОЦЕССОРОВ ПО ОСНОВНЫМ ТЕХНИКО- ЭКОНОМИЧЕСКИМ ХАРАКТЕРИСТИКАМ

Комплексная сравнительная оценка качества МП должна осуществляться по совокупности основных тех-

нико-экономических характеристик, а не по одному или двум параметрам, причем в зависимости от конкретной области применения МП из общей совокупности характеристик некоторая совокупность параметров является более важной и значимой, чем другие. Поэтому при сравнительной оценке качества МП и выборе наилучшего необходимо учесть те технико-экономические параметры, которые являются важными для данной области применения МП.

Достаточно точная методика сравнительной оценки качества различных комплексных интегральных схем для выбора наилучших изложена в [4-12], а приближенная методика оценки качества, где всем параметрам, по которым сравниваются МП, присваивается одинаковый вес, приведена в [4-13]. При оценке качества сравнение МП осуществляется по следующим 12 основным параметрам, значимость которых принята одинаковой:

1) времени выполнения команд, определяющему быстродействию МП;

2) количеству команд МП, определяющему гибкость применения МП, так как, чем больше число команд, тем выше универсальность МП. Правда, иногда число команд не является определяющим, так как одну и ту же команду можно использовать по-разному;

3) числу внутренних регистров, определяющему вычислительные способности МП. Правда, в некоторых МП этот параметр не существен, так как общие регистры выведены за пределы микропроцессорного кристалла;

4) емкости адресуемой памяти, определяющей максимальный объем обрабатываемой информации;

5) потребляемой (рассеиваемой) мощности, определяющей сложность и возможность резервирования источников питания и необходимость отвода тепла;

6) количеству различных уровней напряжения питания, определяющему сложность и стоимость микропроцессорной системы;

7) возможности прерываний, определяющей мультипрограммный режим работы МП;

8) наличию канала прямого доступа к памяти;

9) наличию микропроцессорного режима управления выполнением операций, обеспечивающего высокую гибкость управления, технологичность изготовления и возможность изменения системы команд по требованиям пользователей;

10) наличию резидентного либо кросс-ассемблера;

11) наличие трансляторов (компиляторов) с языков высокого уровня, упрощающих и сокращающих время написания пользовательских программ;

12) наличие управляющей программы, упрощающей операцию ввода-вывода и обеспечивающему эффективное использование вычислительных ресурсов МП.

Наряду с этими параметрами в ряде применений МП существенное значение имеют стоимость, количество МП, необходимых для реализации конкретной системы, наличие полной номенклатуры микропроцессорных БИС, особенно интерфейсных и других вспомогательных микросхем, наличие контрольно-измерительной аппаратуры и пакетов прикладных программ и т. п. В каждом конкретном случае применения МП должны быть выделены определяющие параметры, по которым будет сравниваться и оцениваться их качество.

Сравнительная комплексная оценка качества некоторых МП второго поколения по указанным 12 параметрам приведена в табл. 4-5 [4-13].

В первой строке таблицы приведены параметры реально не существующего МП, который условно назовем эталонным или образцовым. Этот МП имеет по каждому параметру лучшие показатели и поэтому может служить образцом (эталонном) для сравнения с другими реальными МП. По-видимому, МП, параметры которого ближе всего к параметрам эталонного, может быть признан лучшим, а МП, параметры которого будут максимально отличаться от параметров эталонного, должен быть признан худшим и, следовательно, занимать последнее место в ряду МП. Отношение численного значения каждого параметра эталонного МП (α_{i0}) к значению соответствующего параметра реального МП (α_{ij}) образует относительный показатель $C_{ij} = \alpha_{i0}/\alpha_{ij}$. Среднее квадратическое отклонение совокупности всех n показателей каждого j -го МП от совокупности всех n показателей эталонного МП определяется выражением

$$U_j = \sqrt{\sum_{i=1}^n (1 - C_{ij})^2}.$$

Численное значение U_j определяет качество (технический уровень) j -го МП и указывает место, которое он должен занимать в ряду других рассмотренных МП. Как следует из табл. 4-5, МП моделей F8,18080 и MC6800 занимают в ряду МП соответственно 1, 5 и 6-е места.

Модель МП	Параметры МП												
	Время выполнения команд	C ₁	Число команд	C ₂	Число внутренних регистров	C ₃	Емкость адресуемых ячеек, Кбайт	C ₄	Расширяемая мощность, МВт	C ₅	Число различных напряжений питания	C ₆	Возможность преобразования
Эталонный микропроцессор	0,4	1	117	1	65	1	65	1	500	1	1	1	3
F8 (США)	1	0,4	70	0,59	65	1	64	0,98	500	1	3	0,33	2
8080/8080A (США)	0,5	0,8	78	0,66	7	0,1	65	1	780	0,64	3	0,33	3
MC6800 (США)	2	0,2	72	0,61	50	0,07	64	0,98	600	0,83	1	1	3
MCS6502 (США)	0,4	1	78	0,66	10	0,15	65	1	700	0,71	1	1	3
TMS9900 (США)	1,3	0,3	69	0,58	15	0,23	64	0,98	1200	0,41	3	0,33	3
MCР1600 (США)	1,3	0,3	84	0,71	26	0,4	65	1	600	0,83	3	0,33	3
S6800 (США)	2	0,2	72	0,61	50	0,07	65	1	600	0,83	1	1	3
CP-600 (США)	0,8	0,5	87	0,74	8	0,12	64	0,98	750	0,66	3	0,33	3
FA9002 (США)	0,5	0,8	78	0,66	26	0,4	4	0,06	700	0,71	1	1	3
T-40 (Япония)	1,6	0,2	117	1	21	0,32	35	0,54	1000	0,5	1	1	2
TLCS-41 (Япония)	2	0,2	101	0,66	20	0,31	8	0,12	700	0,71	1	1	3

Модель МП	Параметры МП										Место в ряду		
	C_7	Канал прямого доступа к памяти	C_8	Наличие микропрограммного управления	C_9	Наличие резистора нового ассемблера	C_{10}	Наличие управляющей программы	C_{11}	Наличие трансляторов с языков высокого уровня		C_{12}	U_j
Эталонный микропроцессор	1	3	1	1	1	1	1	1	1	1	1	1	1
F8 (США)	0,66	2	0,66	1	1	1	1	1	1	1	1	1,08	1
8080/8080A (США)	1	3	1	0	0	1	1	1	1	1	1	1,59	5
MC6800 (США)	1	2	0,66	0	0	1	1	1	1	1	1	1,67	6
MCS6502 (США)	1	3	1	0	0	1	1	1	1	1	1	1,38	4
TMS9900 (США)	2	3	1	0	0	1	1	1	1	1	1	1,75	7
MSP1600 (США)	1	3	1	1	1	0	0	0	0	0	0	2,1	10
S6800 (США)	1	1	0,33	0	0	0	0	0	0	0	0	2,47	11
CP-600 (США)	1	3	1	1	1	1	1	1	1	1	1	1,28	2
FA9002 (США)	1	2	0,66	1	1	1	1	1	0	0	0	1,89	9
T-40 (Япония)	0,66	2	0,66	1	1	1	1	1	1	1	1	1,31	3
TLCS-41 (Япония)	1	1	0,33	1	1	1	1	1	1	1	0	1,85	8

Следует отметить, что приведенные в таблице параметры МП не отражают многие особенности и специфику их применения и поэтому полученные сравнительные оценки МП следует понимать как приближенные и пригодные только для предварительной ориентации. Для окончательного выбора (для данного применения) наилучшего микропроцессорного набора БИС следует учитывать ряд специфических характеристик МП.

Как известно, микропроцессорные наборы второго поколения типа моделей F8, I8080, M6800 являются приборами практически одного класса и периода разработки, обладают близкими характеристиками и находят наиболее широкое применение при построении различного рода контроллеров, микро-ЭВМ и других микропроцессорных систем. Возникает естественный вопрос, какой смысл в разработке, выпуске и применении разнотипных микропроцессорных наборов, имеющих близкие технико-экономические характеристики. В чем причина успеха широкого распространения всех трех типов МП?

Дело в том, что МП второго поколения моделей F8, I8080 и M6800 в основном имеют близкие характеристики, однако каждый из них имеет свою специфику в архитектуре, в системе команд, в номенклатуре набора БИС и т. п., вследствие чего каждый из них лучше ориентирован на реализацию соответствующих конкретных микропроцессорных систем. Поэтому далее рассмотрим некоторые особенности этих микропроцессорных наборов и укажем целесообразные области их применения.

Микропроцессорный набор M6800 или AMI6800 по своим технико-экономическим характеристикам и удобству применения в настоящее время является лучшим набором для построения как простых и дешевых контроллеров, так и относительно мощных микро-ЭВМ и микропроцессорных систем [4-7].

Сравнение технико-экономических характеристик микропроцессорных наборов по основным параметрам показывает, что набор 6800 имеет ряд существенных преимуществ перед набором 8080. Так, на практике выяснилось, что модель 6800 обеспечивает на 15—30% более экономное использование памяти, имеет более совершенную систему питания, не требует отдельных команд ввода-вывода и требует меньше команд программы и дополнительных интегральных схем, благодаря чему ее применение, особенно в системах передачи данных и в контрольно-измерительных приборах, позволяет создавать более экономные, надежные и конкурентоспособные изделия. Причиной такого превосходства по-видимому является то, что набор 8080 разрабатывался как совместимый с предыдущей моделью 8008 и унаследовал многие ее недостатки, тогда

как набор 6800 был разработан без прототипа после тщательного изучения всех предыдущих микропроцессорных наборов и учета их достоинств и недостатков.

Среди преимуществ микропроцессорного набора 6800 перед 8080 необходимо особенно отметить следующие.

Для МП 6800 необходим всего лишь один источник питания (+5 В), тогда как для МП 8080 требуются три источника питания (-5 В, +12 В, +5 В) (рис. 4-13). Это упрощает систему на микропроцессорных наборах модели 6800 и снижает ее стоимость.

Модель 6800 более экономно использует объем программ благодаря наличию аппаратного стека прерываний, обеспечивающего автоматическое запоминание значений всех регистров при прерывании программы. В модели 8080 для этих целей используются каждый раз отдельные подпрограммы из 4—5 команд. Кроме того, модель 6800 имеет два уровня внешнего прерывания, в том числе один немаскируемый, а модель 8080 имеет одно немаскируемое внешнее прерывание [4-7].

Модель 6800 имеет режим индексной адресации, отсутствующий в модели 8080. Это дает существенные выгоды, особенно при применении МП в периферийных устройствах.

Система команд модели 6800 более гибкая и богатая, чем у модели 8080. Вследствие этого модель 6800 позволяет гораздо проще выбирать и анализировать отдельные биты слова. В модели 6800 предусмотрены условные переходы по положительному, отри-

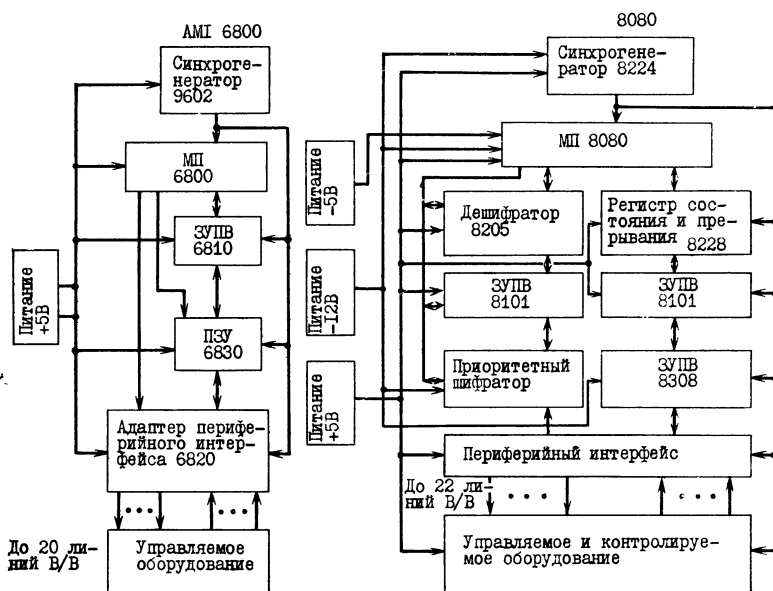


Рис. 4-13. Микропроцессорная система, построенная при помощи пяти БИС из семейства М6800 с одним источником питания (а) и девяти БИС из семейства 8080 с тремя источниками питания (б).

цательному и нулевому значениям, которые отсутствуют в модели 8080. Поэтому в модели 8080 для анализа неравенства требуются 2—3 дополнительных шага. Кроме того, в модели 6800, в отличие от 8080, предусмотрен очень эффективный механизм относительной адресации, позволяющий программировать в собственных относительных адресах (отсчет ведется по счетчику команд). Имеется также прямая адресация, при которой используются два командных байта (у модели 8080 — три), что обеспечивает экономию на 33%.

Микропроцессорный набор AMI 6800 достаточно богат по номенклатуре и включает в себя девять видов БИС и еще столько же находится в стадии освоения. В состав комплекса входят: МП (МС6800); статическое ЗУПВ на 128×8 бит (МСМ6810); статическое ПЗУ на 8 Кбит (МСМ6830); статическое ПЗУ на 16 Кбит (6831); электрически перепрограммируемое ПЗУ на 512×8 бит (6834); адаптер периферийного интерфейса PIA (6820); адаптер сопряжения с асинхронными линиями связи (6850); модем (6860) и универсальный синхронный приемник-передатчик (2350); для изделий с малым потреблением мощности или с батарейным питанием предусмотрено использование К-МОП ЗУПВ на 256×4 бит (5101).

Каждый набор БИС (кристалл) содержит схему сравнения. Схема сравнения выбирает БИС, если поступающий на ее вход код (с ШЛ) совпадает с приписанным БИС кодом (маской). Это отличие набора 6800 от набора типа 8080 сокращает число необходимых микросхем, но несколько хуже использует поле памяти. Так, к МП МС6800 можно подключить непосредственно без дополнительных ТТЛ-микросхем по десяти БИС памяти ввода-вывода, тогда как для модели 8080 при этом требуется, по крайней мере, 4—6 дополнительных микросхем (см. рис. 4-11).

Множество крупных американских фирм, в том числе Hewlett-Packard, Memorex, Tektronix, Congas, TRW, в своих изделиях предпочитают МП модели AMI, 6800 [4-7].

Так, фирма Congas в свои дисплеи встраивает МП 6800 и превращает их в разумный терминал (Congas 480/25), легко приспособляемый для выполнения различных функций. Фирма Memorex начала выпускать новый быстродействующий дисплей (Memorex 1377) с широким использованием МП модели 6800.

Фирма Tektronix на базе МП 6800 строит диалоговый цифровой графопостроитель (Tektronix 4662). Микропроцессор позволяет графопостроителю генерировать алфавитно-цифровые знаки и осуществлять цифровое преобразование.

Фирма TRW на базе МП 6800 строит торговые терминалы.

Микропроцессорный набор F8 отличается от других наборов БИС в 2—3 раза более низкой стоимостью, высокой степенью совместимости БИС и полнотой номенклатуры набора (более 10 типов БИС). Для решения многих практически важных, но относительно несложных задач требуется почти в 2—4 раза меньшее число БИС микропроцессорного набора F8, чем набор 8080 или 6800 [4-8]. Микропроцессор F8 стоит несколько долларов и более чем в 2 раза дешевле микропроцессоров моделей 8080 и AMI 6800.

Микропроцессорный набор БИС F8 лучше всего использовать тогда, когда две или три БИС из этого набора могут выполнять заданную функцию в автономном режиме без большого объема внешней памяти. Микропроцессорные наборы F8 обычно используются либо в двух- или трехкристалльных контроллерах для управ-

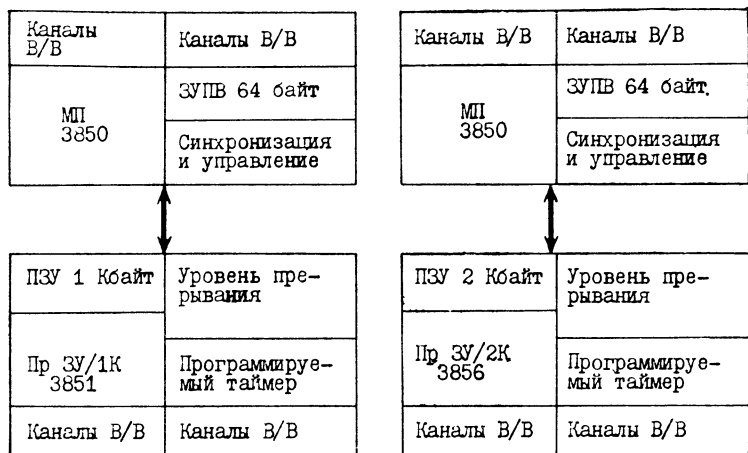


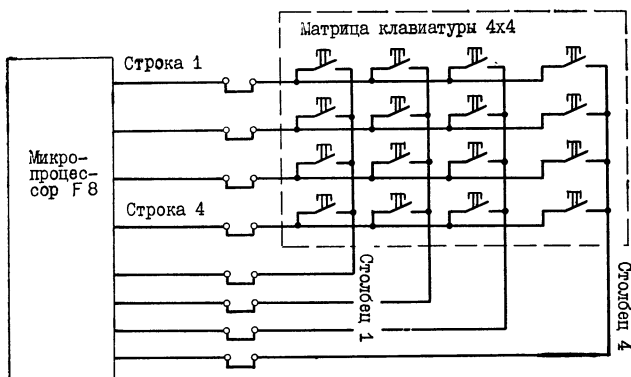
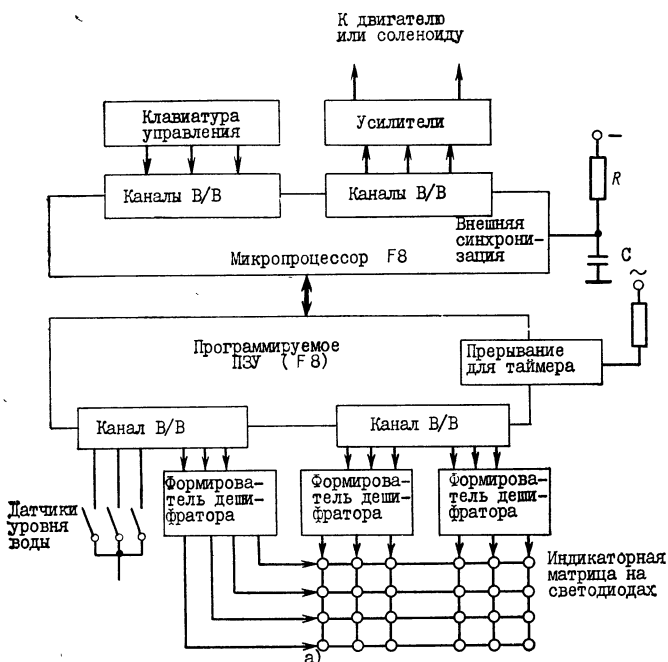
Рис. 4-14. Простейшие микропроцессорные системы, реализованные при помощи двух БИС из набора F8.

ления периферийной аппаратурой, либо в мультипроцессорных системах, причем управление высокоскоростной периферийной аппаратурой осуществляют отдельные МП F8, а низкоскоростной — программным путем. Сравним количество БИС, необходимых для реализации микропроцессорных систем широкого применения для набора моделей F8, 18080 и M6800.

При помощи всего лишь двух БИС (МП и ПрЗУ) из набора F8 общей стоимостью около 20 дол. реализуются простейшие, но законченные микропроцессорные системы, так называемые простые контроллеры (рис. 4-14), пригодные для управления бытовыми приборами, товарами широкого потребления, торговыми автоматами, системами зажигания, тормозными системами и другими устройствами с умеренными потребностями в памяти и каналах ввода-вывода (ЗУПВ до 64 байт, ПЗУ до 1—2 Кбайт, до 16 каналов ввода-вывода). Для реализации подобных систем с теми же функциями при помощи микропроцессорного набора 8080 требуется в среднем 8—10 БИС вместо двух [4-8].

Для того чтобы стоимость микропроцессорных систем и в первую очередь микроконтроллеров свести к минимуму, необходимо свести к минимуму объем аппаратных затрат за счет разработки специализированных системных программ, записанных достаточно эффективно, с учетом всех особенностей МП и его конкретного применения. Это предполагает реализацию максимально возможного числа функций программным способом при помощи программируемого ПЗУ, что приводит к сокращению объема аппаратуры и снижению стоимости системы в целом. Для иллюстрации этого положения на рис. 4-15,а в качестве примера приведена схема контроллера для управления стиральной машиной, реализованной при помощи двух БИС (МП и Пр ЗУ) из микропроцессорного набора F8.

Наличие у этого контроллера двунаправленных шин (каналов ввода-вывода) обеспечивает прием сигналов от датчиков и кла-



б)

Рис. 4-15. Контроллер стиральной машины, построенной из двух БИС микропроцессорного набора F8.

а — структурная схема; б — подключение клавиатуры на 16 переключателях к одному двунаправленному каналу ввода-вывода МП F8 без дополнительных микросхем сопряжения.

виатуры, подключение светодиодных индикаторов и выдачу выходных управляющих сигналов через усилители на двигатели и соленоиды стиральной машины. Тактовую частоту для МП задает внешняя RC-цепочка. Часть напряжения сети переменного тока подается на вход прерывателя и используется для поддержания точной опорной частоты, а также для получения данных о пересечении нулевого уровня, помогающих устранить радиочастотные помехи от выходных усилителей, соленоидов и двигателя.

Следует отметить, что именно благодаря использованию в полной мере возможности программного обеспечения МП F8 и его шин (каналов ввода-вывода), обладающих свойством двунаправленности, удается непосредственно связать МП с клавиатурой управления и датчиками уровня без дополнительной схемы сопряжения, что сокращает объем аппаратных затрат и снижает стоимость МП.

Поскольку один канал ввода-вывода МП F8 рассчитан на восемь линий (разрядов), то с одним каналом ввода-вывода непосредственно (без дополнительной аппаратуры) может сопрягаться матрица клавиатуры управления, содержащая от 4×4 переключателей (рис. 4-15,б).

В МП F8 сканирование (опрос) клавиатуры осуществляется программным способом. Программа обслуживания клавиатуры непрерывно сканирует все переключатели и за четыре цикла опрашивает все 16 переключателей. При этом МП F8 по очереди включает одну из четырех линий выборки строки матрицы переключателей (рис. 4-14,б) и по четырем каналам ввода-вывода считывает данные параллельно с четырех столбцов, занося их в накапливающий регистр.

Для сравнения различных микропроцессорных наборов отметим, что реализация описанного ранее контроллера при помощи микропроцессорного набора 8080 потребует в 4—5 раз больше микросхем, т. е. 8—10 БИС вместо двух [4-9].

Три варианта микропроцессорных систем (рис. 4-16,а—в) средней сложности, пригодных для построения концентраторов сообщений, управления ЗУ на гибких дисках, для контроля и управления автомобильными двигателями, коммутаторов с временным хранением, реализуются при помощи всего лишь трех БИС микропроцессорного набора F8, тогда как для реализации тех же функций при помощи микросхем из набора 8080 потребуется в 2,5—3 раза больше микросхем, т. е. 10—12 БИС вместо четырех [4-8].

В качестве примера реализаций МП средней сложности на рис. 4-17 приведена схема микроконтроллера для автомобильного двигателя, реализованного при помощи всего лишь четырех БИС из набора F8. Микроконтроллер должен извлекать из топлива максимум энергии и минимизировать количество загрязняющих и токсических веществ в отработанных газах. Микроконтроллер контролирует давление, температуру двигателя, число оборотов и др. с целью обеспечения оптимального соотношения бензина и воздуха в топливной смеси и точного выбора оптимального момента зажигания. Эта процедура должна повторяться по меньшей мере 100 раз в секунду. Так как многие входные и выходные каналы имеют аналоговую форму, то необходимо, чтобы на входе МП осуществлялось аналого-цифровое преобразование, а на выходе цифро-аналоговое.

Чтобы избежать дорогостоящего аналого-цифрового и цифро-аналогового преобразований, в качестве промежуточного аналогово-

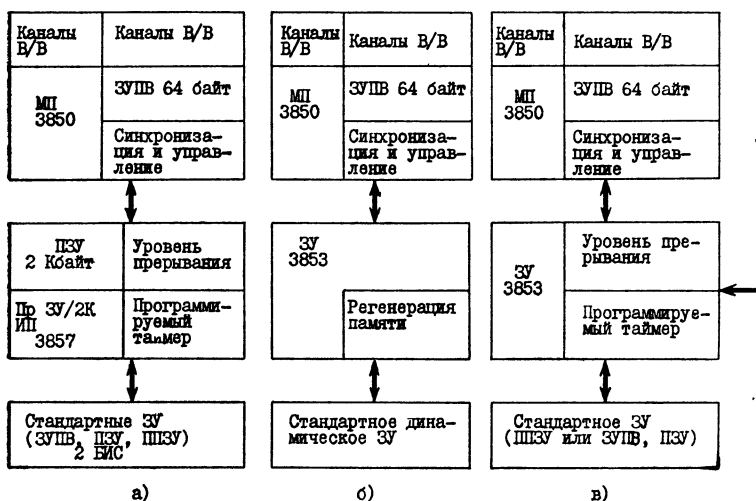


Рис. 4-16. Микропроцессорные системы с интенсивным использованием памяти, пригодные для построения концентраторов сообщений, контроллеров с временным хранением.

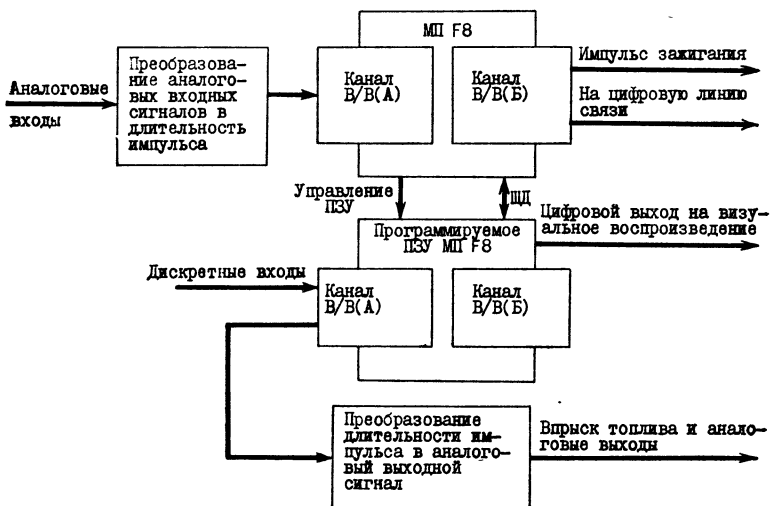


Рис. 4-17. Схема микроконтроллера автомобильного двигателя, построенная из четырех БИС микропроцессорного набора F8.

го сигнала на входе и выходе используются импульсы различной длительности. Микропроцессор, опрашивая аналоговые входные сигналы, преобразует их в импульсы различной длительности и вырабатывает импульс нужной длительности и в нужный момент времени для системы зажигания двигателя, аналоговый сигнал соответствующей амплитуды для управления впрыском топлива и несколько цифровых сигналов для связи с внешними приборами и визуального вывода данных.

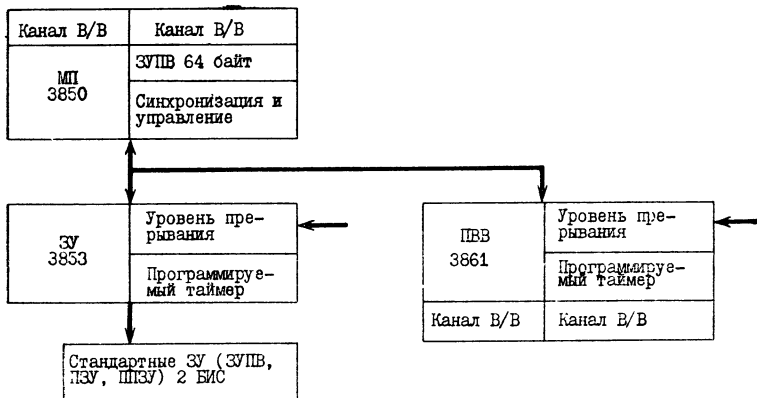


Рис. 4-18. Микропроцессорная система для кассовых аппаратов электронных весов, электронных игр, управления перфоленточными и кассетными устройствами, управления светофорами и др.

Реализация такого контроллера на других микропроцессорных наборах потребует до 20 микросхем вместо четырех [4-9].

Более сложные микропроцессорные системы и контроллеры, которые наиболее пригодны для кассовых аппаратов, электронных весов, электронных игр, для управления перфоленточными и кассетными устройствами, управления светофорами на перекрестках и др., могут быть реализованы при помощи пяти БИС микропроцессорного набора F8 (рис. 4-18). Для выполнения тех же функций при помощи микросхем наборов 8080 или 6800 потребуются в 2 раза больше микросхем, т. е. 10 БИС [4-9].

Микропроцессорный набор БИС модели 8080 предпочтительно используется в различных устройствах управления производственными процессами, в разумных терминалах, в игровых автоматах и т. п.

4-6. ОПТИМАЛЬНОСТЬ МИКРОПРОЦЕССОРОВ

Следует отметить, что структуры и функции существующих МП пока еще в недостаточной степени соответствуют структурам ЭВМ четвертого поколения. Разработчики вычислительных систем до сих пор не сформу-

лировали свои концепции создания унифицированной элементной базы для ЭВМ четвертого поколения. Поэтому они исследуют принципы структурной организации ЭВМ, в том числе высокопроизводительных, на путях создания мультимикропроцессорных систем из МП, разработанных ранее по канонам структурной организации вычислительной техники третьего поколения.

Для обеспечения действительной оптимальности применения МП в вычислительно-управляющей технике необходимы, с одной стороны, тщательный анализ конкретных задач управления с целью определения требований к архитектуре и математическому обеспечению МП и, с другой стороны, рациональное распределение функций между аппаратурой и программными средствами. Так, анализ конкретных задач управления показывает, что значительное число их характеризуется необходимостью выполнения большого количества арифметических и логических операций, тогда как доля операций ввода-вывода и внутренних пересылок данных относительно невелика. С другой стороны, известно, что наиболее популярный и широко распространенный микропроцессор Intel 8080 содержит систему команд, в которой набор команд для арифметических и логических операций недостаточно развит, тогда как доля команд на пересылки и операции ввода-вывода слишком велика. Поэтому для таких задач управления набор команд МП 8080 оказывается несбалансированным и этот МП не эффективен.

Более оптимальными и перспективными в этом случае являются такие типы МП, у которых имеется развитый набор арифметических и логических команд (например, для умножения, деления и др.) и которые обеспечивают работу с многобайтными данными и имеют гибкую магазинную архитектуру для эффективного вычисления арифметических выражений.

Кроме того, существующие широко распространенные МП I8080, I3002, MC6800, F8 не содержат эффективных средств межпроцессорного обмена информацией, что не позволяет создавать оптимальные мультимикропроцессорные системы и сети. Для организации эффективных мультимикропроцессорных систем из множества МП должны быть созданы такие МП, архитектура и система которых предусматривает специальные аппаратурные и программные средства для эффективного объединения их в систему и обеспечения быстрого и гибкого взаимодействия информацией.

ГЛАВА ПЯТАЯ
**ОДНОКРИСТАЛЬНЫЕ МИКРО-ЭВМ
 И МИКРОКОНТРОЛЛЕРЫ**

5-1. ОБЩИЕ СВЕДЕНИЯ

Развитие технологии интегральных схем и увеличение степени интеграции в полупроводниковом кристалле до 10—30 тыс. компонентов сделало возможным реализовать в одном кристалле не только МП, но и всю схему микро-ЭВМ, выполняющую несложные функции и поэтому требующую небольших объемов памяти (до 2 Кбайт) и несложных схем каналов ввода-вывода (32 канала).

Анализ показывает, что если в одном и том же полупроводниковом кристалле наряду со схемой МП реализовать еще ПЗУ емкостью 1—2 Кбайт, ЗУПВ емкостью 24—128 байт, 32 канала (линии) ввода-вывода, программируемый таймер, логику прерывания, то можно получить несложный однокристалльный микроконтроллер или микро-ЭВМ, которая, выполняя несложные функции, может найти массовое применение как автономный прибор или как периферийный контроллер для других ЭВМ, например: в торговле — в качестве электронных терминалов для розничной торговли; в бытовом хозяйстве — в качестве контроллеров для холодильников, стиральных машин, СВЧ плит и др; в системах управления автомобилем (тормозами, двигателем, щитовыми приборами); в технологических агрегатах; в контрольно-измерительных приборах; в игровых автоматах и др.

В однокристалльных микро-ЭВМ (микроконтроллерах) в одном кристалле наряду со схемой 8- или 16-разрядно-

Таблица 5-1

[Параметры микро- контроллеров	Фирма-изготовитель							
	Intel	Mos- tek	Fair- child	TI	Zilog	Moto- rola	Rock- well	Rockwell
Тип модели	8048	3870	3859	9940	Z8	6801	6500	PPS-4/1
Емкость ПЗУ гро- грамм, байт	1024	2048	1024	2048	2048	2048	2048	640—1024
Емкость ЗУПВ, байт	64	64	64	128	144	128	64	24—64
Число команд	95	70	70	58	96	72	53	101
Количество линий (каналов) ввода- вывода	32	32	32	32	32	30	34	22—39
Напряжение пита- ния, В				+5				+15

го МП предусмотрены также фактически все остальные схемы, которые требуются для реализации несложной микромашины, включая иногда даже схему генератора тактовых импульсов и репрограммируемое ПЗУ.

Однокристалльные микро-ЭВМ обладают меньшими стоимостью и габаритами, большей надежностью и быстродействием, чем микро-ЭВМ на базе МП, и требуют для своей реализации несколько кристаллов (БИС). Поэтому популярность однокристалльных микро-ЭВМ среди пользователей непрерывно растет.

В настоящее время ряд американских фирм выпускают однокристалльные 8- и 16-разрядные микроконтроллеры (микро-ЭВМ) (табл. 5-1), содержащие на одном кристалле АЛУ, УУ, ПЗУ (ППЗУ) программ, ЗУПВ данных и различные логические схемы управления вводом-выводом. Эти однокристалльные микроконтроллеры (микро-ЭВМ) целесообразно использовать вместо более дорогостоящих многокристалльных микроконтроллеров, особенно когда необходимая емкость памяти программ не превышает 2 Кбайт, а объем оперативной памяти и данных не превышает 128 байт.

Рассмотрим кратко несколько типов наиболее популярных однокристалльных микро-ЭВМ.

5-2. ОДНОКРИСТАЛЛЬНЫЕ 8-РАЗРЯДНЫЕ МИКРО-ЭВМ

Фирма Rockwell (США) выпускает однокристалльные 8-разрядные микро-ЭВМ серии PPS-4/1. Эта серия содержит семь моделей микро-ЭВМ: MM70, MM77, MM78, MM75, MM76C, MM76D, MM76E (табл. 5-2) и представляет собой широкий ассортимент для выбора требуемой микромашины [5-1].

У всех моделей однокристалльных микро-ЭВМ серии PPS-4/1 имеются каналы ввода-вывода, позволяющие исключить в системе контроля и управления значительное число дорогостоящих интерфейсных цепей. Так, каналы последовательного ввода-вывода позволяют по-новому осуществить простые, без дополнительных затрат, связи в микропроцессорных системах. Без каких-либо сложностей осуществляется аналого-цифровое преобразование. Без дополнительного усиления осуществляется вывод информации на индикаторы и т. п.

Система команд однокристалльных микро-ЭВМ серии PPS-4/1 позволяет в 2 раза более эффективно использовать ПЗУ. Более 80% команд — однобайтовые и выпол-

Таблица 5-2

Параметры микро-ЭВМ	Модель						Расширенный ММ76
	ММ70 Язык Бейсик-76	ММ77 Язык Бейсик-77	ММ78 Язык Джумбо-П	ММ75 Язык Эконом-76	ММ76С Быстродействующий счетчик	ММ76D 12-разрядный аналого-цифровой преобразователь	
Емкость ПЗУ, байт	640	1340	2048	640	640	640	1024
Емкость ЗУПВ, байт	24	48	64	24	24	24	24
Число каналов (шин) ввода-вывода	31	31	31	22	39	37	31
Число условных прерываний	2	2	2	1	2	2	2
Разрядность параллельного ввода	8	8	8	4	8	8	8
Разрядность двусторонней параллельной передачи	8	8	8	8	8	8	8
Число отдельных линий	10	10	10	9	10	10	10
Число линий передач в последовательном коде	3	3	3	—	3	3	3
Число выводов корпуса (четыре ряда)	42	42	42	28	52	52	42
Возможность приобретения	В продаже	В продаже	В продаже	В продаже	В продаже	В продаже	Через 16 недель после заказа
Напряжение питания, В	15	15	15	15	15	7	15
Потребляемая мощность, мВт	70	70	70	70	70	50	70

няются за один рабочий цикл. В одном байте обрабатываются многие вызываемые подпрограммы. Команды табличного поиска, предусмотренные в двух моделях этой серии (ММ77 и ММ78), просто разыскивают хранящуюся информацию.

Для упрощения разработки, компоновки, редактирования, отладки программ и их записи в ППЗУ фирма Rockwell выпускает специальное средство или универсальный блок. Этот блок может выполнять также заводские и выходные испытания микро-ЭВМ [5-1].

Фирма Intel (США) с 1976 г. выпускает однокристалльные 8-разрядные микро-ЭВМ типов 8748 и 8048, изготавливаемые по *n*-канальной МОП-технологии, являющиеся дальнейшим развитием однокристалльного 8-разрядного популярного МП типа 8080 [5-2], выпускаемого этой фирмой с 1973 г.

Микро-ЭВМ типа 8748 содержит в кристалле электрически перепрограммируемое ПЗУ на 1 Кбайт для хранения программ, тогда как микро-ЭВМ типа 8048 содержит программируемое в процессе изготовления ПЗУ на 1 Кбайт и для изменения программы каждый раз необходимо изготовить новое ПЗУ, что требует значительных затрат времени и средств.

Микро-ЭВМ типа 8748 благодаря наличию электрически программируемого ПЗУ с ультрафиолетовым стиранием информации позволяет записывать в ПЗУ конкретные программы буквально за несколько минут, вследствие чего ускоряется процесс ввода и отладки программ. Изменения в программу можно внести путем стирания информации ультрафиолетовым лучом и последующего ввода исправленной программы электрическими сигналами. Благодаря этому затраты на разработку и программирование микро-ЭВМ существенно снижаются.

Первые партии микро-ЭВМ, пока программы окончательно не отработаны, следует выпускать на приборах типа 8748, где допускается простота перепрограммирования. Кроме того, используя такие приборы, можно легко удовлетворить нестандартным требованиям заказчика, не дожидаясь изготовления специальных фотошаблонов для ПЗУ.

Если внутренние программы пользователя окончательно отработаны на микро-ЭВМ 8748, то при тиражировании этого изделия целесообразно ПЗУ с электриче-

ским программированием заменить на более устойчивые к помехам и другим воздействиям масочные ПЗУ.

Микро-ЭВМ 8748 и 8048 содержат схемы 8-разрядного универсального МП, ПЗУ емкостью 1 Кбайт для хранения программ, ЗУПВ для данных емкостью 64 байт, три программируемых канала ввода-вывода, восемь дополнительных ШУ (синхронизации) программируемого таймера-счетчика, схемы приоритетного прерывания системных блоков управления и генератора тактовых импульсов.

Микро-ЭВМ 8748 и 8048 имеют 70 команд и обеспечивают на порядок выше быстродействие, чем существующие многокристальные микро-ЭВМ на базе МП8080. Большие интегральные схемы 8748 и 8048 смонтированы в 40-контактных корпусах DIP, питаются от одного источника питания напряжением +5 В.

Наиболее серьезным недостатком микроконтроллеров 8048 и 8748 является малая емкость программной памяти (1 Кбайт) и памяти данных (64 байт). Однако дальнейшего увеличения программной памяти можно достигнуть с помощью подключения специальной микросхемы типа 8355/8755, содержащей ПЗУ на 2 Кбайт и средства ввода-вывода, а расширение емкости памяти данных обеспечивается подключением другой микросхемы типа 8155, содержащей ЗУПВ на 250 байт и средства ввода-вывода. Обе эти микросхемы допускают непосредственное подключение к основному прибору 8048 или 8748. Комплекс из трех микросхем позволяет построить универсальный микроконтроллер (микро-ЭВМ), имеющий суммарную емкость программной памяти 3 Кбайт, память данных 32 байт и 53 линии ввода-вывода (рис. 5-1).

Они находят широкое применение в контрольно-измерительной аппаратуре, различных контроллерах, аппаратуре связи и терминалах, электронных играх, бытовых приборах и многих промышленных устройствах.

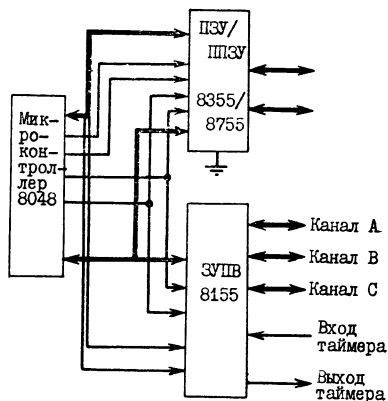


Рис. 5-1. Микро-ЭВМ на трех микросхемах.

Фирма Fairchild (США) в 1977 г. выпустила в продажу однокристалльную 8-разрядную микро-ЭВМ «Микромашина-1» для решения наиболее важных проблем контроля и управления [5-3].

«Микромашина-1» — первая машина из серии однокристалльных микромашин, которые намеревается выпустить эта фирма.

Для программирования микро-ЭВМ конкретного применения фирма использует гибридную БИС микромашинного эмулятора, содержащую перепрограммируемое ПЗУ 2708 со стиранием информации ультрафиолетовым излучением. Гибридная, легко перепрограммируемая схема используется для отработки и проверки программ в реальных условиях, которые в дальнейшем закладываются в ПЗУ заводских образцов микро-ЭВМ. Такой макет микро-ЭВМ с возможностью простого перепрограммирования существенно облегчает выпуск однокристалльных микро-ЭВМ, в которых программы четко ориентированы на выполнение конкретных задач и хранятся в ПЗУ.

Для облегчения проектирования однокристалльных микро-ЭВМ фирма Fairchild выпускает вспомогательные средства проектирования серии Formulator [5-2].

Фирма Mostek (США) выпустила однокристалльную микро-ЭВМ 3870, которая является однокристалльным вариантом прибора F8 [5-3].

Ряд специалистов по МП и микро-ЭВМ считают, что массовое применение МП и микроконтроллеров в конкретных задачах приведет к тому, что в будущем стандартные универсальные МП и микро-ЭВМ уступят место специализированным МП и микро-ЭВМ, так как их специализация на конкретные применения при крупных заказах повышает эффективность и экономичность. Считается, что стандартные универсальные однокристалльные МП не смогут быть конкурентоспособными в условиях оптового рынка, где заказы достигают 100 000 и более изделий.

Специализированные однокристалльные МП и микро-ЭВМ, оптимизированные в соответствии с их конкретным использованием, сводят до минимума количество схем, необходимых для сопряжения МП и микромашины с оборудованием заказчика, и делает экономичным и эффективным их применение.

В связи с этим фирма General Instruments Corporation разработала и выпустила на рынок в 1977 г. однокри-

стальную стандартную 8-разрядную микро-ЭВМ PIC 1650, изготавливаемую по технологии *n*-МОП с ионной имплантацией и допускающую различные модификации и специализацию на конкретные применения.

Однокристалльная стандартная микро-ЭВМ PIC 1650 (имеющая тактовую частоту 0,1—1 МГц) может успешно применяться как универсальная микро-ЭВМ для систем регулирования газовых насосов, торговых автоматов, кассовых аппаратов и др.

Руководство фирмы считает, что стандартная модель PIC 1650 может поставляться как универсальная микро-ЭВМ, если заказы не очень велики (не более 50 тыс. шт.). Когда же появляется крупномасштабное конкретное применение (100 тыс. шт. и более), фирма предлагает для каждого конкретного применения создать специализированную однокристалльную микро-ЭВМ на основе стандартной модели PIC 1650 путем внесения соответствующих изменений, требуемых для лучшего приспособления микро-ЭВМ к конкретным применениям. По мнению специалистов фирмы, массовое применение МП и микро-ЭВМ в конкретных областях приведет к тому, что стандартные или универсальные МП и микро-ЭВМ уступят свое место специализированным [5-3].

Однокристалльная микро-ЭВМ Z8 фирмы Zilog Incorporation (США) появилась в 1978 г., имеет высокие технико-экономические характеристики и является серьезным конкурентом однокристалльных микро-ЭВМ моделей 9940 (Texas Instruments Inc.), 8048 (Intel), 3870 (Mostek Inc.). По своему быстродействию и вычислительной мощности Z8 превосходит прочие однокристалльные микро-ЭВМ. На кристалле Z8 кроме АЛУ содержатся ПЗУ на 2048 байт, ЗУПВ емкостью 128 байт, 144 регистра, четыре 8-разрядных канала ввода-вывода, встроенный синхрогенератор с частотой 4 МГц и два таймера-счетчика. Размещенная на кристалле память программ и данных может быть расширена еще на 62 Кбайт внешней памятью данных и программ.

Наличие четырех каналов ввода-вывода с возможностью программирования по битам, байтам и словам делает исключительно гибким управлением вводом-выводом. Кроме того, наличие на самом кристалле универсального асинхронного приемопередатчика (УАПП) исключает необходимость во внешнем УАПП или в дополнительном адаптере для приема передачи. Другие однокристалльные микро-ЭВМ не содержат встроенной

схемы приема-передачи данных, встроенного синхрогенератора, такого количества регистров и емкости ПЗУ и ЗУПВ. Прибор Z8 изготавливается по *n*-канальной МОП-технологии с кремниевым затвором и ионным легированием.

Однокристалльная микро-ЭВМ третьего поколения модели 6801 фирмы Motorola Incorporation содержит усовершенствованный МП 6800, ПЗУ на 2 Кбайт, ЗУПВ на 128 байт, три 16-разрядных таймера, канал последовательного ввода-вывода для управления сопряжением с линиями связи и для организации мультимикропроцессорных систем и 31 линию параллельного программируемого ввода-вывода для работы с периферийными приборами и устройствами (рис. 5-2) [5-5].

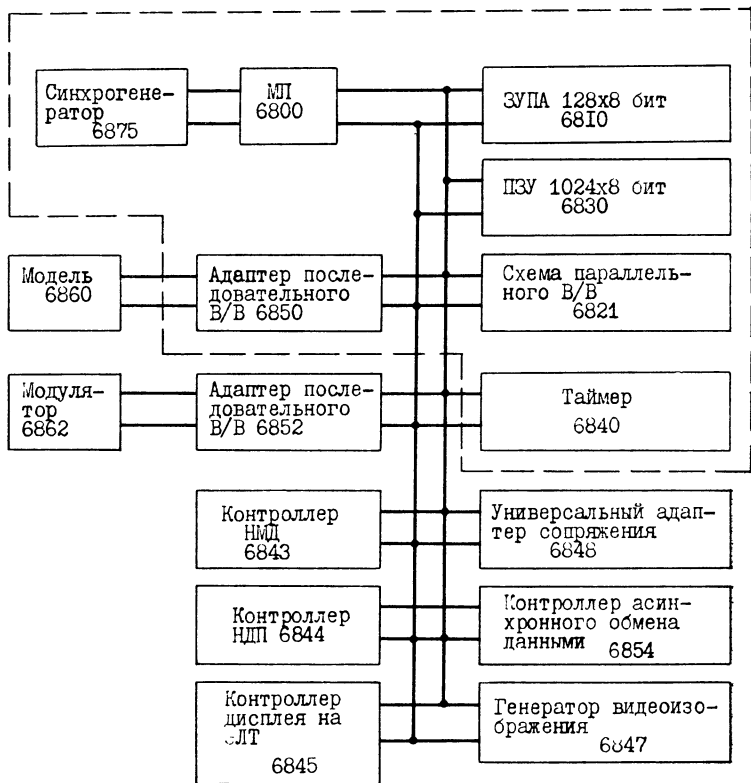


Рис. 5-2. Однокристалльная микро-ЭВМ 6801.

Одна микросхема 6801 заменяет либо две микросхемы (6802 и 6846), либо семь микросхем (6800, 6810, 6821, 6830, 6840, 6875 и 6850) из семейства 6800.

Микро-ЭВМ 6801 сохраняет основные архитектурные характеристики семейства 6800 и полностью совместима с микросхемами, входящими в нее. Синхронизация однокристальной микро-ЭВМ осуществляется внутренним генератором.

Применение микро-ЭВМ позволяет повысить производительность благодаря ее схеме прерывания, которая дает возможность отказаться от внешних логических схем для обработки прерывания и от организации мультимикропроцессорных систем. Микро-ЭВМ 6801 часто используется для программируемого управления периферийным оборудованием асинхронного обмена по квантам. Она используется в качестве дешевого интерфейса для подключения низкоскоростных периферийных приборов, для управления адаптерами сопряжения и др.

Программируемый микроконтроллер на базе МП, выполняя широкий набор функций управления и регулирования, заменяет десятки регуляторов и сотни релейных схем.

Микроконтроллер осуществляет сбор, обработку, хранение и распределение во времени информации о процессе; реализует функции времязадающих элементов счетчиков и других узлов; вырабатывает управляющее воздействие на исполнительные органы.

Как правило, в состав микроконтроллера входят: центральный процессор, автономное портативное устройство программирования, модули входа-выхода и блок питания.

Характерной особенностью программируемого микроконтроллера, обуславливающей универсальность его применения, является возможность ввода в процессор управляющей программы конкретного технологического процесса с помощью автономного портативного устройства программирования, содержащего клавиши и набор переключателей и световых индикаторов. Контроль правильности ввода данных осуществляется с помощью светящихся табло и клавиш. При помощи клавиш диагностики на автономном портативном устройстве программирования осуществляется диагностика неисправностей микроконтроллера. Однако такое портативное устройство программирования используется для работы с любым количеством однотипных микроконтроллеров, функционирующих на предприятии.

В ряде программируемых микроконтроллеров предусмотрена возможность ввода программы также с магнитной ленты или перфоленты.

Некоторые наиболее современные модели микроконтроллеров оснащены не только автономным портативным устройством программирования, но и автономным устройством программирования с ЭЛТ, на экране которой можно наблюдать при программировании как отдельные логические операции, так и целые фрагменты операций логических схем. Эти модели не требуют наличия специально подготовленных программистов.

Автономные портативные устройства программирования для ввода управляющей программы используются как в микроконтроллерах (например, микроконтроллеры типа Modicon 184, 284 и 384), так и в программируемых автоматах, предназначенных также для управления технологическими процессами и станками. Программируемые автоматы (например, APS 3005 и SPAC/PS французской фирмы CGEE Alstom) позволяют выполнять функции регулирования, любые комбинационные или последовательностные схемы и операции с выдержкой времени. Так, программируемый автомат APS 3005 имеет объем ЗУПВ 1 Кслов по 16 бит и по объему реализуемых функций заменяет релейное устройство, содержащее 400—600 реле.

Как показывает анализ, применение программируемых микроконтроллеров как в виде локального устройства, так и в составе иерархических систем управления позволяет автоматизировать такие процессы в химической, нефтехимической, металлургической и других областях, где традиционные средства автоматизации не приносили существенного эффекта. С появлением программируемых МП возникли новые более прогрессивные способы построения АСУ.

5-3. ОДНОКРИСТАЛЬНЫЕ 16-РАЗРЯДНЫЕ МИКРО-ЭВМ, ВЫПОЛНЯЮЩИЕ ФУНКЦИИ НЕДОРОГОГО КОНТРОЛЛЕРА

Одновременно с развитием однокристальных микро-ЭВМ и микроконтроллеров среднего класса, ориентированных на байтовую обработку данных, появились и начали завоевывать популярность 16-разрядные однокристальные микро-ЭВМ и микроконтроллеры типа TMS9940 и 8086 фирмы Intel, 6809 фирмы Motorola, Z8000 фирмы Zilog, CP-600 фирм GI и IMP, PACE и 8900 фирмы National. В этих микро-ЭВМ используются 16-разрядные команды и данные и содержатся мощные и достаточно эффективные наборы команд.

Однокристальная *n*-канальная МОП 16-разрядная микро-ЭВМ TMS9940 фирмы Texas Instruments с питанием 5 В содержит на одном кристалле все необходимые компоненты (рис. 5-3), позволяющие реализовать недорогие однокристальные микроконтроллеры для широкого применения, когда требуются небольшие объемы вычислений.

На одном кристалле размещается 16-разрядный МП, ПЗУ микропрограмм емкостью 500 байт (4 Кбит), ПЗУ программ (масочно-программируемое или по спецзаказу электрически программируемое) емкостью 2 Кбайт, ЗУПВ емкостью 128 байт, универсальная схема ввода-вывода на 32 канала, причем предусмотрено расширение каналов ввода-вывода до 256 путем добавления стандартных внешних микросхем.

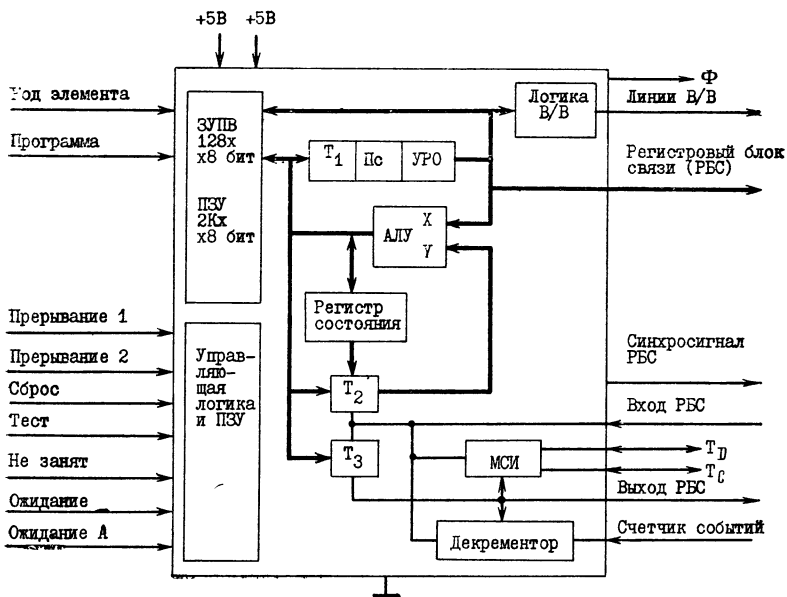


Рис. 5-3. Схема однокристалльной 16-разрядной микро-ЭВМ TMS 9940.

Увеличение длины слова до 16 разрядов делает прибор TMS9940 более быстродействующим, чем 4-, 8- и 12-разрядные микро-ЭВМ [5-4].

Набор команд микро-ЭВМ TMS9940 содержит 68 команд и является подмножеством системы команд микро-ЭВМ семейства 9900. Использование для кода операций 16-разрядного поля позволяет по отдельным командам реализовать сложные операции, такие как умножение и деление. Эта 16-разрядная структура позволяет также программисту применять процедуры индексации и косвенной адресации без ограничений длины адреса, а 8-битовая ориентация обеспечивает эффективность программ.

Однокристалльная 16-разрядная микро-ЭВМ успешно может конкурировать с 8-разрядными однокристалльными микро-ЭВМ типов 8048 и 3870. Как показали сравнительные испытания этих микро-ЭВМ на шести контрольных программах [5-4], прибор TMS9940 потребовал в 2—3 раза меньше программных шагов, в 1,5—2 раза

меньший объем памяти и в 2—3 раза меньше времени на выполнение контрольных программ, чем прибор 8048 (3870) [5-4].

Таким образом, однокристалльная 16-разрядная микро-ЭВМ TMS9940 по всем трем параметрам оказалась лучше однокристалльных 8-разрядных микро-ЭВМ типов 8048 и 3870 и может использоваться в качестве недорогого микроконтроллера, обеспечивающего большие быстродействие и точность обработки информации, чем приборы типов 8048 и 3870.

Применение однокристалльной 16-разрядной микро-ЭВМ типа TMS9940 вместо однокристалльного 8-разрядного МП 8080 или микро-ЭВМ 8048 позволяет значительно сэкономить количество микросхем, необходимых для реализации различных устройств.



Рис. 5-4. Схема обмена данными двух микро-ЭВМ TMS 9940 в многопроцессорной системе по каналам T_C и T_D .

Так, например, для реализации портативного терминала 745 для абонентских пультов фирмы TI требуется всего две микросхемы, если применять однокристалльный прибор TMS9940, и 17 схем, если применять однокристалльный МП типа 8080.

Микро-ЭВМ 9940 связывается с внешними устройствами через три разных интерфейса: универсальную схему ввода-вывода на кристалле, схему расширения ввода-вывода или многопроцессорный системный интерфейс (МСИ). Обмен данными с внешними устройствами при вводе-выводе данных осуществляется через регистровый блок связи (РБС).

Регистровый блок связи обеспечивает доступ к битам (линиям) ввода-вывода полями от 1 до 16 и ориентирован на битовый обмен.

Микро-ЭВМ 9940 позволяет легко организовывать многопроцессорные системы (рис. 5-4) за счет сопряжения микро-ЭВМ 9940 друг с другом или с более мощным МП, например модели 9900, через канал МСИ.

Как было отмечено ранее, ведущие американские фирмы Intel, Motorola, Zilog в 1978 г. создали 16-раз-

рядные однокристалльные микро-ЭВМ типов 8086, 6809 и Z8000 соответственно, имеющие высокие технико-экономические характеристики.

Так, микро-ЭВМ Z8000 обеспечивает быстрдействие мини-ЭВМ РДР 11/45 и имеет возможность обрабатывать слова длиной до 32 бит. Она также предусматривает прямую адресацию внешней памяти емкостью до 8 Мбайт. Микро-ЭВМ Z8000 содержит 418 модификаций команд, включая 16-разрядные операции умножения и деления, обработку прерываний и допускает работу в многопрограммном режиме.

Фактически эти 16-разрядные микро-ЭВМ по своим возможностям приближаются к мини-ЭВМ и в отличие от 8-разрядных МП обеспечивают высокую производительность (частота 10 МГц) вычисления с двойной точностью и быстрый доступ к внешней оперативной памяти большой информационной емкостью (64 Кбайт).

16-разрядные однокристалльные микро-ЭВМ, с одной стороны, сохраняют базовую архитектуру типа «регистр — регистр», свойственную 8-разрядным однокристалльным микро-ЭВМ. В таких регистровых структурах регистры ЦП образуют рабочие области программ и данных, и такая стековая структура обеспечивает эффективное выполнение стандартных алгоритмов. С другой стороны, они имеют более перспективную архитектуру типа «память — память», как, например, в семействе 9900 фирмы TI, в котором рабочие регистры размещаются в ЦП, а регистры программ и данных находятся во внешней памяти. Так как в такой архитектуре регистровые файлы размещаются в основной памяти, то количество имеющихся универсальных регистров ограничено только емкостью памяти программ. Эта архитектура гораздо ближе к архитектуре мини-ЭВМ.

Ряд фирм наряду с однокристалльной микро-ЭВМ выпускают также различные периферийные микросхемы, непосредственно подключаемые к ним и расширяющие их возможности. Так, например, фирма TI выпускает большое количество различных вспомогательных периферийных микросхем типа асинхронного (синхронного) контроллера связи 9902 (9903), коммутатора-мультиплексора данных 9905, синхрогенератора, адресуемого регистра 9906.

ГЛАВА ШЕСТАЯ

УВЕЛИЧЕНИЕ ПРОИЗВОДИТЕЛЬНОСТИ И РАСШИРЕНИЕ ВЫЧИСЛИТЕЛЬНОЙ ВОЗМОЖНОСТИ УНИВЕРСАЛЬНЫХ МИКРОПРОЦЕССОРОВ ЗА СЧЕТ ПОДКЛЮЧЕНИЯ СПЕЦИАЛИЗИРОВАННЫХ МИКРОПРОЦЕССОРОВ И ВСПОМОГАТЕЛЬНЫХ МИКРОСХЕМ

6-1. ОБЩИЕ СВЕДЕНИЯ

Универсальные МП, в том числе модели 18080, MS6800, F8, малоэффективны для выполнения сложных математических вычислений, для поиска и сортировки информации, так как они, по сути, являются устройствами логической обработки данных, а не арифметическими процессорами.

Арифметические, особенно сложные, операции и вычисления универсальные МП выполняют программным путем и затрачивают много времени. При этом для выполнения операций умножения, деления, извлечения квадратного корня, возведения в степень, нахождения логарифма, вычислений тригонометрических функций и т. п. разрабатываются сложные подпрограммы.

Для наглядной иллюстрации этого положения укажем, что наиболее популярный универсальный МП 18080 программным путем реализует операцию умножения с плавающей запятой двух 16-разрядных слов за 7 мс, извлечение квадратного корня осуществляет за 77 мс, а вычисление синуса — за 118 мс.

Для многих задач управления в реальном масштабе времени и, в частности, для числового программного управления станками, прямого цифрового управления быстротекущими процессами, управления научными экспериментами в ядерной физики, в химии и др. указанное время выполнения сложных арифметических операций слишком велико и требует уменьшения хотя бы на порядок.

Для увеличения производительности, вычислительной мощности и существенного расширения возможностей универсальных МП существует три пути:

использование более современной и быстродействующей элементной базы, что несколько усложняет технологию производства, удорожает стоимость МП и снижает их помехоустойчивость;

создание таких универсальных МП, в которых сложные арифметические и другие операции будут выполняться не микропрограммным, а схемным (аппаратным) путем;

создание специализированных МП, ориентированных на эффективное выполнение сложных математических или логических операций, операций поиска и классификаций информации или распознавания образов и совместное использование специализированных и универсальных МП.

До последнего времени все разработчики МП, за редким исключением, шли по первому пути и для увеличения быстродействия универсальных МП использовали более быстродействующие ТТЛ, ИИЛ, ЭСЛ и другие элементные базы. Однако в последние годы значительное число разработчиков пошло по третьему пути и начали создавать специализированные МП, ориентированные на эффективное выполнение сложных математических или логических операций, операций поиска и сортировки или распознавания образов и использовать их отдельно либо совместно со стандартными универсальными МП.

Специализированные МП редко используются автономно, в основном они подключаются к универсальному МП в качестве дополнительного периферийного устройства, управляются им и увеличивают логическую вычислительную мощность и возможности микропроцессорной системы.

6-2. СПЕЦИАЛИЗИРОВАННЫЕ АРИФМЕТИЧЕСКИЕ МИКРОПРОЦЕССОРЫ

Так, фирма Advanced micro devices (Am) разработала специализированный арифметический микропроцессор Am9511, система команд которого ориентирована на эффективное выполнение сложных арифметических вычислений под управлением универсального МП типов I8080, F8 или MC 6800 [6-1].

Подключение специализированного арифметического МП Am9511 к универсальному МП модели I8080 (рис. 6-1) позволяет сократить время выполнения умножения с плавающей запятой в 40 раз (с 7 мс до 200 мкс), время извлечения квадратного корня в 200 раз (с 77 мс до 400 мкс), время вычисления синуса в 60 раз (со 118 до 2 мс).

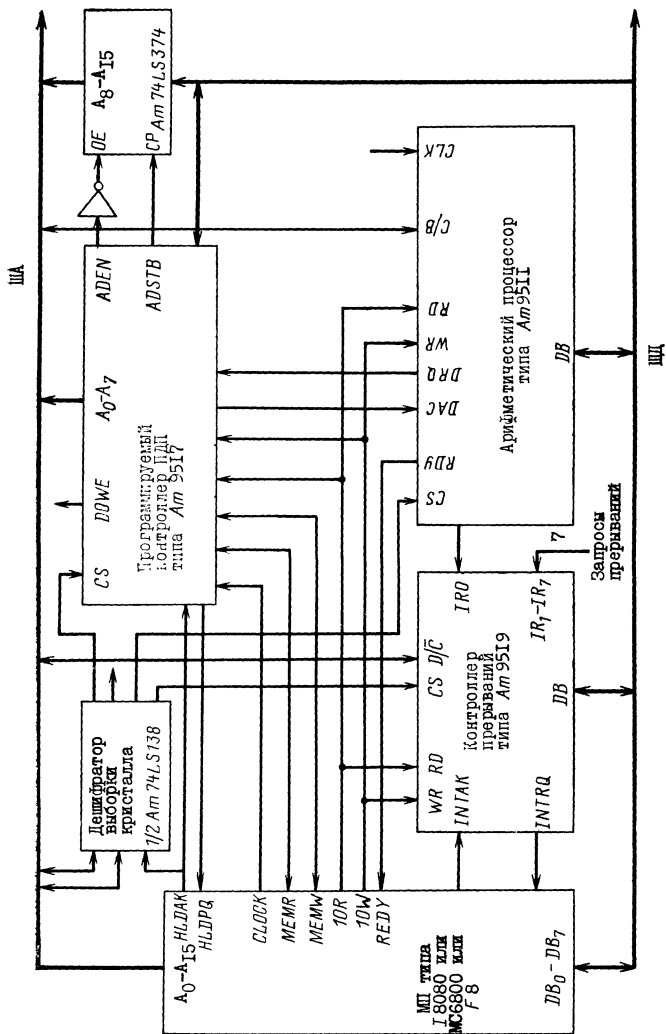


Рис. 6-1. Схема подключения специализированного арифметического МП Am 9511 к универсальному МП модели 8080.

Арифметический МП Am9511 представляет собой МОП БИС с 24 выводами. Эта БИС содержит 16-разрядное АЛУ, матрицу управления ПЗУ, контроллер последовательности микропрограмм, 8-уровневый операционный стековый регистр, 10-уровневый стек рабочих регистров, командные и управляющие регистры.

Наряду со специализированным арифметическим микропроцессором в микропроцессорную систему также входят программируемый контроллер непосредственного (прямого) доступа к памяти (БИС типа Am 9517) и контроллер приоритетных прерываний (БИС типа Am 9519), а также дешифратор выборки кристалла (БИС типа 1/2 Am74LS138) и БИС Am74LS374. Всеми этими типами БИС управляет универсальный МП типа I8080, F8 или MC 6800 (рис. 6-1).

Подключение к универсальному МП типа I8080 специализированных микропроцессорных БИС, как это показано на рис. 6-1, позволяет в среднем в 50—100 раз сократить время выполнения сложных арифметических операций [6-1].

Недавно был создан и освоен новый специализированный микропроцессор-вычислитель 57109 фирмы Number Crunching Unit (NCU) [6-2].

Основными функциональными блоками вычислителя NCU57109 являются управляющее логическое устройство, арифметическое устройство, а также микропрограммное ПЗУ, хранящее около 1500 8-разрядных микрокоманд (рис. 6-2). Вычислитель непосредственно оперирует двоично-кодированными десятичными цифрами, которые в виде 4-битных слов вводятся в управляющее логическое и арифметическое устройства по линиям $I_1—I_4$, а результаты выдаются через блок выхода цифровых данных. Каждую цифру в процессе операции ввода-вывода сопровождает адрес, формируемый при помощи счетчика адреса цифры. Код команд длиной 6 бит вводится по линиям $I_1—I_6$ и преобразуется в последовательности команд.

Для управления внешними приборами могут быть использованы два выходных признака-флага F_1 и F_2 . Четырехрегистровый стек (X, Y, Z, T) хранит операнды и промежуточные результаты, а регистр памяти может хранить константы, промежуточные результаты, играть роль счетчика циклов для передачи данных или для программного управления. Дополнительную память данных

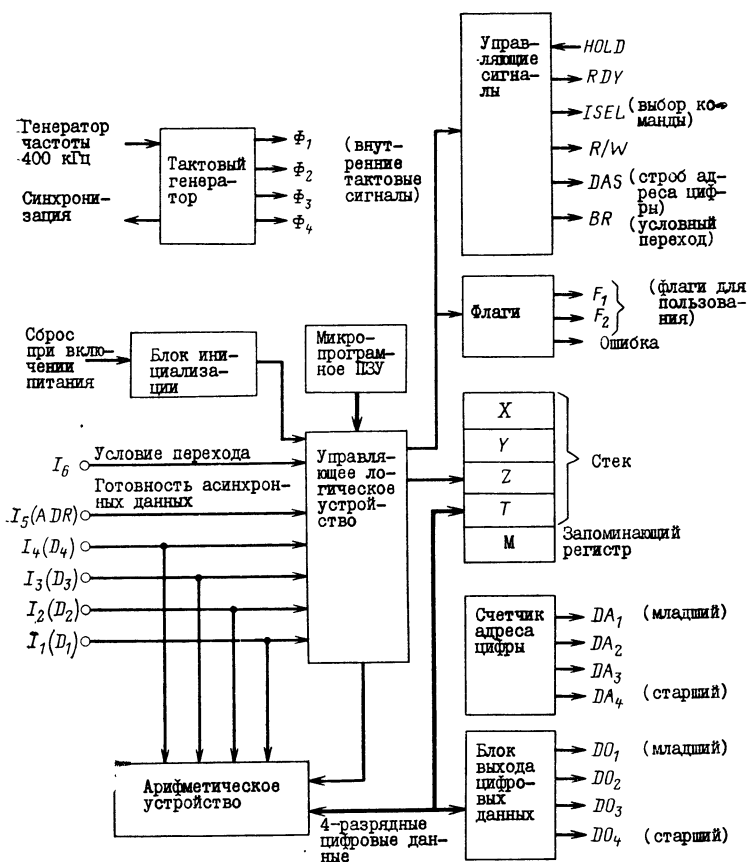


Рис. 6-2. Структурная схема вычислителя NCU 57109.

можно обеспечить подключением внешних ЗУПВ. На рис. 6-2 используются следующие обозначения: разрешение выборки ($HOLD$), готовность (RDY), чтение-запись (R/W), флаг (F), разряд адреса цифры (DA), разряд выходных данных (DO), разряд кода команд (I), разряд кода данных (D).

В вычислителе NCU57109 сочетаются лучшие качества универсальных МП и калькуляторных микросхем. В нем предусмотрен асинхронный ввод цифр и одиночных битов для целей управления, тогда как МП работают только с байтами данных.

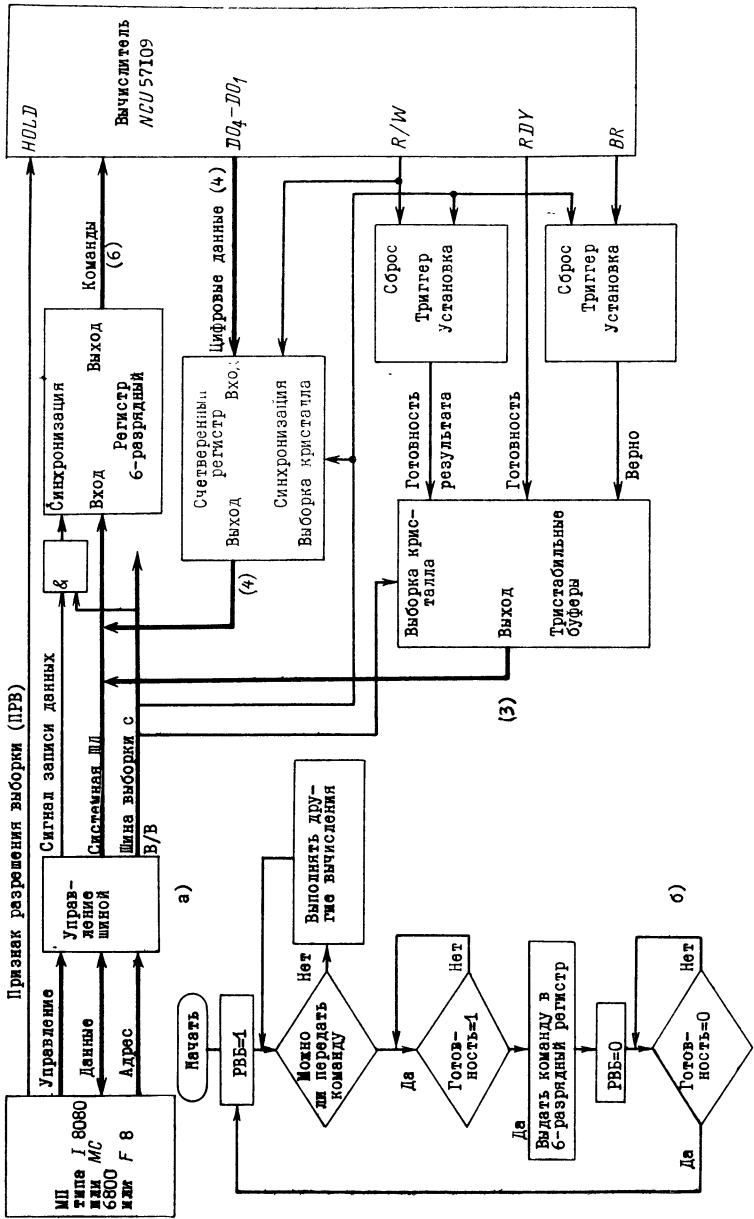


Рис. 6-3. Сопряжение вычисления NCU 57109 и универсального микропроцессора.

Время выполнения сложных математических операций в большинстве случаев составляет 5—10 мс, что много меньше, чем у универсальных МП.

Простая схема сопряжения универсального МП и вычислителя NCU 57109 приведена на рис. 6-3. Совместная работа этих двух МП обеспечивает гораздо большую производительность, чем в случае, когда все вычисления выполняет универсальный МП.

Вычислитель NCU 57109 увеличивает вычислительную мощность универсального МП за счет того, что принимает команды и данные с шины МП и выполняет эти команды в собственном темпе. Для сопряжения универсального МП и вычислителя в принципе могут использоваться различные интерфейсные микросхемы. Сопряжение, аналогичное тому, которое приведено на рис. 6-3,а, осуществляется при помощи пары буферных регистров. Один буферный регистр передает команды и входные данные, а другой — выходные данные. Микропроцессор синхронизирует работу вычислителя по линии разрешения выборки. Когда МП подготовит работу для вычислителя, он заносит в буферный регистр команд 6-разрядный код команды и выдает сигнал по линии разрешения выборки. Вычислитель выполняет полученную 6-разрядную команду. Микропроцессор воспринимает последующие сигналы готовности (*RDY*), поступающие от вычислителя NCU 57109, как входные сигналы прерывания или условия перехода, а затем загружает в буферный регистр очередную команду. Входные данные он передает в вычислитель цифра за цифрой точно так же, как команды. Когда вычислитель сформирует код результата, он заносит его в 4-разрядный буферный регистр. Микропроцессор считывает и записывает в память данные по мере их поступления в регистр [6-2]. На рис. 6-3,б приведен алгоритм функциональной схемы сопряжения.

На рис. 6-4 показан другой способ сопряжения МП с вычислителем NCU 57109. В этом случае в качестве памяти для ввода команд в вычислитель и вывода результатов из него используются не регистры, как это было в предыдущем случае, а буферные ЗУ обратного магазинного типа (ОМТ), которые хранят слова команд в том порядке, в каком они заносятся, и выдают их на выход в той же самой последовательности.

Микропроцессор загружает первое ЗУ ОМТ, а вычислитель принимает из него команды. Другое ЗУ ОМТ используется для вывода результатов из вычислителя. Поскольку эти ЗУ совершенно асинхронны и имеют раздельное управление по входам и выходам, МП и вычислитель могут работать параллельно с полной скоростью, что обеспечивает максимальную производительность системы.

Поскольку ЗУ ОМТ является динамическим, это позволяет легко менять последовательность команд. Поэтому такая схема сопряжения полезна для тех применений, где последовательность команд, выполняемых вычислителем, может меняться [6-2].

Так как команда в ЗУ ОМТ хранится только до тех пор, пока вычислитель не выберет их, можно произвести загрузку очень большой последовательности команд при небольшом объеме ЗУ. Запоминающее устройство ОМТ можно использовать как буферную память для многих различных последовательностей команд при минимальном объеме программного обеспечения МП, требуемого для загрузки ЗУ,

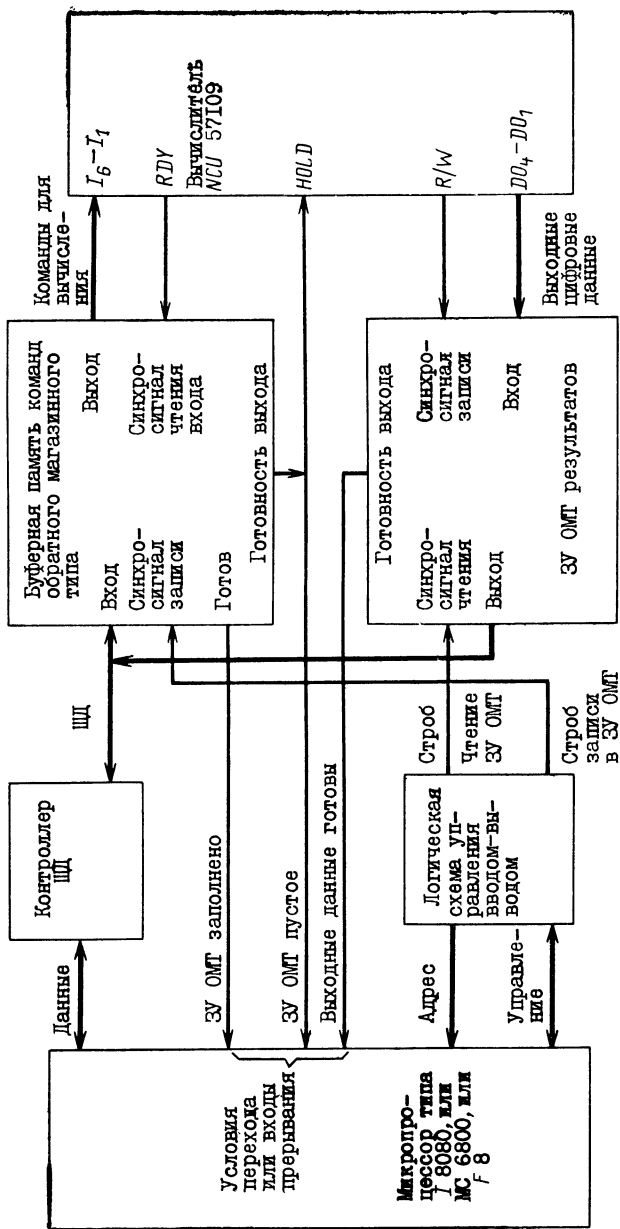


Рис. 6-4. Схема сопряжения вычислителя NCU 57109 и МП при помощи памяти обратного магазинного типа...

После окончания загрузки ЗУ ОМТ микропроцессор освобождается для обработки данных или управления внешними приборами. Как только ЗУ частично освободится, индикатор состояния памяти сообщит об этом МП и последний возобновит передачу данных в ЗУ. В то время как МП загружает ЗУ ОМТ, вычислитель выбирает команды с выхода этого ЗУ в собственном темпе, выполняя их одну за другой. Индикатор состояния ЗУ показывает, что вычислитель закончил выполнение всех команд и посылает сигнал МП.

Если для вычисления требуется несколько последовательностей команд, то их можно запрограммировать в ПЗУ [6-2]. Схема с ПЗУ проще и позволяет включать в программу команды условных переходов. При такой схеме МП не приходится загружать буферную память командами для вычисления. Он только включает вычислитель в работу одним 4-разрядным управляющим словом, представляющим собой код начального адреса.

Вычислитель дешифрирует этот начальный адрес, обращается в ПЗУ к ячейке с этим адресом и выполняет программу вычислений, хранящуюся здесь. Благодаря этому обеспечивается высокая производительность системы и ее параллельная работа.

В некоторых практических микропроцессорных системах и контроллерах вычислитель NCU 57109 может работать самостоятельно без сопряжения с универсальным МП. В этом случае команды хранятся в программируемом ПЗУ (ППЗУ) и выбираются под управлением внешнего счетчика команд (программного счетчика), а ЗУПВ расширяет емкость собственной памяти вычислителя.

В качестве примера на рис. 6-5 приведена микропроцессорная система сбора и контроля аналоговых данных, в которой вычислитель NCU 57109 работает самостоятельно без универсального МП под управлением программы из ППЗУ. Это позволяет вычислителю измерять аналоговые сигналы, выполнять над ними цифровые преобразования, сравнивать результаты с заранее заданными предельными значениями и выдавать на выход управляющую информацию [6-2].

В системе сбора аналоговых сигналы поступают на вход аналого-цифрового преобразователя (АЦП) через 8-канальный аналоговый мультиплексор. Мультиплексор управляется вычислителем и получает от него по трем линиям 3-разрядный адрес требуемого аналогового входного канала. Этот адрес фиксирует МП в течение всего времени, пока идет преобразование аналогового сигнала в цифровой.

Аналого-цифровой преобразователь начинает преобразование по сигналу F_1 (флаг 1) от вычислителя и в процессе преобразования выдает на выходе три двоично-кодированные десятичные (ДКД) цифры (1—3). Когда преобразование по этому каналу заканчивается, АЦП выдает сигнал «конец преобразования». Вычислитель воспринимает этот сигнал и по команде «Считывание цифр 1—3 АЦП» (первая команда АИН) осуществляет считывание первой ДКД цифры, т. е. цифры 1 через цифровой мультиплексор 3:1 (три входа — один выход). Вторая и третья команды АИН считывают соответственно вторую и третью ДКД цифры, результаты запоминаются во внутренней памяти вычислителя, которая используется для проведения одновременных вычислений с этими 4-разрядными ДКД числами.

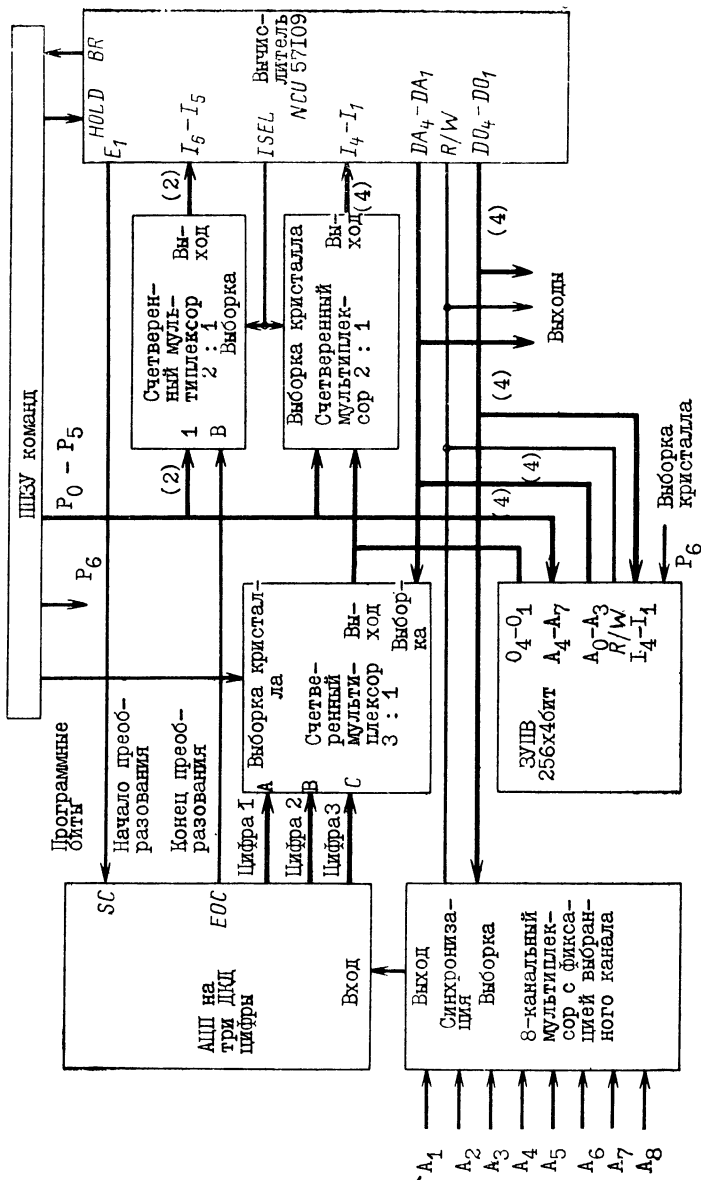


Рис. 6-5. Схема системы сбора аналоговых данных на базе вычислителя NCU 57109.

Затем программа ППЗУ передаст команду на опрос следующего аналогового канала. Когда все каналы будут опрошены, программа ППЗУ выдаст цифровые данные в дополнительное ЗУПВ емкостью 256×4 бит. Адресация данных в ЗУПВ обеспечивается командами IN и OUT. Первое командное слово указывает на вид команды IN или OUT, а второе, 5-разрядное слово представляет собой адрес одного из 32 чисел в ЗУПВ. Этот адрес фиксируется на входных линиях $I_6—I_1$ в течение всего цикла передачи данных.

Когда вычислитель готов выдать на управление или принять 4-разрядные данные, он вырабатывает 4-разрядный адрес ($DA_4—DA_1$) для выборки цифры. При выполнении команды OUT цифровые данные выдаются на выходы $DO_4—DO_1$ и одновременно принимаются в ЗУПВ. При выполнении команды IN ЗУПВ переводится в режим чтения и цифровые данные из ЗУПВ через мультиплексор 2:1 поступают в вычислитель. Мультиплексоры 2:1 обеспечивают подачу сигналов команд или данных на шесть входных линий вычислителя, причем, будет ли сигнал командой или данным, определяется сигналом выборки команды (ISEL).

6-3. ПЕРИФЕРИЙНЫЕ ПРОГРАММИРУЕМЫЕ МИКРОКОНТРОЛЛЕРЫ ИЛИ ПРОГРАММИРУЕМЫЕ МИКРОСХЕМЫ ВНЕШНЕГО СОПРЯЖЕНИЯ

Современные микро-ЭВМ и другие микропроцессорные системы все больше оснащаются различными недорогими и малогабаритными периферийными устройствами. К таким устройствам относятся малогабаритные дисплеи на ЭЛТ или световых индикаторах, гибкие накопители на магнитных дисках и кассетные ленточные накопители, различные печатающие устройства, клавишные устройства, фотосчитыватели, устройства связи с объектом (УСО) и т. п.

С ростом числа периферийных устройств увеличивается машинное время и память основного микропроцессора (микро-ЭВМ), затрачиваемые на управление этими периферийными устройствами, и сокращаются вычислительные ресурсы микро-ЭВМ, оставшиеся на решение основной задачи. При некотором числе периферийных устройств все вычислительные ресурсы основной микро-ЭВМ будут затрачиваться на управление периферийными устройствами и ресурсов микро-ЭВМ на решение основной задачи не хватит.

Следует отметить, что имеющиеся в настоящее время простые адаптеры сопряжения микро-ЭВМ с периферийными устройствами не содержат программируемых вычислительных средств и поэтому не облегчают заметно задачу управления дисплеями, магнитными дисковыми и ленточными накопителями, печатающими и клавишными устройствами и др.

В связи с этим с целью сосредоточения вычислительных (аппаратных и программных) ресурсов основного микропроцессора, микро-ЭВМ или другой микропроцессорной системы на решении основной задачи и разгрузки его от выполнения сложных функций управления различными периферийными устройствами возникла необходимость в создании специальных программируемых периферийных микроконтроллеров или программируемых микроконтроллеров внешнего сопряжения, выполняющих функции вспомогательного (спутникового) микроконтроллера по отношению к основному (центральному) МП или микро-ЭВМ.

Как было указано ранее, главная задача периферийных микроконтроллеров заключается в том, чтобы реализовать алгоритмы управления периферийных устройств и тем самым разгрузить основной микропроцессор от функции управления внешними устройствами. Так как периферийный микроконтроллер является управляющей микро-ЭВМ и работает в реальном масштабе времени, как правило с однобитовыми данными, то основному МП (микро-ЭВМ) необходимо осуществлять передачу данных и координацию работы периферийных микроконтроллеров.

Так как периферийный МП работает параллельно с основным, то повышается производительность и живучесть системы. Кроме того, такое модульное разделение функций облегчает разработку и отладку программных средств для данной системы.

Отличительной особенностью периферийных микропроцессоров и микроконтроллеров является то, что они разрабатываются с ориентацией на эффективное выполнение однобитовых, а не байтовых операций, требующихся для большинства применений в системах управления как периферийными устройствами, так и технологическими, в том числе операции ввода-вывода и обработки данных.

Структура периферийного микроконтроллера показана на рис. 6-6. Она аналогична структуре однокристалльной 8-разрядной микро-ЭВМ (микроконтроллера) типа 8048 фирмы Intel. В нем реализован тот же базовый набор команд, что и в модели 8048, за исключением того, что операции с ШД специально приспособлены для задач управления. Отличие состоит в том, что периферийный микроконтроллер разработан так, чтобы он мог вы-

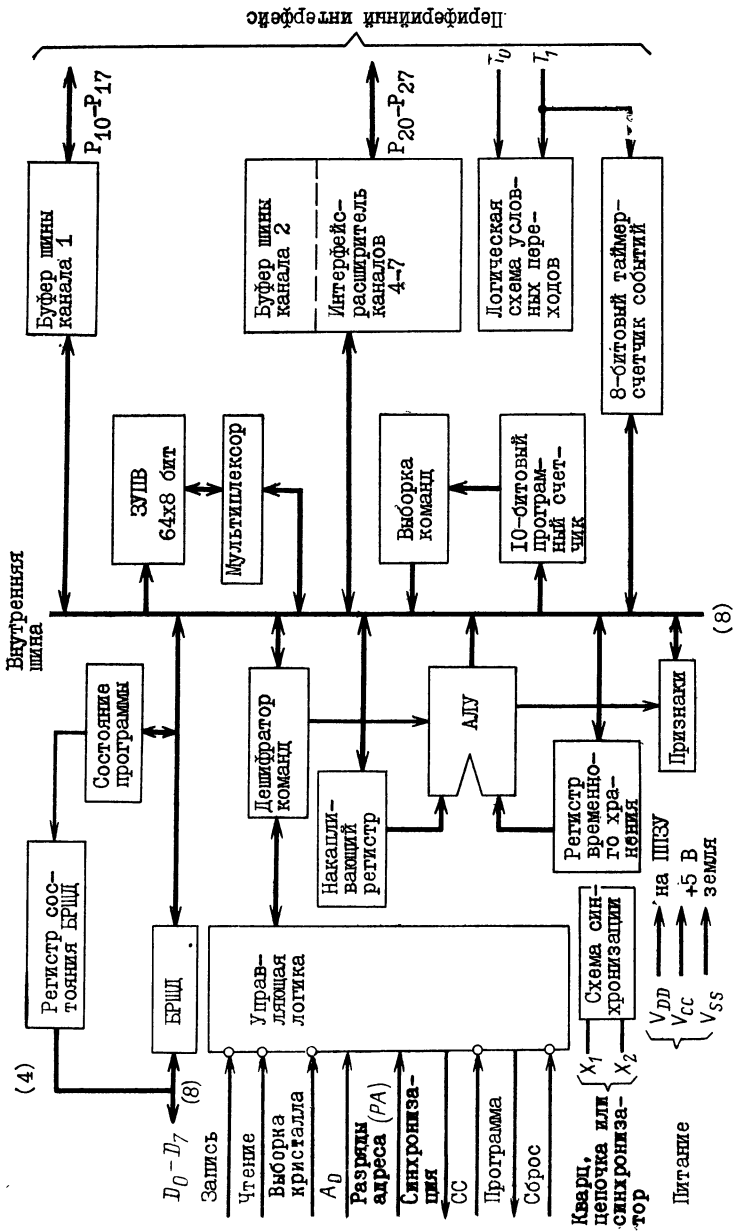


Рис. 6-6. Структурная схема однокристального программируемого периферийного микроконтроллера.

полнить функции программируемого вспомогательного МП по отношению к основному. Основной МП посылает информацию одному или нескольким периферийным микроконтроллерам, управляющим в свою очередь внешними устройствами.

Чтобы периферийный микроконтроллер мог работать с основными 8-разрядными МП различных типов, в том числе с I8080, с его усовершенствованным вариантом I8085, MC6800, F8 и др., в периферийном микроконтроллере предусматриваются регистры сопряжения с шиной, дающие возможность непосредственно подключать к ШД центральный процессор.

В настоящее время фирмой Intel выпускаются два типа однокристалльных 8-разрядных периферийных микроконтроллеров: 8041 и 8741, которые идентичны во всем, кроме программируемого ПЗУ. Микроконтроллер 8041 содержит традиционное масочно-программируемое ПЗУ (с однократной записью), пригодное для записи программы после ее окончательной отработки. Микроконтроллер 8741 содержит электрически программируемое (перепрограммируемое) ПЗУ со стиранием информации ультрафиолетовым лучом, а также специальные средства для выполнения программы в одношаговом режиме.

На рис. 6-7 приведена схема включения буферного регистра шины данных (БРШД) и регистров состояния. Основной МП управляет обменом информации с периферийным микроконтроллером при помощи следующих четырех входных управляющих сигналов: сигнала выбора кристалла (ВК) (позволяет производить обмен с блоком сопряжения); сигнала по входу адреса A_0 (определяет, посылается команда или данные); сигнала чтения (Чт) и записи (Зп) (используются для идентификации выходных и входных данных).

Регистр состояния содержит четыре признака (флага), которые управляют обменом информации между основным и периферийным процессорами. Первый признак (F_0) устанавливается по программе микроконтроллера 8041 и используется для предотвращения конфликтных ситуаций между основным и вспомогательным процессорами при обращении к БРШД. Второй признак (F_1) устанавливается в единицу, когда передается код команды. Третий признак, признак заполнения входного буфера (ВхБф), устанавливается в единичное состояние, когда из основного МП загружается слово в БРШД, а четвертый признак, признак заполнения выходного буфера (ВыхБф), устанавливается в единицу, когда периферийный МП загружает свой БРШД.

Периферийные контроллеры типа 8041/8741 имеют систему команд, ориентированную на эффективное выполнение однобитовых операций, требующихся для применения в системах управления, в том числе операции ввода-вывода и обработки битов данных. Микросхема 8041 имеет достаточное число линий ввода-вывода

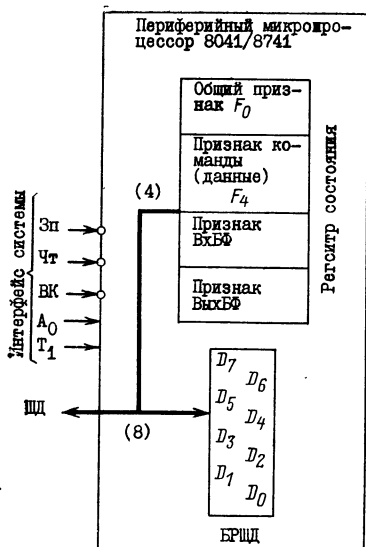


Рис. 6-7. Схема включения асинхронного БРШД и регистров состояния.

ся 4—5,5 Кбит (размер программ).

На кристалле микросхемы размещено также ЗУПВ емкостью 64 байт, которые делятся на 32 байт оперативной памяти пользователя, 8-уровневый стек, программный счетчик, на два 8-разрядных регистра, которые обеспечивают быструю реакцию на прерывания, например, при появлении признака ВхБФ или по истечении заданного времени. Таймер-счетчик событий запускается, устанавливается, считывается или останавливается по программе. При работе в режиме счетчика событий вход T_1 можно использовать, например, для подсчета числа замыканий контактов переключателя или числа импульсов тахометра, что позволяет в нужном направлении пускать ход программы. При работе в режиме отсчета времени внутренний генератор может синхронизироваться внешним кварцевым генератором или LC-цепочкой.

На кристалле микросхемы 8041/8741 размещены два 8-разрядных канала, совместимых с ТТЛ логикой. Если подключить микросхему расширителя ввода-вывода (микросхему 8243), то можно еще добавить 16 линий.

Микроконтроллер 8741 имеет преимущества тогда, когда требуется корректировка или развитие программ, когда пользователи хотят улучшить программу управления и оптимизировать программу микроконтроллера для каждого конкретного применения. После окончательной отработки программ на микроконтроллере типа 8741 он заменяется микроконтроллером типа 8041, обеспечивающим жесткую однократную и окончательную запись программ.

Для подключения любого вида печатающего устройства. Путем соответствующего программирования периферийного микроконтроллера обеспечивается управление любыми печатающими механизмами, что позволяет разработчику обновлять состав внешних устройств при отсутствии изменений их программного обеспечения основного МП. Большое преимущество, которое обеспечивает периферийный микроконтроллер при подключении различных печатающих устройств, — это стандартизация основной микропроцессорной системы. При этом с изменением типа печатающего устройства достаточно изменить программу только периферийного микроконтроллера.

Микросхема 8041/8741 содержит на своем кристалле ПЗУ емкостью 8 Кбит (см. рис. 6-6). Для управления печатающим устройством, дисплеем или шифрацией сигналов клавиатуры в среднем требует-

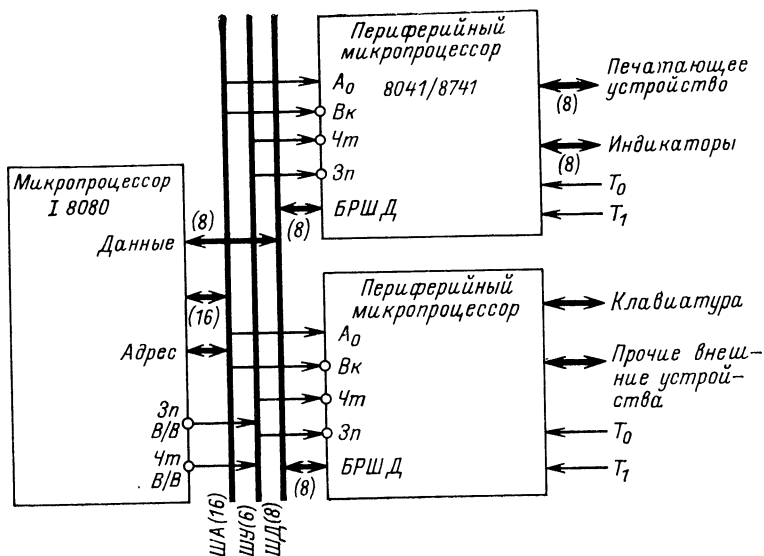


Рис. 6-8. Схема подключения периферийных микроконтроллеров типа 8741/8041 к центральному микропроцессору 8080.

На рис. 6-8 показано подключение периферийных микроконтроллеров типа 8741/8041 к основному МП типа 8080 [6-3]. Их взаимодействие происходит посредством асинхронного БРШД периферийного микроконтроллера. Данные и команды принимаются от основного микропроцессора через БРШД, а информация о состоянии и данные выдаются через БРШД в основной микропроцессор. Информацию о состоянии с 4-разрядного регистра состояния контроллер выдает в основной микропроцессор через четыре из восьми линий БРШД.

На рис. 6-9 показано подключение печатающего устройства к центральному МП типа 8080 через периферийный микроконтроллер 8041/8741.

На рис. 6-10,а показано подключение микросхем периферийного контроллера 8041/8741 и микросхемы расширителя ввода-вывода 8243 к матрице 16×8 клавиатуры терминала [6-3]. Такая схема блокирует ложные сигналы в случае одновременного нажатия нескольких клавишей и дребезжания контактов.

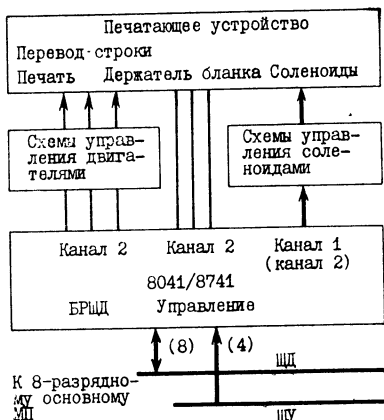
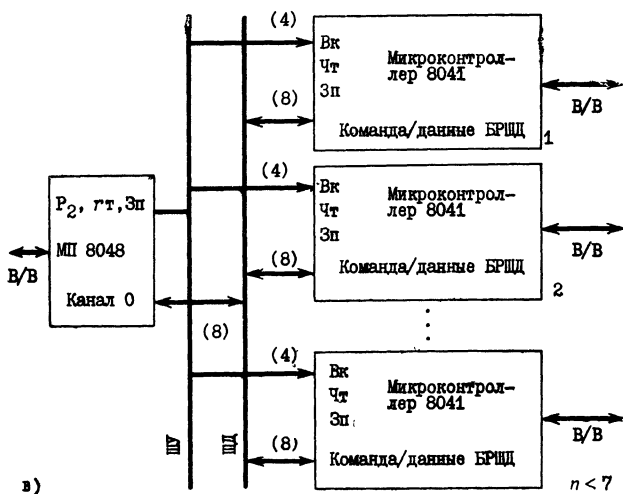
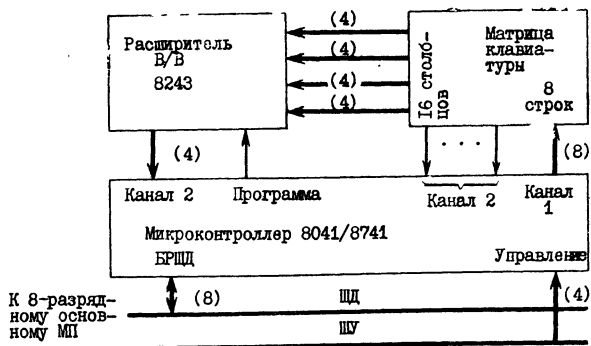


Рис. 6-9. Подключение печатающего устройства к центральному процессору через микроконтроллер типа 8041/8741.



На рис. 6-10,*б* показано управление аналоговым процессом при помощи микросхемы 8041. Эта микросхема контролирует восемь аналоговых входов, преобразует их в цифровую форму, производит линеаризацию, проверяет их предельные значения, задает им новые предельные значения и др.

На рис. 6-10,*в* приведена распределенная вычислительная система, в которой до семи периферийных микросхем 8041 подключаются к одному основному МП типа 8048. Каждый периферийный микроконтроллер программируется для выполнения своей задачи, не связанной с другими задачами, что облегчает разработку и отладку системы.

6-4. СПЕЦИАЛЬНАЯ МИКРОСХЕМА БЫСТРОДЕЙСТВУЮЩЕГО АППАРАТНОГО УМНОЖИТЕЛЯ

Сопряжение универсального МОП-микропроцессора типов МС 6800, F8, 18080 со специальной микросхемой быстрого аппаратного параллельного умножителя двоичных 8- или 16-разрядных чисел (8×8 или 16×16 бит) резко повышает производительность недорогих МОП-микропроцессоров и ускоряет вычисление при решении задач сбора, обработки сигналов и цифровой фильтрации в реальном масштабе времени.

Так, известно, что реализация алгоритма перемножения 8- и 16-разрядных чисел обычным программным способом занимает соответственно около 300 мкс и 120 мс машинного времени микропроцессора МС 6800, тогда как подключение аппаратного умножителя 8×8 или 16×16 бит к этому МП сокращает время умножения в 20 раз и более и требует 18 и 54 мкс соответственно [6-4]. Для МОП-микропроцессоров хорошо подходят биполярные микросхемы быстрого аппаратного умножения типов МРУ-8 и МРУ-16 (рис. 6-11). Эти умножители выпускаются фирмой МРУ и обеспечивают время умножения двух двоичных чисел приблизительно 130 и 200 нс соответственно для МРУ-8 и МРУ-16, т. е. в 1—1,5 тыс. раз меньше, чем МОП-микропроцессоры.

Умножители МРУ-8 и МРУ-16 (рис. 6-11) содержат матрицу асинхронного умножителя, два входных регистра операндов X , Y и два выходных регистра, один из которых принимает старшие разряды произведения

←

Рис. 6-10. Примеры использования периферийных микроконтроллеров типа 8041/8741.

а — шифрация сигналов 128 клавишей матрицы клавиатуры терминала; *б* — управление аналоговым процессом; *в* — распределенная вычислительная система.

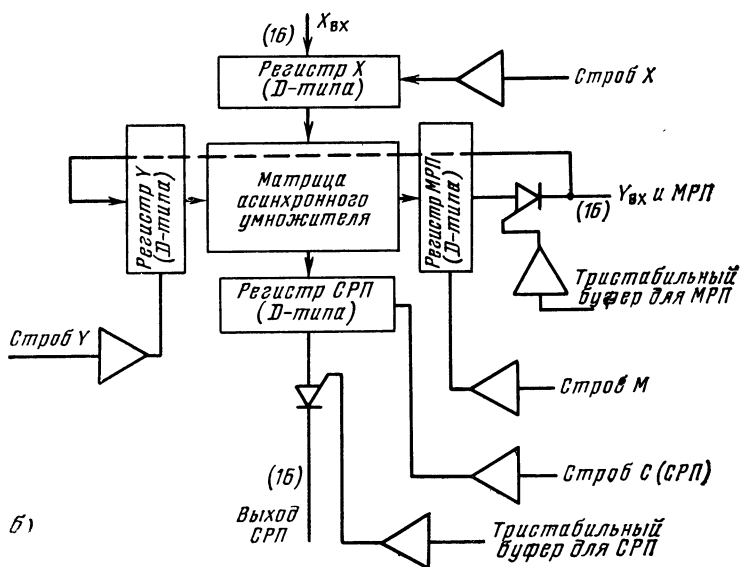
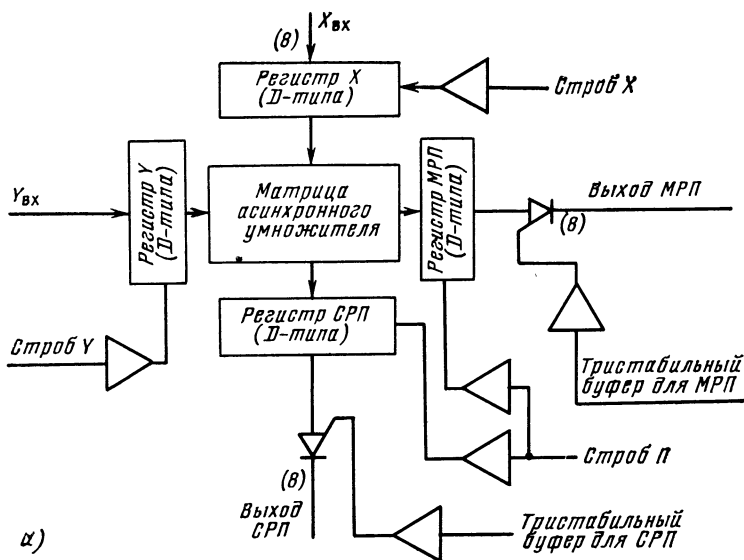


Рис. 6-11. Быстродействующие аппаратные умножители МРУ-8 (а) и МРУ-16 (б).

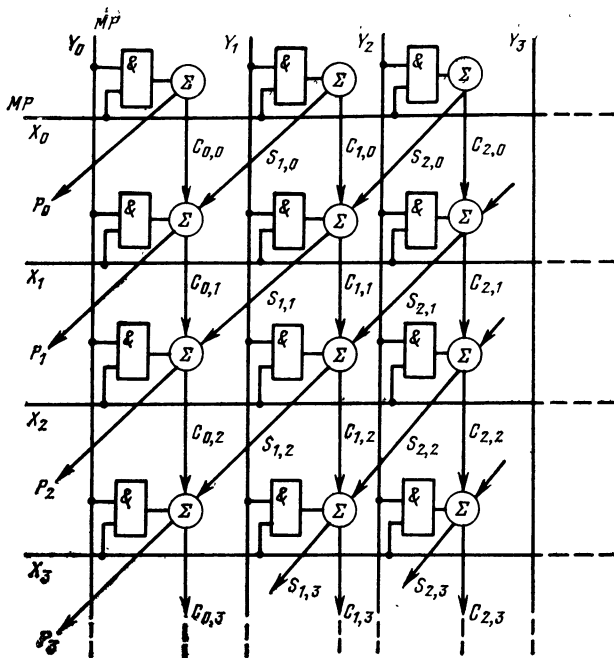


Рис. 6-12. Быстродействующая матрица умножителя.

(СРП), а другой — младшие разряды произведения (МРП).

На входы умножителей поступают операнды X и Y в дополнительном двоичном коде, а на выходе получаются произведения с двойной точностью также в дополнительном двоичном коде. Достоинство дополнительного двоичного кода состоит в том, что если в результате арифметической операции произойдет предусмотренное переполнение сумматора, то истинное значение двоичного числа легко восстанавливается соответствующей нормализацией.

Умножители содержат схемную матрицу (рис. 6-12), в которой асинхронно образуется произведение входных операндов X и Y . Каждый элемент матрицы содержит схему однобитового произведения и схему полного сумматора для сложения этого произведения с суммами и переносами от других частей матрицы.

Входные операнды $X_{вх}$ и $Y_{вх}$ по сигналам строб X и строб Y загружаются во входные регистры X и Y , и сразу же в матрице умножителя осуществляется перемножение. Результаты произведе-

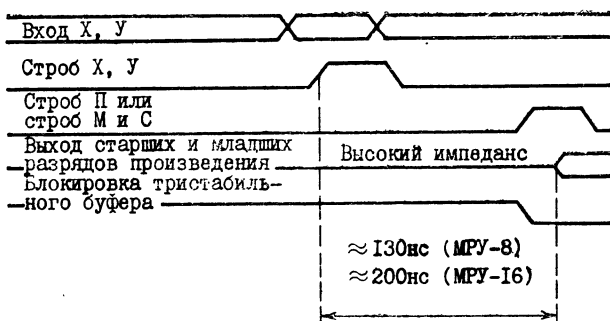


Рис. 6-13. Временная диаграмма работы умножителей МРУ-8 и МРУ-16.

ния по сигналу *Строб П* в МРУ-8 или сигналами *Строб М* и *Строб С* в МРУ-16 принимаются на выходные регистры СРП и МРП. Старшие разряды входных операндов *X* и *Y* представляют собой знак числа, а остальные разряды в каждом слове определяют значение чисел *X* и *Y*. Один разряд произведения *XU* выдается вместе со старшими и младшими разрядами произведения (СРП и МРП).

Умножитель успевает завершить перемножение чисел задолго до того, как МП сможет снова обратиться к нему за результатом. Как видно из временной диаграммы работы МРУ-8 и МРУ-16, время, затраченное на получение произведения двух 8- и 16-разрядных чисел после поступления в регистр входных чисел *X* и *Y*, незначительно и составляет всего лишь 130 и 200 нс соответственно (рис. 6-13).

Однако из-за значительно более низкого быстродействия микропроцессора МС 6800 реальное полное время умножения двух чисел значительно больше и для 8- и 16-разрядных чисел соответственно составляет 18 и 54 мкс [6-4].

Быстродействующие аппаратные умножители типов МРУ-8 и МРУ-16 благодаря своим тристабильным выходным буферным элементам сопрягаются с МП через одну ШД (рис. 6-14).

Для аппаратного умножителя важным показателем является не только его быстродействие, но рассеиваемая им мощность. Поэтому при создании умножителей разработчики стремятся обеспечить малое произведение быстродействия на мощность.

В настоящее время минимальное значение произведения быстродействия на мощность имеет аппаратный

комбинаторный умножитель 8×8 бит типа 57558/67558 фирмы Monolithic Memories Incorpolation [6-8]. Умножитель представляет собой биполярную ТТЛ интегральную схему с диодами Шоттки, размещенную в стандартном корпусе с 40 выводами, и работает от одного источника питания напряжением 5 В.

Такой матричный умножитель перемножает два 8-разрядных числа и генерирует 16-разрядное произведение со знаком или без знака за 100 нс и рассеивает мощность всего лишь 1 Вт. Умножитель 57558/67558 работает на 25—30% быстрее и рассеивает на 50% меньшую мощность, чем умножители типов МРУ-8 и МРУ-16.

Интегральная схема умножителя по своей сложности эквивалентна 675 вентилям и размещается на кристалле размером $4,5 \times 4,5$ мм. В зависимости от значения сигнала управления операнды обрабатываются как 8-разрядное число без знака или со знаком. Для округления дробных чисел в соответствующее место матрицы умножителя водится 1 бит через два дополнительных входа. Для обработки более длинных чисел со знаком старший значащий разряд произведения выводится как в прямом, так в дополнительном коде [6-8].

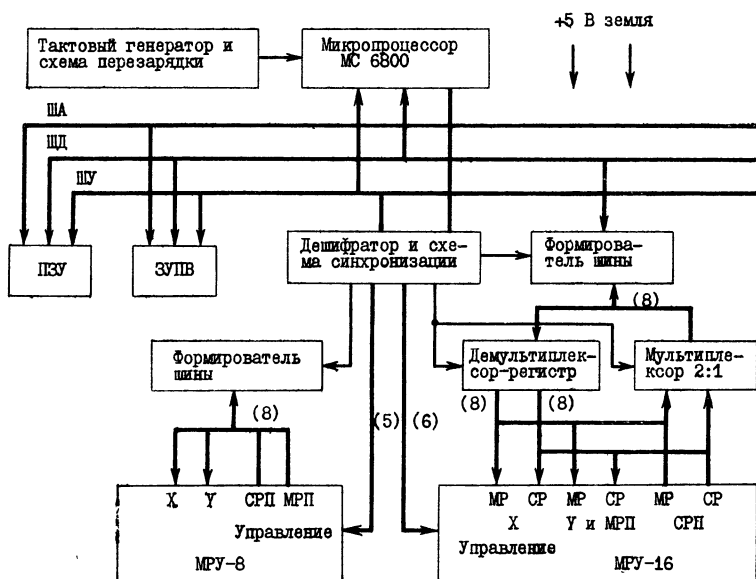


Рис. 6-14. Схема сопряжения микропроцессора МС 6800 с быстродействующими умножителями МРУ-8 и МРУ-16.

6-5. АССОЦИАТИВНЫЙ И ФУРЬЕ МИКРОПРОЦЕССОРЫ

Для быстрого параллельного потока поиска требуемой информации в массиве, быстрой выборки документальной информации в ведомостях, для сжатия и редактирования текстов, для классификации и распознавания образов применение универсальных МП малоэффективно и более целесообразно использовать специальные ассоциативные МП, построенные на основе ассоциативной памяти [6-5]. Это позволяет осуществлять поиск, считывание и запись данных не по адресу, а по содержанию одновременно в нескольких ячейках ассоциативной памяти с помощью микропрограммного управления [6-5].

В настоящее время уже выпускаются БИС ассоциативной памяти на 16×8 бит (США, фирма TI).

В Брунелском университете (Англия) разработан однокристалльный ассоциативный микропроцессор (АМП) для терминалов по обработке и уплотнению текстов, а также для поиска и редактирования текстов редакционных терминалов в библиотеках [6-5]. Ассоциативные МП могут обрабатывать (загружать и разгружать) информацию со скоростью работы магнитных дисков, тогда как обычные МП не могут обеспечить общую скорость обработки информации 5,5 мкс/байт.

В системах с уплотнением текстовых данных АМП включается между дисковым накопителем и центральной ЭВМ, что позволяет увеличить скорость передачи данных и уменьшить стоимость необходимой памяти в 2 раза. Это достигается благодаря применению более эффективного кодирования (уплотнения) текстов, при котором часто встречающиеся текстовые цепочки заменяются одним символом кода. Например, цепочки английских символов the, of, tion можно заменить символами β , ϵ , α .

Благодаря такой замене АМП будет работать со скоростями передачи данных, эквивалентными 5 Мбайт, тогда как обычные 8- и 16-разрядные МП могли бы выполнять такие функции в 3000 раз медленнее.

Ассоциативный МП целесообразно использовать также в качестве быстродействующего процессора файлов в системах управления данными или информационно-поисковых системах. В подобных применениях содержимое внешней массовой памяти данных пропускается через АМП и сравнивается с заданными пользователем ключевыми словами или дескрипторами записи. Это по-

зволяет повысить быстродействие по сравнению с традиционными способами в 1000 раз.

Разработанный микропроцессор (рис. 6-15) содержит ассоциативную память на 16 слов по 16 разрядов каждый, размещается на одном кристалле размером $4,2 \times 2,95$ мм и обеспечивает время считывания 40 и записи 120 нс, а рассеиваемую мощность 300 мВт.

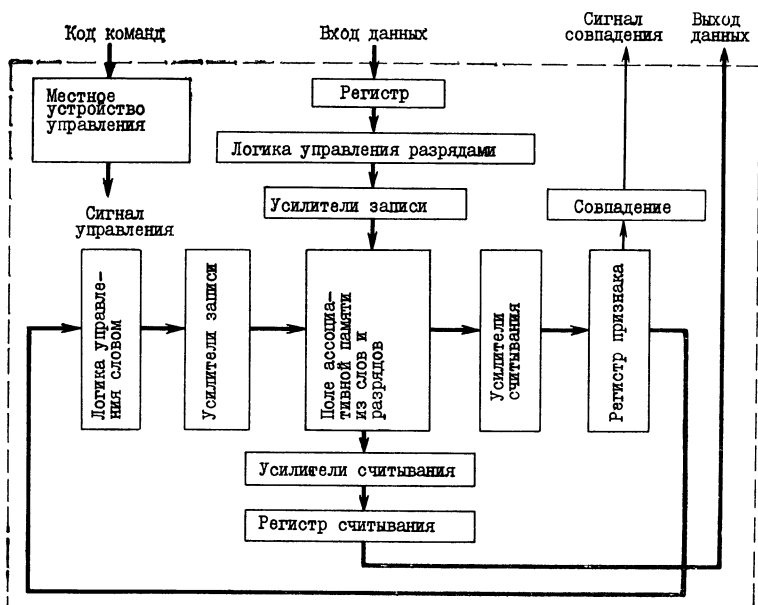


Рис. 6-15. Структурная схема МОП БИС ассоциативного параллельного МП.

На базе БИС ассоциативной памяти английская фирма International Computers LTD разработала ассоциативный процессор базы данных. Процессор предназначен для организации телефонной или городской справочно-поисковой системы. Система содержит набор параллельно-действующих ассоциативных процессоров, связанных с магнитными дисками. При этом каждый процессор быстро находит требуемый сектор магнитного диска по идентичности содержимого [6-11].

Некоторыми изготовителями микропроцессорных наборов БИС созданы узкоспециализированные МП, вы-

полняющие преобразование Фурье [6-6]. На базе таких специализированных МП можно формировать схемы для матричного умножения комплексных величин, перемножения векторов и других групповых математических операций. Совместное использование специализированного и универсального МП позволяет существенно расширить возможности эффективного использования МП для параллельной обработки информации.

Много лет тому назад была изготовлена и серийно освоена БИС цифрового интегратора для построения цифровых интегрирующих машин [6-7].

6-6. ОДНОБИТОВЫЙ ЛОГИЧЕСКИЙ МИКРОПРОЦЕССОР

Однобитовый логический МП ориентирован на логическую обработку однобитовых данных и реализацию логических функций и функций управления, где объемы вычислительных операций малы, но велики объемы логических операций по принятию решений. Для таких применений стандартные многобитовые параллельные МП слишком сложны, дороги и требуют большого числа периферийных микросхем. В применениях подобного рода однобитовые логические МП обладают преимуществами перед стандартными параллельными МП широкого назначения. Первые имеют большое число каналов ввода-вывода, требуют меньше периферийных схем и проще в применении.

Фирма General Instruments Microelectronis (GIM) разработала однобитовый логический МП или, как фирма называет, «последовательный булев анализатор» (SBA) для использования его в качестве последовательного контроллера и таймера в промышленных системах, в конторском оборудовании, в печатающих устройствах, клавишных и дисковых системах и в аппаратуре передачи данных [6-9]. Иногда такой однобитовый логический МП используется совместно со стандартным МП широкого назначения.

Структурная схема однобитового однокристалльного логического МП фирмы GIM приведена на рис. 6-16.

Микросхема содержит логический блок, 16-уровневый стек, ускоряющий выполнение многоэлементных операций, ПЗУ на 1023×8 бит для хранения программ и ЗУПВ на 120 бит для хранения текущих логических состояний. В 40-выводном корпусе 30 выводов используются для входа и выхода. Микропроцессор изготовлен по

n-МОП-технологии и имеет максимальную тактовую частоту 800 кГц.

Логический однобитовый МП SBA позволяет непосредственно подключать нагрузку с током потребления 7 мА и более и может непосредственно работать на светодиодный индикатор.

Логический МП допускает каскадирование и группирование для реализации более сложных функциональных узлов.

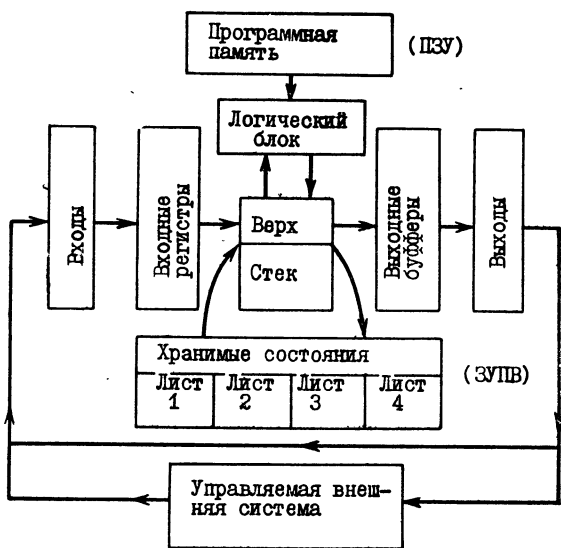


Рис. 6-16. Структурная схема однобитового логического МП фирмы GIM.

Он имеет простой язык программирования и содержит 25 команд, в число которых входят логические операции И, ИЛИ, исключающее ИЛИ, сравнение и инвертирование.

Однобитовый промышленный контроллер типа MC 14500В разработала фирма Motorola, а однобитовый логический МП, разработанный английской фирмой ITT [6-10], хорошо дополняет малоразрядные стандартные МП.

6-7. РАСШИРЕНИЕ ВОЗМОЖНОСТЕЙ МИКРОПРОЦЕССОРОВ ЗА СЧЕТ ДОПОЛНИТЕЛЬНЫХ (ВСПОМОГАТЕЛЬНЫХ) МИКРОСХЕМ

Большинство практических требований удовлетворяется при помощи микросхем, входящих в стандартные микропроцессорные наборы. Однако потенциальная сфера применений МП существенно расширяется, если умело использовать дополнительные микросхемы (БИС и СИС), не входящие в стандартные микропроцессорные наборы.

К числу дополнительных микросхем, которые могут быть подключены к МП, относятся счетчики, регистры и различные делители частот, таймеры, цифровые часовые схемы, микросхемы научного калькулятора, АЛУ, стеки магазинного типа и прочие приборы. В ряде случаев использование той или иной специальной микросхемы позволяет расширить возможности МП, оптимизировать структуру микропроцессорных систем. Эти дополнительные микросхемы позволяют создавать микропроцессорные системы, в которых экономически наиболее эффективно выполняются конкретные функции.

Так, например, добавление к паре микропроцессорных БИС из набора F8 микросхемы быстродействующего биполярного 4- или 8-разрядного счетчика даст возможность реализовать простую микропроцессорную систему, позволяющую выделять из многих близких частот нужную (рис. 6-17), что необходимо при детектировании частотно-модулированных сигналов, многоканальном декодировании, построении любых дискриминаторов.

В этой системе МП вырабатывает сигналы временных пауз различной длительности. В течение этой паузы сигналы измеряемой частоты поступают на счетчик. В конце каждой паузы МП опрашивает содержимое счетчика и в зависимости от его частоты и требуемого разрешения адаптивно вырабатывает рекурсивную последовательность временных пауз, которые необходимы для синхронизации с измеряемой частотой.

Добавление двух специальных микросхем (микросхемы фазовой автоподстройки и микросхемы программируемого счетчика-делителя на n) к МП и программному ПЗУ из набора F8 позволяет реализовать микропроцессорную систему, вырабатывающую сигналы с широким диапазоном частот (синтезатор) (рис. 6-18). Сигналы прямоугольной формы с частотой 0—50 кГц генериру-

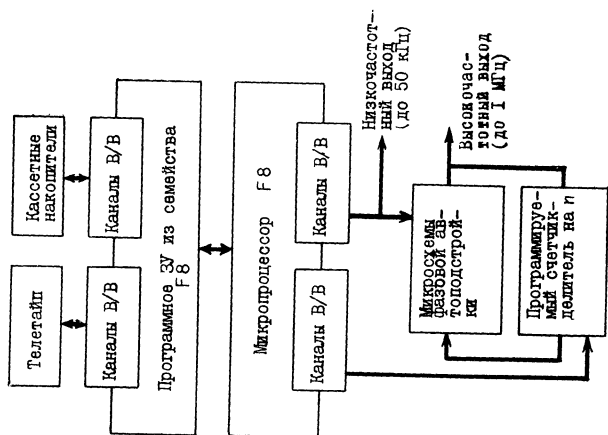


Рис. 6-18. Добавление специальных микросхем к стандартным БИС из семейства F8.

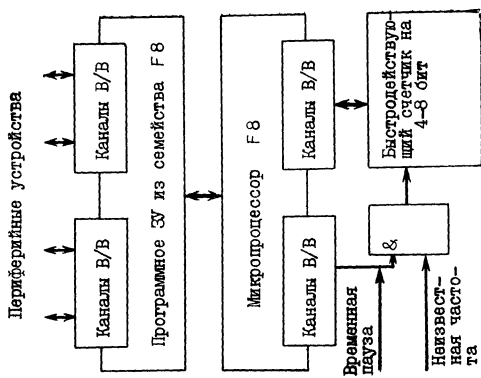


Рис. 6-17. Включение дополнительной схемы быстродействующего малоразрядного счетчика в систему из двух БИС семейства F8.

ются под управлением программного цикла и снимаются непосредственно с канала ввода-вывода МП, т. е. с низкочастотного выхода.

Эта система может генерировать сигналы и более высокой частоты (до нескольких мегагерц), если ее дополнить микросхемой фазовой автоподстройки, которая обеспечивает умножение частоты благодаря как включению в контур программируемого делителя n , так и фазовой синхронизации по гармонике.

ГЛАВА СЕДЬМАЯ

МУЛЬТИМИКРОПРОЦЕССОРНЫЕ СОСРЕДОТОЧЕННЫЕ И РАСПРЕДЕЛЕННЫЕ УПРАВЛЯЮЩЕ-ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

7-1. ОБЩИЕ СВЕДЕНИЯ

Появление недорогих и надежных МП, выполненных в виде одной или нескольких БИС, создало условие, при котором стало технически и экономически выгодным построение мультимикропроцессорных функционально распределенных управляюще-вычислительных систем, как рассредоточенных территориально, так и сосредоточенных (централизованных) в одном месте.

Территориально рассредоточенные и функционально распределенные мультимикропроцессорные системы для повышения живучести и эффективности системы управления содержат МП (микро-ЭВМ, микроконтроллеры), рассредоточенные по всему объекту управления.

Мультимикропроцессорные системы содержат множество одновременно работающих МП, действующих по принципу параллельной обработки данных. Такие системы обеспечивают высокую производительность за счет параллельного выполнения отдельных частей задачи и высокую живучесть за счет резервирования однотипных МП и распределения функций между отдельными МП.

Если для территориально сосредоточенных мультимикропроцессорных систем определяющим фактором является повышение производительности путем увеличения числа МП, то для распределенных систем определяющим является повышение их живучести за счет рационального распределения функций между отдельными МП.

Исследования в области параллельной обработки данных показывают, что в общем случае с увеличением

числа n параллельно работающих МП производительность мультимикропроцессорной системы растет по закону $\log_2 n$, а живучесть системы повышается на 1—2 порядка.

Могут быть реализованы также специализированные и проблемно-ориентированные мультимикропроцессорные системы, производительность которых будет расти линейно в зависимости от числа МП.

7-2. СОСРЕДОТОЧЕННЫЕ МУЛЬТИМИКРОПРОЦЕССОРНЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

В сосредоточенных мультимикропроцессорных вычислительных системах с целью увеличения ее производительности решаемая задача распределяется между процессорами. Производительность такой вычислительной системы в некоторых случаях приближается к произведению числа микропроцессоров (машин) на производительность отдельного микропроцессора (машины). Такая вычислительная система ведет себя как одна большая вычислительная машина с суммарной производительностью и суммарным объемом основной памяти.

Архитектура конкретных мультимикропроцессорных вычислительных систем зависит от тех задач, которые они решают. Структура задач, решаемых этими системами, такова, что множества элементарных задач или операций связываются между собой довольно простым способом через каналы обмена данными. Поэтому мультимикропроцессорная вычислительная система состоит из ряда вычислительных модулей МП, выполняющих элементарные задачи, и каналов взаимодействия.

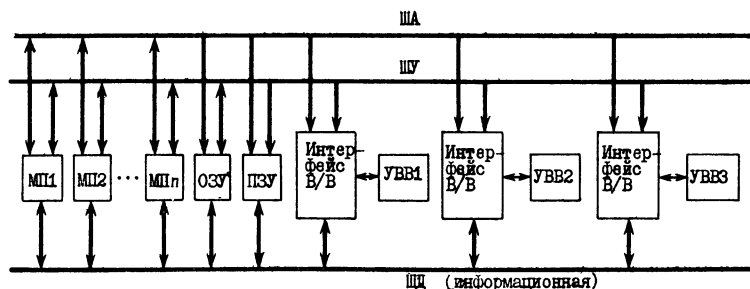


Рис. 7-1. Мультимикропроцессорная вычислительная система с магистральной структурой.

Несмотря на большое разнообразие конкретных сосредоточенных мультимикропроцессорных систем и структур каналов обмена, все они относятся к одной из четырех структурных реализаций или их комбинаций:

1. Магистральной, т. е. такой, когда все МП подключаются к одной и той же магистральной шине (рис. 7-1).

Стоимость реализации магистральной структуры невысока, но производительность системы ограничивается малой пропускной способностью шины сопряжения.

Магистральная структура является наиболее простой из всех возможных типов, однако число МП, подключаемых к общей шине, сильно ограничено пропускной способностью магистрали, и увеличение числа подключаемых к ней МП не вызывает заметного прироста производительности системы.

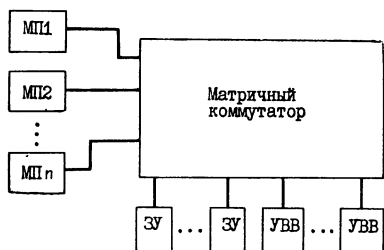
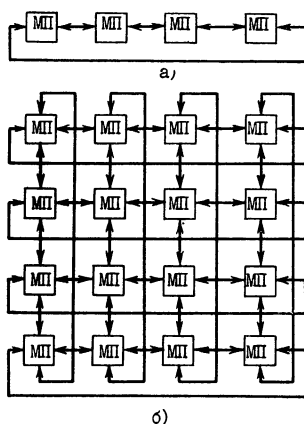


Рис. 7-2. Мультимикропроцессорная вычислительная система с коммутационной матрицей.

Рис. 7-3. Регулярная мультимикропроцессорная вычислительная система.
а — линейная; б — матричная.



В мультимикропроцессорной системе с магистральной структурой либо все МП равноправны, либо один из них выступает в качестве управляющего.

2. С коммутационной матрицей, т. е. такой, когда в мультимикропроцессорной системе МП функционируют над общей модульной оперативной памятью и УВВ и любой МП при помощи коммутационной матрицы соединяется с любым модулем оперативного ЗУ или периферийным устройством (рис. 7-2).

Это позволяет одновременно нескольким МП обращаться к некоторому числу модулей ЗУ, что снижает

взаимное влияние обращений. Однако в такой структуре коммутационная матрица имеет высокую стоимость, быстро возрастающую с увеличением числа МП.

3. Матричной, линейной или другой регулярной, когда МП связываются друг с другом непосредственно и образуют матричные или другие регулярные конфигурации (рис. 7-3).

Матричные микропроцессоры проблемно-ориентированы на эффективное решение ряда задач, имеющих большое число регулярных данных, таких, например, как векторы, матрицы, или когда необходимо, выполнение большого числа однотипных операций над массивами данных.

Разновидностью матричных микропроцессоров являются ассоциативные микропроцессоры, в которых обращения к процессорным элементам осуществляются не по адресам, а по признакам хранящихся в них данных. Ассоциативные микропроцессоры наиболее эффективны для решения задач распознавания образов, обработки изображений, быстрого информационного поиска, сортировки и классификации массивов данных [7-10].

Матричная структура с ростом числа МП обеспечивает большой прирост производительности вычислительной системы, однако одновременно требует больших затрат аппаратных и программных средств.

4. Конвейерной (трубопроводной), когда некоторое количество МП, каждый из которых выполняет специализированные (определенные) функции, соединяются последовательно друг с другом и осуществляют последовательную передачу информации друг другу по конвейерному принципу (рис. 7-4).

В конвейерной мультимикропроцессорной вычислительной системе поток данных проходит последовательно через одновременно работающие МП, каждый из которых выполняет некоторую часть преобразований из общего преобразования и полученный на выходе частичный результат передает последующему МП (рис. 7-4).

Конвейерная мультимикропроцессорная система осуществляет обработку данных по параллельной структуре в том случае, когда имеется один последовательный поток входных данных и несколько параллельных потоков команд для управления МП. Правда, конвейерная структура допускает последовательное включение не только

МП, но и микро-ЭВМ, имеющих свое собственное управление. В этом случае необходимость в общем управлении отпадает.

Конвейерные мультимикропроцессорные вычислительные системы являются специализированными, так как они наиболее просты и высокопроизводительны при решении определенного типа задач, в которых осуществляются работа с векторами и однообразные операции над потоком данных.

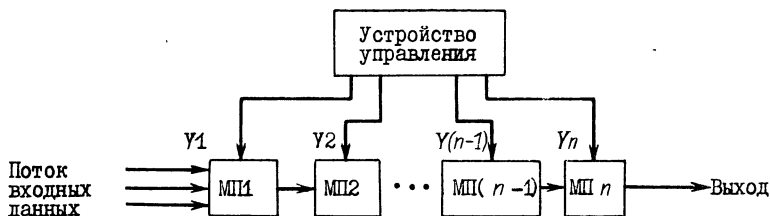


Рис. 7-4. Конвейерная мультимикропроцессорная система.

Мультимикропроцессорные (многомашинные) сосредоточенные вычислительные системы с точки зрения организации управления вычислительным процессом делятся на системы с централизованным и децентрализованным управлением

Мультимикропроцессорная многомашинная вычислительная система с централизованным управлением характеризуется иерархической подчиненностью МП (микро-ЭВМ). Такая система содержит специально выделенную управляющую микро-ЭВМ (микропроцессор), осуществляющую такое управление, при котором все микропроцессоры (микро-ЭВМ) объединяются в единую систему.

Мультимикропроцессорные сосредоточенные вычислительные системы с централизованным управлением по числу управляющих устройств делятся на системы с одним устройством управления, т. е. когда один поток команд обрабатывает несколько потоков данных (рис. 7-5) или несколько потоков команд обрабатывают один поток данных (рис. 7-4), и системы с несколькими устройствами управления, когда несколько потоков команд обрабатывают несколько потоков данных (рис. 7-6).

Мультимикропроцессорные вычислительные системы первого и второго типов содержат одно общее устройство управления (УУ), которое управляет всеми МП, внешними ЗУ (ВЗУ) и устройствами ввода-вывода (УВВ) (рис. 7-4 и 7-5). В первом типе систем все МП по команде УУ выполняют одну и ту же операцию и осуществляют групповую обработку массивов данных, а во вто-

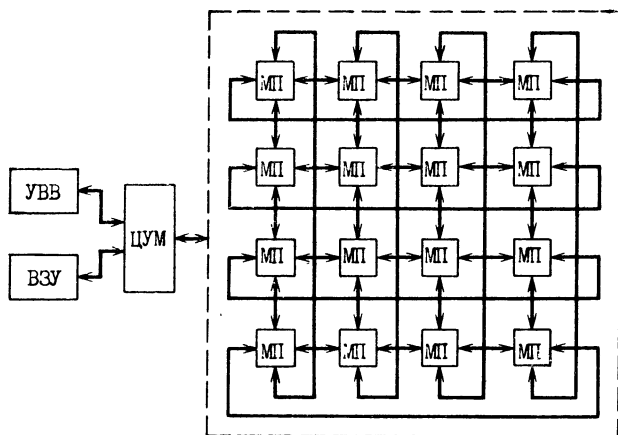


Рис. 7-5. Мультимикропроцессорная вычислительная система с общим управлением.

ром все МП по команде УУ выполняют разные операции. Такие мультимикропроцессорные вычислительные системы из-за наличия УУ, осуществляющего общее управление, наиболее простые и недорогие. Однако наличие об-

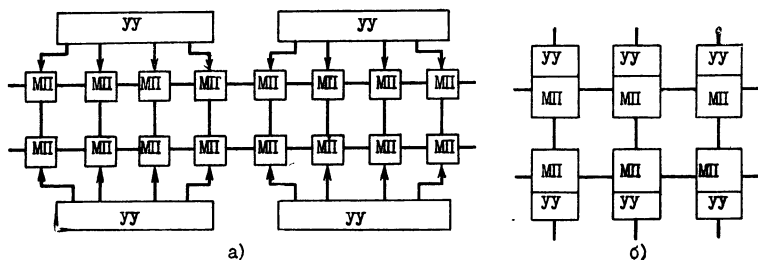


Рис. 7-6. Мультимикропроцессорная вычислительная система с несколькими устройствами управления.

а — на каждую группу МП имеется свое устройство управления; б — каждый МП имеет свое устройство управления.

щего управления ограничивает степень универсальности вычислительной системы и она становится либо проблемно-ориентированной, либо специализированной для эффективного решения класса регулярных задач, допускающих параллельную обработку массивов данных. К таким задачам относятся задачи спектрального анализа сложных радиолокационных, гидроакустических, сейсмографических сигналов, распознавания и классификации образов, расшифровки аэрофотоснимков, решения системы обыкновенных дифференциальных уравнений, уравнений в частных производных и др.

Мультимикропроцессорная вычислительная система третьего типа содержит несколько УУ, которые управляют работой всех МП (рис. 7-6). Количество УУ обычно меньше числа МП, но иногда равно ему.

Мультимикропроцессорная система с несколькими УУ носит более универсальный характер, так как разные МП по разным командам одновременно могут выполнять разные операции. Однако эта система более сложная и дорогая. Такая мультимикропроцессорная вычислительная система может эффективно решать широкий круг менее регулярных задач, допускающих распараллеливание, в том числе на уровне задач или подзадач.

Этот тип мультимикропроцессорной вычислительной системы может иметь такую модификацию, при которой несколько потоков команд обрабатывают несколько коммутируемых потоков данных [7-2].

В такой системе (рис. 7-7) сегменты программ распределяются по некоторому алгоритму по различным модулям ЗУ команд или программ. Сегментом программы условно называется программа, которая может содержать подпрограммы, циклы и т. п. и не содержать условных переходов. В структуре, изображенной на рис. 7-7, во избежание конфликтов между МП при обращении их к ЗУ программ необходима четкая информация о логической связи между сегментами программ.

Блок данных, требующий оперативной обработки, размещается в небольших ЗУ данных каждого обрабатываемого элемента.

Коммутатор (К) в такой системе работает следующим образом: из данных того обрабатываемого элемента, который управляет селекторным каналом, выбирается управляющее слово, которое определяет, какая шина должна быть скоммутирована. Так, МП подключается

через шину к модулю ЗУ команд при выборке команды и к модулю ЗУ данных при выборке или записи информации (данных).

В нормальном режиме обрабатывающий элемент выполняет один и тот же сегмент программы, т. е. управляющее слово является постоянным. Используя указанный способ коммутации, обрабатывающие элементы без конфликтов при обращении к ЗУ осуществляют выполнение сегментов программ.

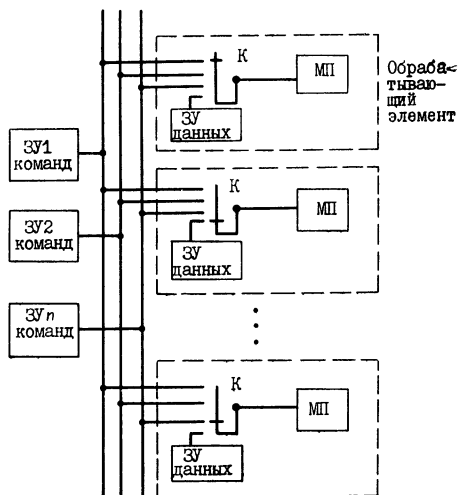


Рис. 7-7. Мультимикропроцессорная вычислительная система с несколькими коммутируемыми потоками команд и данных.

Типичным примером сосредоточенной мультимикропроцессорной системы с централизованным управлением с одним УУ является 64-процессорная система для обработки отраженных радиолокационных сигналов [7-3]. Общая структура системы приведена на рис. 7-8,а. Система содержит 64 рабочих и 4 резервных процессорных микромодуля (ММ), аналогичных приведенному на рис. 7-8,б. Каждый модуль построен из четырех БИС на К-МОП-кристаллах (МП, ОЗУ, ПЗУ, управление взаимодействием).

Каждый ММ связан с тремя другими. Передача 32-разрядного слова осуществляется за 2,8 мкс (одновременно с выполнением арифметической операции). Ввод и вывод осуществляется через общий канал. Управление в системе двухуровневое: по общим командам от центрального устройства управления (центральной управляющей машины) и по микропрограммам внутри каждого ММ. Производительность таких систем пропорциональна числу ММ. Для повышения надежности системы используются четыре резервных

ММ и сеть связи замыкается в кольцо. Такая система быстро решает задачи индентификации объектов, появляющихся на экране локатора, и определения их существенных параметров. На первом этапе осуществляется предварительная фильтрация, т. е. выделение на фоне шума полезных сигналов. На втором этапе задачи осуществляется двумерное преобразование Фурье на матрице элементов изображения. Обработка 2048 точек осуществляется за 500 мкс, т. е. за весьма короткое время. Подобные специализированные системы эффективны для решения задач цифровой обработки сигналов, требующих больших объемов однотипных вычислений за короткое время.

Мультимикропроцессорная или многомашина вычислительная система с децентрализованным управлением содержит равноправные МП или микро-ЭВМ, вследствие чего исключается их иерархическая соподчиненность. В такой системе нет одной выделенной управля-

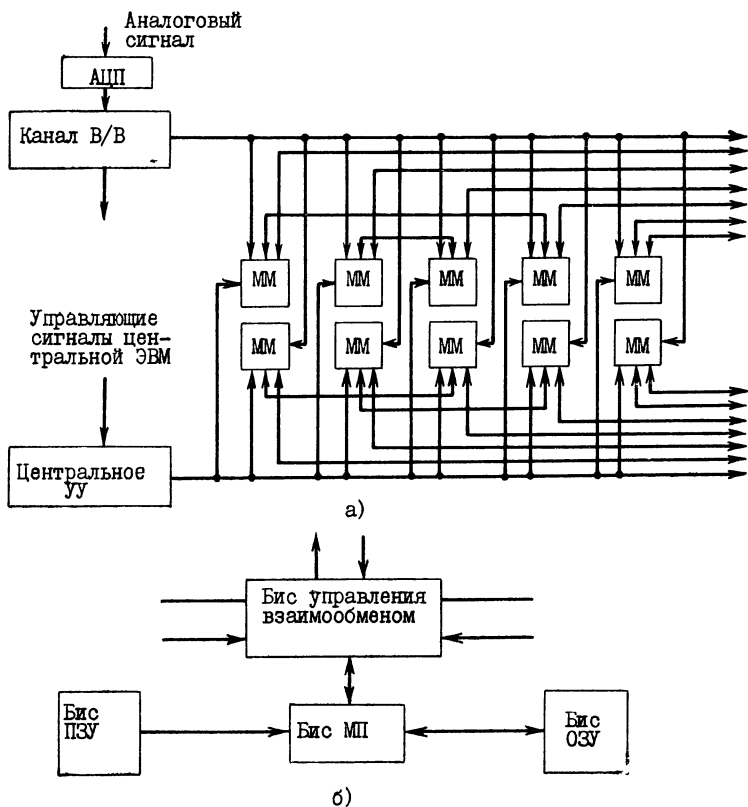


Рис. 7-8. Мультимикропроцессорная вычислительная система с централизованным управлением для обработки отраженных радиолокационных сигналов.

а — общая структура; б — структура микромодуля.

ющей решением задачи микро-ЭВМ. Каждый МП (микро-ЭВМ) такой системы самостоятелен в своих действиях, но общая организация системы и программы управления на каждой микро-ЭВМ (МП) такова, что в совокупности эти микро-ЭВМ могут обеспечить реализацию некоторой единой программы. В мультимикропроцессорной или в многомашинной вычислительной системе с децентрализованным управлением все операции, связанные с вводом и выводом информации, реализуются всеми ее МП или микро-ЭВМ автономно, и режим пакетной обработки реализуется на каждой микро-ЭВМ (МП) независимо. При этом следует отметить, что на пути повышения производительности и живучести такой системы обмен с внешним миром остается наиболее узким местом. К системе с децентрализованным управлением относятся однородные многомашинные вычислительные системы [7-9].

Простейшая мультимикропроцессорная система кольцевого типа с децентрализованным управлением приведена на рис. 7-3,а. В этой системе все МП (микро-ЭВМ) связаны в кольцо. На рис. 7-3,б приведена более сложная тороидальная или матричная система с децентрализованным управлением.

Типичным примером сосредоточенной вычислительной системы с децентрализованным управлением является система POPSU, создаваемая в США [7-4, 7-5]. Разработка этой системы преследовала две цели: упростить математическое обеспечение и снизить требования к качеству программирования. Структура мультимикромашиной (мультимикропроцессорной) вычислительной системы POPSU, состоящей из 16-процессорных ММ, приведена на рис. 7-9,а, а структура одного ММ — на рис. 7-9,б. Как видно из рисунка, структура системы POPSU представляет собой двумерную решетку микромодулей. Каждый ММ (процессорный элемент) выполняется на четырех МОП БИС и состоит из МП, ЗУ микропрограмм (микропрограммной памяти), ОЗУ и БИС управления, которая позволяет программировать связи между соседними ММ в системе.

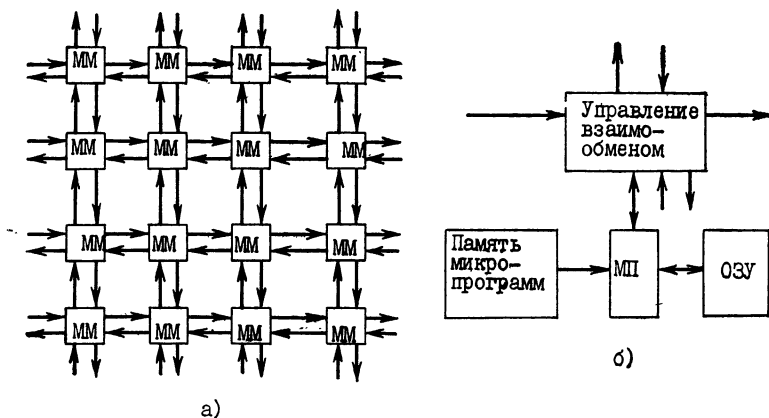


Рис. 7-9. Мультимикропроцессорная вычислительная система с децентрализованным управлением.

а — общая структура; б — структура микромодуля.

Через БИС управления межмодульными связями осуществляется командно-информационный обмен каждого микропроцессорного модуля с четырьмя соседними. В системе POPSU можно коммутировать цепи сдвига и переноса сумматоров отдельных ММ, что позволяет работать с длинными числами и строками данных. Возможность перестройки структуры системы POPSU позволяет эмулировать архитектуру конвейерных ЭВМ. Как следует из сказанного, основу элементной базы модуля системы POPSU составляют МП, ОЗУ, ПЗУ и интегральная схема управления, программирующая (коммутирующая) соединения между соседними модулями системы.

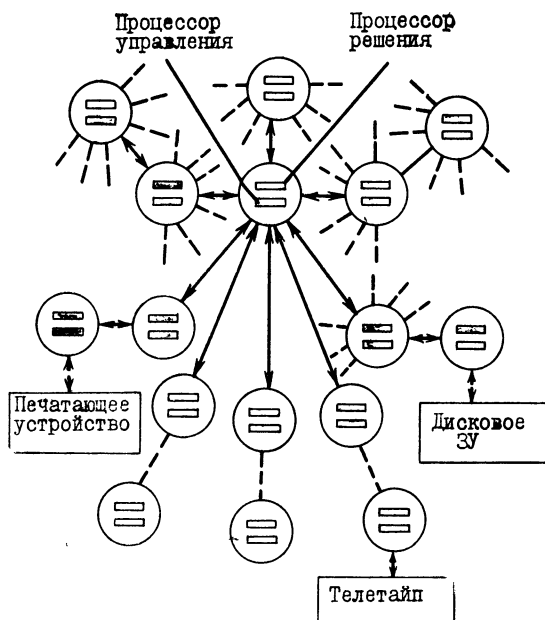


Рис. 7-10. Мультимикропроцессорная система HYPERCUBE.

Интересной особенностью системы POPSU является то, что в ней нет режимов мультипрограммирования и разделения времени, тогда как обслуживанием этих режимов обработки занята большая часть операционной системы в обычных последовательных ЭВМ. В системе POPSU предполагается организовать единый режим мультипользования. Каждая задача или каждый пользователь получает в свое распоряжение один или несколько модулей системы. Правда, задача может оказаться такой сложной, что ее решением будет занята вся система в целом.

Другим примером сосредоточенной мультимикропроцессорной системы с децентрализованным управлением является вычислительная система HYPERCUBE фирмы IMS ASS. Каждый процессорный ММ системы собирается из двух микропроцессоров типа 18080 и

обеспечивает выполнение 0,5 млн. операций/с. Каждый ММ состоит из решающего и управляющего процессоров и взаимодействует с восемью соседними ММ (рис. 7-10). Фирма IMS ASS собирается выпустить три модификации этой системы (HYPERCUBE II, HYPERCUBE III, HYPERCUBE IV) с количеством процессорных ММ соответственно 16, 81, 256. Разработано специальное математическое обеспечение этих систем. Цена модифицированных моделей составляет 80, 400 и 1280 тыс. дол. соответственно [7-6].

7-3. РАСПРЕДЕЛЕННЫЕ МУЛЬТИМИКРОПРОЦЕССОРНЫЕ УПРАВЛЯЮЩЕ-ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ

Современное состояние и перспективы развития МП, микроконтроллеров и микро-ЭВМ делает целесообразным для управления большинством территориально распределенных объектов переход от централизованных (сосредоточенных) к распределенным управляюще-вычислительным системам.

Сосредоточенные или централизованные управляюще-вычислительные системы для управления территориально распределенными объектами обладают рядом серьезных недостатков. К ним относятся следующие:

малая живучесть системы ввиду того, что при отказе центральной ЭВМ перестает функционировать вся система управления. Чтобы обеспечить надежную работу, необходимо прибегнуть к полному двойному или тройному резервированию ЭВМ, что дорого и сложно;

сложность программного обеспечения. Усложняются управление данными, а также форматы и процедуры обмена данными по линиям связи (системные протоколы).

Растет число пар проводов, подключенных к каналам ввода-вывода ЭВМ.

Из-за большого времени реакции централизованной системы усложняется управление в реальном масштабе времени. В самом деле, с укрупнением централизованного комплекса резко растут временные задержки между поступлением запросов от отдельных агрегатов (абонентов, подсистем) и удовлетворением этих запросов (реакция системы), что иногда делает невозможным своевременное обслуживание запроса, т. е. управление.

Многие из этих недостатков могут быть устранены при переходе от сосредоточенной к распределенной системе, когда вычислительные ресурсы выносятся непосредственно к объектам, на некотором удалении от центральной ЭВМ.

Принципы построения вычислительных систем обработки и управления процессами с распределенной архитектурой основываются на функциональной и топологической децентрализации.

Целью функциональной децентрализации является снижение сложности управляющей системы путем деления (расчленения) сложного и большого процесса или функции на меньшие части—подпроцессы или подфункции с тем, чтобы обеспечить повышенную надежность и эффективность системы.

В ряде случаев технический процесс легко разбивается на несколько слабо взаимосвязанных процессов, которые, в свою очередь, могут быть реализованы отдельной автономно программируемой микро-ЭВМ, благодаря чему значительно снижается сложность управляюще-вычислительной системы. Однако другие технические процессы более сложны и их разбиение, к сожалению, порождает сильно взаимосвязанные подпроцессы. При этом для упрощения решения задачи в целом следует искать алгоритмы оптимального разбиения на подпроцессы или подфункции, при которых будут обеспечены четко определенные и минимальные интерфейсы.

Расчленение сложной функции осуществляется либо по технологическому тракту на более мелкие технологические агрегаты и участки, являющиеся частью общего тракта, либо по режиму работы оборудования или фазам технологического процесса (режим пуска-останова, аварийный режим и т. д.), либо по продолжительности интервала времени, необходимого для выполнения конкретных подфункций.

Функционально оптимальная децентрализация подразумевает разбиение процесса на такие подпроцессы, которые слабо взаимосвязаны или связаны между собой через четко определенный и минимальный интерфейс.

Топологическая децентрализация предполагает пространственное распределение датчиков, регуляторов и других испытательных механизмов, а также микро-ЭВМ (микроконтроллеров) или другой аппаратуры обработки информации. Обычно в децентрализованных системах микро-ЭВМ (микроконтроллеры) устанавливаются по возможности близко от датчиков и испытательных механизмов. Для обеспечения топологической оптимальной децентрализации число и место установки микро-ЭВМ (микроконтроллеров) выбирается так, чтобы минимизи-

ровать суммарную длину кабеля и тем самым максимально сократить расход кабельной продукции.

Как правило, на практике функционально оптимальная децентрализация не совпадает с топологическим оптимумом. С экономической точки зрения часто выгоднее топологическая оптимальная децентрализация, так как затраты на кабельную продукцию, как правило, составляют большую долю в общей стоимости.

Таким образом, с широким освоением микроконтроллеров, микро-ЭВМ и других микропроцессорных систем в стратегии управления осуществляется переход от централизованных принципов управления, когда управление зависит от состояния одной центральной ЭВМ, к распределенным или децентрализованным, когда небольшие микропроцессорные блоки (микроконтроллеры, микро-ЭВМ) территориально располагаются вблизи от отдельных технологических или других объектов управления, осуществляют обработку информации каждого объекта в отдельности и решают задачу локального управления данным объектом.

Работа локальных (агрегатных) микроконтроллеров или микро-ЭВМ, решающих задачи нижнего уровня иерархии, координируется микро- или мини-ЭВМ верхнего уровня. Поскольку координирующая ЭВМ освобождается от решения задач нижнего уровня иерархии, ее операционная система существенно упрощается, сокращаются потери времени на диспетчеризацию.

Выдача координирующих сигналов по каналам связи на микроконтроллер или микро-ЭВМ и прием обратных сигналов от них не требуют существенных затрат, поскольку согласование интерфейсов может реализовываться программно с использованием стандартных УВВ цифровой информации. Одновременно с этим разгружаются каналы связи между координирующими и локальными микро-ЭВМ и сокращается общий расход средств на организацию связи.

В распределенных системах управления, построенных на базе локальных микро-ЭВМ, при повреждениях вместо полного отказа системы происходит только ухудшение качества их функционирования.

Подобные распределенные мультимикромашинные системы обеспечивают повышение технико-экономических показателей благодаря сокращению соединительных линий с объектами управления и благодаря тому, что отказ

какой-либо микро-ЭВМ вызывает отказ не всей системы, а только небольшой ее части.

Распределенные системы с точки зрения подключения микромашин-спутников могут иметь три базовые структурные конфигурации: звездообразную или радиальную; кольцевую; смешанную.

Кроме того, возможна еще и сеть микро-ЭВМ произвольной конфигурации.

Радиальная структура подключения микромашин-спутников к центральной микро- или минимашине (рис. 7-11) является наиболее простой и широко распространенной, поскольку

в такой структуре проще наращивать технические и программные средства.

В такой структуре микромашины-спутники не могут взаимодействовать друг с другом непосредственно и весь обмен данными осуществляется только через центральную микро- или минимашину.

Центральная машина координирует работу микромашин-спутников и осуществляет обмен данными между спутниками. Основная информация для контроля и управления объектом

Рис. 7-11. Звездообразная (радиальная) распределенная микромашинальная система управления.

остается в микромашинах-спутниках, непосредственно расположенных у агрегатов или объектов, и не передается в центральную машину.

В радиальной структуре каждая микромашина-спутник во многом работает независимо, мало обменивается информацией с другими микромашинами-спутниками, вследствие чего значительно упрощаются протоколы взаимодействия и, следовательно, требования к программному обеспечению для всех машин. При расширении такой системы необходимо дорабатывать только программное обеспечение центральной машины. В этой системе время обмена данными между микромашинами-спутниками больше, чем в кольцевой структуре.

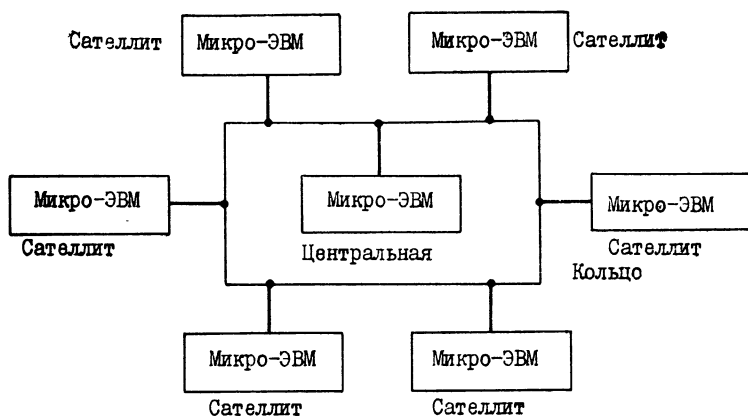


Рис. 7-12. Кольцевая распределенная микромашина система управления.

Кольцевая структура подключения микромашин-сателлитов (рис. 7-12) имеет свои преимущества. Так, например, каждая микромашина-сателлит может непосредственно взаимодействовать с любой другой микромашиной-сателлитом системы. Все стандартные задачи обработки данных, необходимые для управления на любом дистанционном пункте, выполняются, как и в структуре, представленной на рис. 7-11, непосредственно на этом пункте, и поэтому обмен данными между центральной машиной и микромашиной-сателлитом или между любыми микромашинами-сателлитами мал.

Положительным качеством такой структуры является также то, что центральная машина или микромашина-сателлит может воспользоваться ресурсами других машин, если известно, что они свободны.

Недостатком кольцевой структуры является сложность программного обеспечения, вызванная сложностью и громоздкостью протоколов взаимодействия, особенно если учесть постоянно меняющиеся требования к управляющей системе [7-7].

В случае расширения кольца и добавления микромашин-сателлитов надо менять программное обеспечение каждой микромашины-сателлита с тем, чтобы они могли взаимно обмениваться данными в новой конфигурации.

Смешанная структура подключения микромашин-сателлитов (рис. 7-13) сочетает положительные качества

радиальной и кольцевой структур и представляет собой их комбинацию.

Весьма важной и достаточно широкой областью применения микро-ЭВМ и микроконтроллеров является промышленная сфера производства, чему способствует накопленный опыт по использованию мини-ЭВМ невысокой производительности для управления технологическими процессами и производством в реальном масштабе времени.

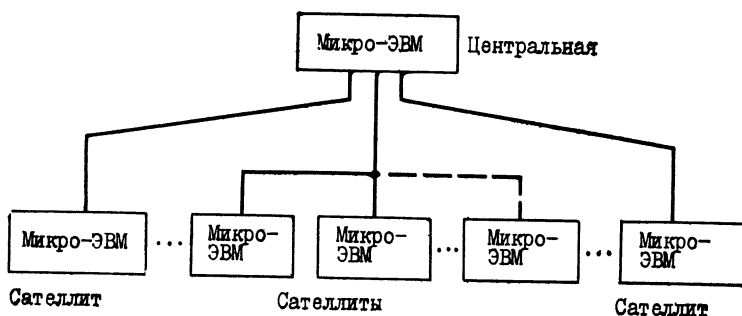


Рис. 7-13. Смешанная микромашина структура управления.

Особенно эффективно применение микро-ЭВМ в одно- и двухуровневых АСУТП, в которых на уровне элементарных производственно-технологических участков или линий имеют дело с группой однотипных технологических операций или последовательностью взаимосвязанных технологических операций, управление которыми надо скоординировать так, чтобы обеспечить максимальную эффективность процесса.

Широкое применение микро-ЭВМ на нижнем уровне иерархии управления технологическими процессами и производством также создает благоприятные условия для работы координирующей ЭВМ, которая может одновременно выполнять функции планирования производства и сбыта продукции. Применение микро-ЭВМ для контроля и управления локальными подсистемами позволяет легко осуществлять поэтапное внедрение и наращивание мощности, что облегчает процесс внедрения вычислительной техники, ее освоение и эксплуатацию.

Четыре варианта структурных схем двухуровневых АСУТП с широким использованием микро-ЭВМ приведены на рис. 7-14 [7-8].

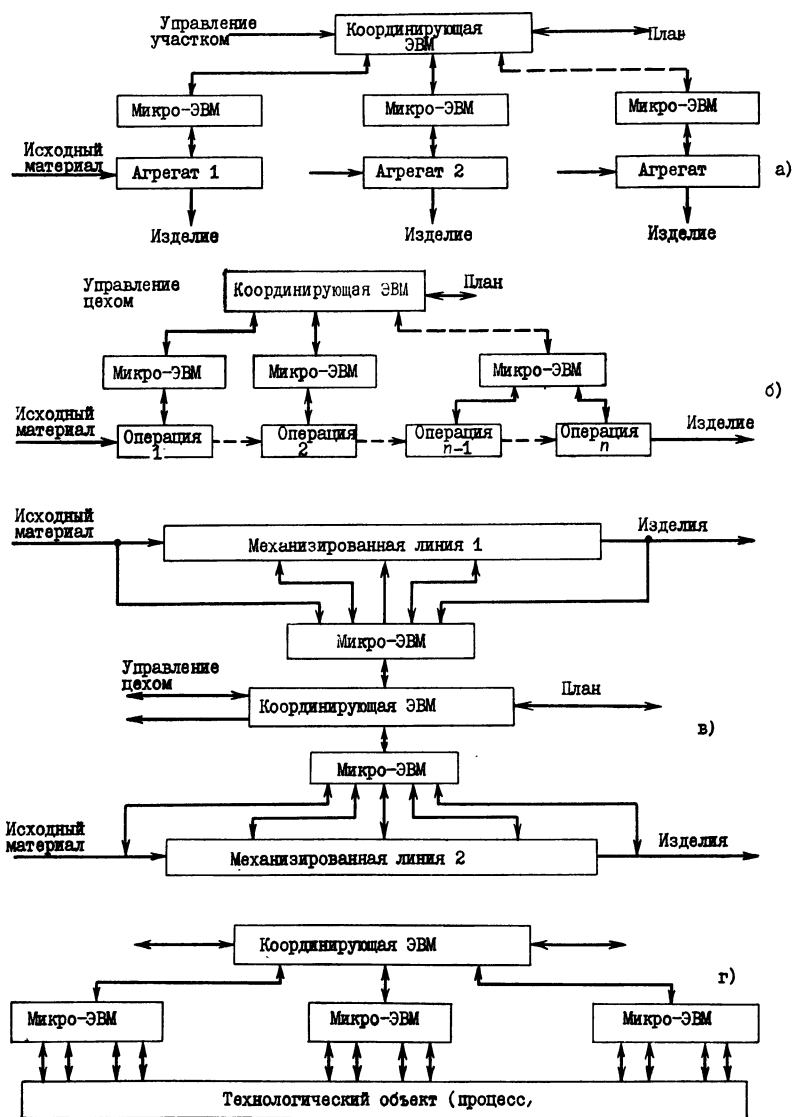


Рис. 7-14. Четыре варианта двухуровневых АСУТП с микро-ЭВМ.

Первый вариант (рис. 7-14,а) реализации АСУТП наиболее целесообразен для цехов и участков с независимыми агрегатами и станками.

Второй вариант (рис. 7-14,б) реализации АСУТП целесообразен для производства с пооперационно-участковой структурой, где технологические операции взаимосвязаны и образуют конвейер.

Третий вариант (рис. 7-14,в) реализации АСУТП целесообразен для многономенклатурных механизированных производств.

Четвертый вариант (рис. 7-14,г) реализации АСУТП целесообразен для централизованного контроля и управления с концентраторами линий связи.

Для максимального использования преимуществ микро-ЭВМ (низкой стоимости, высокой надежности, малых габаритов и малой потребляемой мощности) необходимо создавать недорогие и малогабаритные комплексы устройств связи с объектом (УСО) и оперативным персоналом, а также простое математическое обеспечение, обеспечивающее простоту программирования и удобство общения человека с машиной.

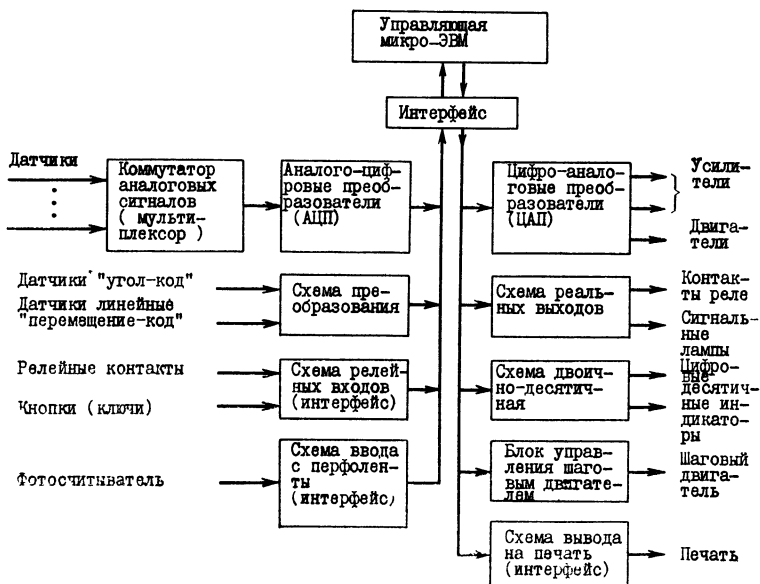


Рис. 7-15. Структурная схема устройств связи с объектом для микро-ЭВМ.

Наиболее типичная структура устройств связи микро-ЭВМ с технологическими объектами управления и оперативным персоналом приведена на рис. 7-15 [7-8].

ГЛАВА ВОСЬМАЯ

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ МИКРОПРОЦЕССОРОВ И МИКРОПРОЦЕССОРНЫХ СИСТЕМ

8-1. ОБЩИЕ СВЕДЕНИЯ

В настоящее время многие изготовители МП, микроконтроллеров и микро-ЭВМ поставляют уникальные приборы и снабжают их столь же уникальным программным обеспечением, не похожим на программное обеспечение других микропроцессорных и микро-ЭВМ, что создает барьер для эффективного и универсального применения МП и микропроцессорных систем.

Отсутствие в настоящее время достаточно гибких и эффективных пакетов прикладных программ в значительной мере сдерживает широкое распространение МП и микропроцессорных систем. Проблема создания эффективного программного обеспечения микропроцессорных систем остается наиболее острой и злободневной.

Стоимость программного обеспечения, МП, микроконтроллеров, микро-ЭВМ и других микропроцессорных систем составляет основную часть стоимости систем и во много раз превышает стоимость аппаратуры. Так, если аппаратная часть микро-ЭВМ стоит 500—1000 дол., то создание программного обеспечения к нему обходится 65—70 тыс. дол. [8-1—8-3].

Программное обеспечение микро-ЭВМ, МП и других микропроцессорных систем учитывает три важных момента: 1) весьма ограниченный объем памяти микро-ЭВМ; 2) широкий круг их применения и 3) наличие двух категорий потребителей.

Первая категория потребителей — это квалифицированный коллектив со своим штатом программистов, для которых главное — создать средства автоматизации написания и отладки программ микроконтроллеров и микро-ЭВМ на обычных универсальных машинах.

Вторая категория потребителей — это малоквалифицированные специалисты, для которых главными явля-

ются средства отладки несложных и малообъемных программ на самой микро-ЭВМ.

Программное обеспечение микроконтроллеров и микро-ЭВМ делится на внутреннее и внешнее и состоит из следующих программ: управляющей, моделирующей, транслирующей, отладочных, редактирующей, контрольных тестов, некоторых целевых задач и т. п.

Внутреннее программное обеспечение или операционная система микроконтроллеров и микро-ЭВМ постоянно хранится в памяти машины и содержит систему управления и контроля функционирования микро-ЭВМ.

Системный диспетчер или, как его еще называют, операционная система, или супервизор, или монитор, определяет все режимы работы микропроцессорной системы и управляет ими. Диспетчер отвечает за задачу в целом, за организацию обработки и хранения данных.

Программа-диспетчер бывает различной сложности в зависимости от режимов работы (разделение времени, интерактивный, групповая обработка и т. п.) и оснащения микро-ЭВМ периферийным оборудованием.

Системные программы для микро-ЭВМ бывают следующих основных пяти видов [8-2]: редакторы; трансляторы (компиляторы и ассемблеры); загрузчики; моделирующие (интерпретаторы); отладочные.

Редакторы — это программы, которые преобразуют исходную программу, написанную программистом на языке ассемблера или на языке высокого уровня и введенную с перфоленты или с клавиатуры в файл, записанный во внешнюю память ЭВМ (на диски или ленты), и по специальным командам пользователя осуществляют добавление, изъятие или замену отдельных частей исходных программ во внешней памяти. В зависимости от степени сложности редакторы представляют пользователю различную возможность для внесения изменений в исходную программу.

Компиляторы и ассемблеры — это программы, транслирующие исходные программы в двоичные коды машинных команд, управляющие работой микро-ЭВМ. Трансляторы дают также распечатку программных листингов, в которых даются параллельно исходная и транслированная программа, а также распечатки об ошибках в программе и другие виды диагностической информации, полезной программисту.

Загрузчик — это программы, переписывающие оттранслированную в машинных кодах программу (объектные модули) с перфоленды или другого носителя в ОЗУ микро-ЭВМ. Программа может располагаться в ОЗУ микро-ЭВМ начиная с нулевого адреса. Однако при необходимости программист может указать загрузчику новый базовый адрес программы, а загрузчик изменит соответственно все адреса объектного модуля.

Иногда в загрузчиках предусматривается редактирование связей или, иначе, установление связей между различными объектными модулями, имеющими ссылки друг на друга [8-2].

Моделирующие программы — это так называемые кросс-компьютерные программы, необходимые пользователю в том случае, когда реальная микро-ЭВМ отсутствует. Моделирующие программы позволяют моделировать на кросс-системе работу будущей микро-ЭВМ и тем самым отлаживать объективный модуль (рабочую программу). Моделирующие программы часто выдают некоторые виды диагностической информации, а также временную информацию, например число машинных циклов и команд, выполняемых программой от момента пуска до останова.

Очевидно, что моделирование не может полностью заменить отладку программы на самой микро-ЭВМ, поскольку невозможно точно представить в модели конкретные временные соотношения и реакции на внешние воздействия для реальной аппаратуры микро-ЭВМ.

Отладочные программы — это программы, облегчающие отладку и проверку объективного модуля на микро-ЭВМ с УВВ. По команде при помощи отладочных программ можно изменить содержимое ОЗУ, воспроизвести содержимое памяти микро-ЭВМ на дисплее или на печати, осуществить запуск выполняемой объектной программы с ячейки памяти и т. п. [8-2].

Если в больших и мини-ЭВМ при каждом включении программа машины загружается с внешнего носителя, то в микроконтроллерах и микро-ЭВМ нецелесообразно при каждом включении машины осуществлять такую перезапись программы. Поэтому в МП, микро-ЭВМ и других микропроцессорных системах часто используемые программы постоянно хранятся в ПЗУ или ППЗУ и реже в ОЗУ с аккумуляторной подпиткой. Замена или модификация управляющих программ в этом случае осу-

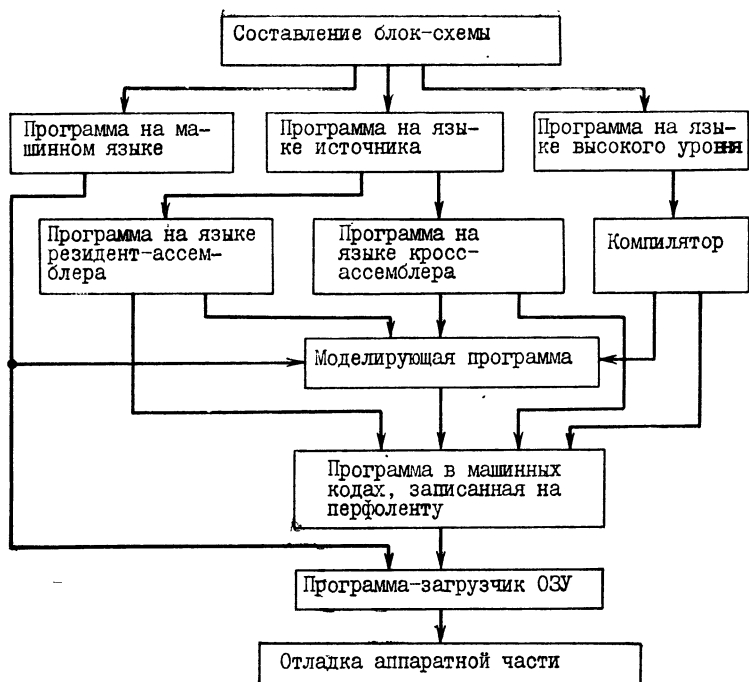


Рис. 8-1. Блок-схема программного обеспечения микро-ЭВМ при программировании в машинных кодах на языке АССЕМБЛЕР или на языке высокого уровня.

ществляется заменой ЗУ либо, если возможно, его перепрограммированием.

Весьма важной частью математического обеспечения являются языки программирования.

На современном этапе развития микропроцессорных систем используются следующие языки программирования микроконтроллеров, микро-ЭВМ и других микропроцессорных систем:

язык низкого уровня или машинный язык. Этот язык использует систему команд микропроцессора (микро-ЭВМ).

языки типа АССЕМБЛЕР;

языки высокого уровня, например, типа PL/M или БЕЙСИК II;

структурный язык (метод) упрощенного программирования.

Блок-схема программного обеспечения микро-ЭВМ для первых трех способов программирования приведена на рис. 8-1.

Для перевода программ с одного языка на другой используется транслятор. Например, транслятор осуществляет перевод программ с алгоритмического языка или языка высокого уровня типа PL/M, БЕЙСИК на внутренний язык машины (коды машин).

Транслятор может работать в одном из двух режимов: либо в режиме интерпретатора, либо в режиме компилятора.

Транслятор работает в режиме интерпретатора, если программа, написанная на языке высокого уровня (типа БЕЙСИК, PL/M) или алгоритмическом языке типа АССЕМБЛЕР, переводится на машинный язык поэтапно в процессе (а не до) решения самой задачи. Так как запись программы на языке высокого уровня короче, чем на внутреннем, то при работе транслятора в режиме интерпретации экономится память машины, но решение задачи требует больше времени, так как в процессе решения идет одновременно и трансляция.

В интерпретирующих системах применяются язык БЕЙСИК, APL, ФОРТРАН (упрощенные варианты). Интерпретирующие системы наиболее ценны для работы микро-ЭВМ в диалоговом режиме. В этом случае в памяти микро-ЭВМ наряду с рабочей программой должна храниться программа-интерпретатор (резидентная программа), которая будет переводить отдельные предложения рабочей программы, представленные на языке высокого уровня, в машинные коды в процессе работы машины. Такие резидентные программы-интерпретаторы обычно записываются в ПЗУ и занимают несколько десятков килобайт и в настоящее время используются в программируемых микропроцессорных терминалах (например, Silent 700), в настольных микро-ЭВМ (например, ИБМ 5100) и других микропроцессорных системах, работающих в интерактивном (диалоговом) режиме.

Транслятор является компилятором, если сначала осуществляется перевод программы с внешнего языка на внутренний и эта оттранслированная в кодах машины программа помещается в памяти машины, а затем осуществляется реализация этой программы. В режиме компиляции достигается выигрыш во времени решения задач из-за отсутствия затрат времени на трансляцию

в процессе решения задачи, но происходит проигрыш в объеме памяти машины, так как программы хранятся в кодах машины и занимают бóльший объем памяти, чем программы на языках более высокого уровня.

Резидентный компилятор в микро-ЭВМ используется редко, так как компилятор для одного и того же языка значительно сложнее интерпретатора и хранение программ компилятора в памяти микро-ЭВМ увеличивает объем памяти и удорожает стоимость системы. Относительно простой резидентный компилятор в микро-ЭВМ встречается только тогда, когда микро-ЭВМ используют очень простые входные языки, ориентированные на некоторую область применения (например, языки управления технологическим процессом при частой смене выпускаемой продукции, доступные обычным специалистам и не требующие профессиональных программистов). В настоящее время разработан ряд простых специализированных пользовательских языков высокого уровня, для которых компилятор занимает объем памяти от 2 до 8 Кбайт.

Большое число МП и микро-ЭВМ используют резидентные ассемблеры (трансляторы). Однако наиболее простые МП и микро-ЭВМ используют кросс-ассемблеры (кросс-трансляторы). Кросс-ассемблеры на больших или малых машинах являются средством подготовки программ для микро-ЭВМ, что ускоряет и упрощает составление программ, особенно для непрофессиональных программистов.

8-2. ПРОГРАММИРОВАНИЕ В КОМАНДАХ МИКРОПРОЦЕССОРА (МИКРО-ЭВМ)

Машинный язык — это единственный язык, который понимает МП. Он представляет собой систему команд МП или набора двоичных кодов, или инструкций. Запись программ в машинных двоичных кодах (сочетание нулей и единиц) очень трудоемка, и читать их так же трудно.

На машинных кодах могут составляться лишь самые простые программы, программисту при этом необходимо помнить двоичные коды команд и самому заботиться о распределении памяти. Однако при этом могут быть написаны программы с минимальным временем выполнения и объемом памяти, что обеспечивает минимальную стоимость.

Программирование вручную непосредственно в командах микропроцессора (микро-ЭВМ) оправдано как в отношении быстродействия, так и в отношении экономии объема памяти только при одноразовом применении, малом объеме программ, не превышающем 250—300 байт и наличии высококвалифицированного программиста. Во всех других случаях слишком ощутимы такие его недостатки, как большие затраты времени на составление программы, сложность работы с двоичными кодами и непригодность программ для других микропроцессорных систем.

Далее приводятся достоинства, недостатки и рекомендации по применению ручного программирования в командах МП (микро-ЭВМ) [8-2].

Достоинства:

относительно большая производительность для малых программ (до 250—300 байт).

минимальный объем памяти;

результаты вводятся прямо в устройство подготовки данных ППЗУ;

не требуется дополнительных аппаратных средств;

не требуется машинного времени для трансляции программ.

Недостатки:

большая трудоемкость и малая производительность в случае больших программ;

большая вероятность ошибок и трудность их обнаружения;

трудно расширять или сокращать уже написанные программы;

зависимость от типа применяемого МП.

Рекомендации по применению:

использовать при небольших задачах;

когда нет легкого доступа к ассемблеру;

когда не требуется переводить программы (распространять) на другие типы МП.

8-3. ПРОГРАММИРОВАНИЕ НА ЯЗЫКЕ АССЕМБЛЕР

Известно, что программирование на процессорном (машинном) языке, представляющее собой запись последовательности команд МП в двоичном коде (сочетание нулей и единиц), весьма трудоемкая и сложная процедура. Поэтому для упрощения написания, проверки, отладки и чтения программ в командах МП обычно

используется мнемоническое или символическое кодирование (мнемокод) всех команд. При этом каждая команда МП (машинная команда) обозначается мнемоническим символом, представляющим собой сочетание трех или четырех букв, являющихся первыми буквами полной записи наименования этих команд на английском языке. При написании всего содержания (формата) команд мнемоническое (символическое) кодирование используется как для записи кода операции, так и адресов операндов или самих операндов, содержащихся в поле команд. Очевидно, что символическое или мнемоническое кодирование названия и содержания команд легче запоминается и воспринимается, чем ничего не говорящее сочетание нулей и единиц, представляющее собой двоичное кодирование.

Однако при использовании мнемонического кодирования при записи микропроцессорных команд требуется транслятор (ассемблер) для автоматического перевода мнемокодов в двоичные коды МП. При этом символические адреса ячеек памяти, присвоенные разработчиком, при помощи транслятора будут переводиться в действительные (объектные) адреса ячеек памяти. Таким образом, если для программирования используются непосредственно команды МП, то необходимо каждую команду исходной программы (почти всегда представленную в мнемоническом коде) преобразовать в двоичный код.

Язык АССЕМБЛЕР — наиболее широко распространенный способ программирования для МП и микро-ЭВМ. Главное достоинство программирования на языке АССЕМБЛЕР заключается в том, что он позволяет разработчику в значительной степени использовать все возможности МП. Язык АССЕМБЛЕР целесообразно использовать для относительно небольших программ — до 1000—1500 байт. С увеличением объема программ свыше 2000 байт (1000 программных строк) любому программисту очень трудно избежать ошибок при написании всей программы. Как было сказано ранее, язык АССЕМБЛЕР однозначно соответствует машинному языку, но легче для написания и восприятия. Язык АССЕМБЛЕР дает инженеру возможность писать инструкции в мнемонической форме, так что названия инструкций могут ассоциироваться с реально выполняемыми операциями.

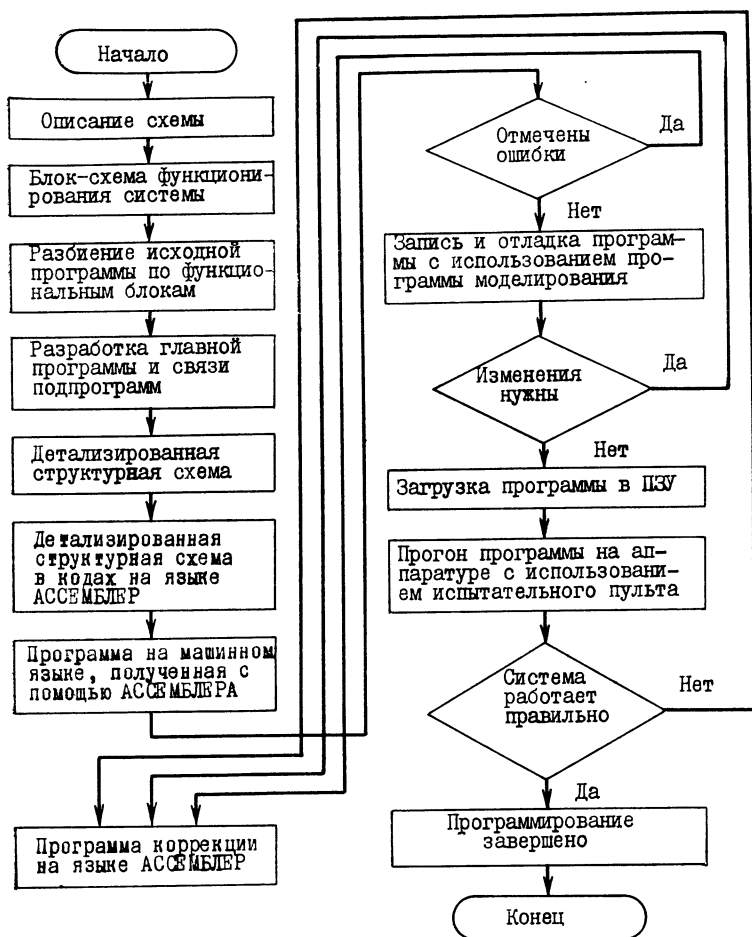


Рис. 8-2. Блок-схема программирования микро-ЭВМ на языке АССЕМБЛЕР.

Программы, написанные на языке АССЕМБЛЕР, должны транслироваться в двоичные машинные коды особой транслирующей программой — ассемблером (рис. 8-1).

Разработка программы обычно начинается с установления логической последовательности событий с помощью блок-схемы. Затем для каждой операции на язы-

ке АССЕМБЛЕР записывается одна или несколько команд. На основании блок-схемы функционирования системы разрабатывается детализированная блок-схема и шаг за шагом прослеживается выполнение каждой операции (рис. 8-2). Программист на языке АССЕМБЛЕР записывает разработанную программу, после чего она передается на большую машину, где специальная программа-редактор производит необходимые изменения в программе. Это может быть добавление какого-либо символа, вычеркивание строки и т. п. После отладки и редакции программа на языке АССЕМБЛЕР записывается на носитель, например перфоленгу, затем с помощью программы-ассемблера транслируется в код МП (микро-ЭВМ) и повторно уже в двоичных кодах микро-ЭВМ записывается на носитель, например перфоленгу (рис. 8-2) [8-3]. Затем оттранслированная в кодах микро-ЭВМ программа с носителя (перфоленты) загружается в специальную моделирующую программу (симулятор или интерпретатор) для большой ЭВМ и осуществляется моделирование выполнения программ (рис. 8-2). На этом этапе средствами редактирования выявляются и устраняются возможные ошибки в программе. Следует отметить, что роль моделирующей программы может выполнять и аппаратная часть самой микро-ЭВМ.

Отлаженная программа в кодах машины с носителя (перфоленты) загружается в ОЗУ прототипа микро-ЭВМ и подвергается окончательной доводке.

После этого с помощью программы-загрузчика отлаженная программа заносится в управляющую память микро-ЭВМ (ПЗУ, ППЗУ или специальную ЗУПВ) в определенные ячейки ЗУ. На этом программирование заканчивается.

Следует указать, что в настоящее время распространены два типа программ ассемблера:

кросс-ассемблер, реализуемый с помощью языка высокого уровня типа ФОРТРАН на мини-ЭВМ или большой ЭВМ и позволяющий редактировать и моделировать рабочую программу;

самоассемблер (Self-Assembler) или резидент-ассемблер, реализуемый на самой микро-ЭВМ.

При программировании на языке АССЕМБЛЕР следует учесть, что кросс-ассемблер более удобен, чем резидент-ассемблер, и программы обрабатываются

быстрее, однако при этом программисту приходится иметь дело с двумя вычислительными системами.

Иногда используется так называемый макроассемблер, представляющий собой часть ассемблера и определяющий работу с макроопределениями, которые позволяют с помощью одной команды вызывать выполнение определенной последовательности команд на машинном языке.

Далее приводятся достоинства, недостатки и рекомендации при программировании на языке АССЕМБЛЕР.

Д о с т о и н с т в а :

относительно большая производительность системы для средних программ (до 1000 байт);

наличие средств облегчения программирования;

возможность контроля ошибок;

возможность вносить изменения с повторной трансляцией;

наличие символических ссылок и кодов, которые легче воспринимаются;

задание величин как параметров (табличным способом, с присвоением им входных и выходных значений).

Н е д о с т а т к и :

необходимость изучить правила и форматы языка АССЕМБЛЕР;

большие затраты времени на некоторые операции ассемблера;

необходимость в дополнительной мини- или большой ЭВМ для трансляции и моделирования рабочих программ, требующих дополнительных затрат.

Р е к о м е н д а ц и и п о п р и м е н е н и ю :

использовать при средних программах (задачах) до 1000 байт.

Использовать для программирования на уровне инструкций.

8-4. ПРОГРАММИРОВАНИЕ НА ЯЗЫКЕ ВЫСОКОГО УРОВНЯ

Чтобы упростить и ускорить программирование микро-ЭВМ и других микропроцессорных систем, используют языки высокого уровня, например язык типа БЕЙСИК и языки PL/M, MPL, являющиеся подмножеством языка PL/1.

Основным достоинством применения любого языка высокого уровня является то, что компилятор сам опти-

мизирует программу, устраняет повторы и др. Однако транслированная с языка высокого уровня программа менее компактна и занимает значительно больший объем памяти. Правда, по этому поводу имеются разные мнения и зависят они от опыта программиста, написавшего программу. Так, по мнению специалистов из фирмы Intel [8-2], некоторые начинающие программисты получают транслированные в машинных кодах программы, объем которых составляет примерно 200% объема программ, получаемых при трансляции с языка АССЕМБЛЕР. Однако через полгода или год работы программистов этот объем составляет 150—125%. В фирме Intel опытные программисты получают программы, всего на 25—10% превышающие по объему программы языка АССЕМБЛЕР, но при этом важно, что программы на языке высокого уровня опытными программистами пишутся в пять раз быстрее, чем на языке АССЕМБЛЕР.

Язык высокого уровня лучше, чем язык АССЕМБЛЕР, подходит для мелкосерийных изделий, где желательно сократить время разработки программ за счет использования большего объема памяти микромашин. Кроме того, при больших объемах программ (16—32 Кбайт и более) средний программист со стажем работы 1 год не сможет получить программы в машинных кодах заметно меньшего объема при написании исходной программы на языке АССЕМБЛЕР по сравнению с языком более высокого уровня. Одновременно с этим язык АССЕМБЛЕР затрудняет системное программирование потому, что по программе, написанной одним программистом, другому программисту нелегко понять, какой алгоритм был реализован.

Язык высокого уровня PL/M ориентирован на микро-ЭВМ типа I8080. В отличие от проблемно-ориентированных языков высокого уровня в машинно-ориентированном языке PL/M операторы программы соответствуют командам машины. Язык PL/M содержит операторы, с помощью которых арифметические, логические и символьные операции над 8- и 16-разрядными словами могут быть выражены в форме, близкой к обычной алгебраической. Благодаря этому эффективность программ, транслированных с языка PL/M на машинный язык, достаточно высока и приближается по эффективности к программам, написанным на языке АССЕМБЛЕР.

Использование языка PL/M для микро-ЭВМ позволяет автоматизировать труд программиста и значительно сократить время написания программ.

Анализ различных программ показывает, что запись их программистами средней квалификации на языке PL/M осуществляется значительно компактнее и занимает в 10 раз меньше времени, чем на языке АССЕМБЛЕР. Однако язык PL/M требует трансляции при

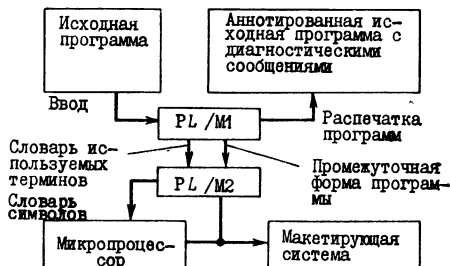


Рис. 8-3. Блок-схема компилятора для программ, написанных на языке PL/M.

помощи кросс-компилятора, размещенного в большой ЭВМ (см. рис. 8-1), причем программа, скомпилированная с языка PL/M, значительно сложнее и дороже, чем программа на языке АССЕМБЛЕР. Например, программа, которой после трансляции с языка PL/M требуется 500 байт ПЗУ, могла бы занять на 30% меньший объем ПЗУ, если бы она была составлена на языке АССЕМБЛЕР [8-4]. Однако большие программы (более 1000 байт) оказываются более компактными при использовании языка PL/M. При трансляции программ осуществляются три прогона. Сначала транслятор принимает исходную программу на языке PL/M от считывающего устройства с перфокарт (рис. 8-3). Первый прогон программы дает распечатку исходной программы вместе с диагностическими сообщениями об ошибках. Создается промежуточный файл, содержащий линейризованный вариант первоначальной программы и таблиц, используемых в программе символов. При втором прогоне программа PL/M2 использует этот файл в качестве входной информации и генерирует машинный код (рис. 8-3). Во время третьего прогона включается моде-

лирующая программа, с помощью которой проверяется правильность составленной программы [8-3].

Так как PL/M является языком, в котором операторы соответствуют командам микро-ЭВМ MCS-8 и MCS-80, то эффективная трансляция выполняется только для этих двух микро-ЭВМ [8-4]. Поэтому различные фирмы разрабатывают свои варианты системного языка высокого уровня, ориентированные на команды своих МП и микро-ЭВМ. Например, фирма Zilog разработала язык PL/Z для МП Z-80, фирмы Wintex Corporation — PL/W для МП М 6800, Signetic—PL/μS, Intermetrics—PL/M 6800 для МП 6800.

Фирма Motorola Semiconductor также создала свой язык системного программирования — MPL, являющийся модернизацией языка PL/I. Если компилятор PL/M сразу выдает программу на машинном языке, то компилятор MPL переводит исходную программу на язык АССЕМБЛЕР, после чего полученную программу пропускают через компилятор ассемблера.

На основании изложенного можно заключить, что для преодоления существующего языкового барьера необходимо создать языки высокого уровня, которые можно было бы легко приспособить для всех микро-ЭВМ. Далее приводятся преимущества, недостатки и рекомендации по программированию на языке высокого уровня [8-2].

Д о с т о и н с т в а :

сокращается в 5—10 раз время написания программ;
уменьшаются затраты на программирование;
при передаче с одной машины на другую программы не нужно составлять заново;
легче управлять программами;
предпочтительнее для реализации алгоритмов;
самодокументирование;
легче передавать программы в эксплуатацию.

Н е д о с т а т к и :

для получения хороших результатов нужен опыт в программировании;

необходимы затраты средств и времени на трансляцию программ на большой ЭВМ;

в результате трансляции полученные программы в машинных кодах занимают большой объем памяти.

Р е к о м е н д а ц и и п о и с п о л ь з о в а н и ю :

для больших программ (1000 байт и более);

для опытных образцов и мелкосерийных изделий; для серийных изделий, если программисты имеют высокую квалификацию и большой опыт программирования.

8-5. УПРОЩЕННОЕ СТРУКТУРНОЕ ПРОГРАММИРОВАНИЕ

Многие пользователи микро-ЭВМ и других микропроцессорных систем не обладают достаточной квалификацией и не имеют времени для того, чтобы освоить языки высокого уровня типа PL/M, БЕЙСИК, АСSEMBLER или машинный и научиться на них программировать. Для неквалифицированных пользователей микро-ЭВМ, не имеющих опыта в программировании, необходимо создание более простой системы написания и отладки прикладных программ, что облегчит неспециалистам программирование своих задач, расширит сферу применения микро-ЭВМ и микропроцессорных систем.

В этом плане большой интерес представляет разработанный в университете штата Аризона (США) метод упрощенного программирования микро-ЭВМ [8-5].

Пользователь, используя этот метод, довольно просто записывает решаемую задачу в виде блок-схемы с соответствующими блоками операторов наподобие структурного программирования, используемого в аналоговых машинах. Поэтому предлагаемый метод программирования условно можно назвать структурным.

Блок-операторы представляют собой либо математические или логические операции типа умножения, интегрирования, сглаживания, сравнения и т. п., либо операции ввода-вывода типа преобразования аналог-цифра или цифра-аналог, считывания показаний датчиков, переключения и т. п. Эти стандартные операции реализуются в виде стандартных подпрограмм или микропрограмм в памяти микро-ЭВМ.

Далее в обычной ЭВМ организуют интерактивную программу транслятора, которая транслирует написанную пользователем блок-схему задачи в простую таблицу адресов операторов и загружает ее в память микро-ЭВМ. Полученная после трансляции таблица адресов представляет собой последовательность операций блок-схемы и задает последовательные переходы к стандартным программам (микропрограммам) и операциям выборки/хранения данных в ОЗУ микро-ЭВМ. Затем интерактивная программа моделирования, имею-

щаяся в составе программного обеспечения обычной ЭВМ, позволяет моделировать исполнение оттранслированных программ (таблицы адресов) микро-ЭВМ и отладить их. Предложенный метод программирования микро-ЭВМ в первую очередь полезен для задач контроля и управления различными технологическими процессами, контрольно-измерительными приборами и т. п.

Достоинства указанного метода программирования заключаются в следующем:

язык структурного программирования (блок-схем) чрезвычайно прост для понимания и обучения;

такой язык содержит простые средства построения сложных операций из элементарных математических операций и операций ввода-вывода, которые хорошо известны инженеру;

программы, написанные на этом языке, порождают такой же эффективный (с точки зрения времени решения задач и объема памяти) код микро-ЭВМ, как и программы, написанные на языке АССЕМБЛЕР;

язык программирования полностью независим от типа используемой микро-ЭВМ и позволяет записать в ПЗУ множество стандартных подпрограмм.

Предлагаемый структурный метод хорошо иллюстрируется простым примером программирования цифрового фильтра, приведенного на рис. 8-4.

На рис. 8-4,а приведена блок-схема процессора решения задачи, которая описывает поэтапные действия простой микро-ЭВМ, работающей в качестве цифрового фильтра с аналоговыми входом и выходом. Аналого-цифровой преобразователь (АЦП) дает цифровую выборку $X_1(\Delta t)$ аналогового входного сигнала $X(t)$ через равные промежутки Δt . Затем последовательной обработкой входной цифровой величины $X(\Delta t)$ блоками-операторами умножения (\times), блоками вычитания ($-$) и интегрирования (\int) получают выборки отфильтрованной по парным частотам выходной величины

$$Y_1 \Delta t = K_1 \frac{1}{\frac{1}{K_2 K_3} \frac{d}{dt} + 1} X_1(\Delta t),$$

которая затем преобразуется в аналоговую выходную величину $Y(t)$ с помощью цифро-аналогового преобразователя (ЦАП).

Подобная блок-схема процесса сложную операцию выражает через более простые, элементарные блок-операторы. Такое представление процесса удобно для инженеров-пользователей микро-ЭВМ. На рис. 8-4,б приведена программа для микро-ЭВМ, записанная на языке блок-схем. Программа представляет собой упорядоченный список всех блок-операторов вместе с их входными и выходными переменными, причем выходные идут первыми.

Структурный метод программирования включает в себя также стандартные программы INIT и RUN, которые иницируют про-

грамму в момент времени $t=0$ и повторяют ее через промежутки $n\Delta t$ и заканчивают в момент времени $t=t_{\text{макс}}$. Программа INIT включает в себя стандартную подпрограмму ввода данных, параметры K_1, K_2, K_3 , начальную выходную величину интегратора I_0 и параметры $n\Delta t$ и $t_{\text{макс}}$.

На рис. 8-5 иллюстрируется метод структурного программирования микро-ЭВМ на примере указанного ранее цифрового фильтра. Вся программа работы микро-ЭВМ представляется таблицей адресов, загружаемой в ОЗУ микро-ЭВМ или в ПЗУ специализированной микро-ЭВМ. Здесь адреса блок-операторов ЦАП, вычитания,

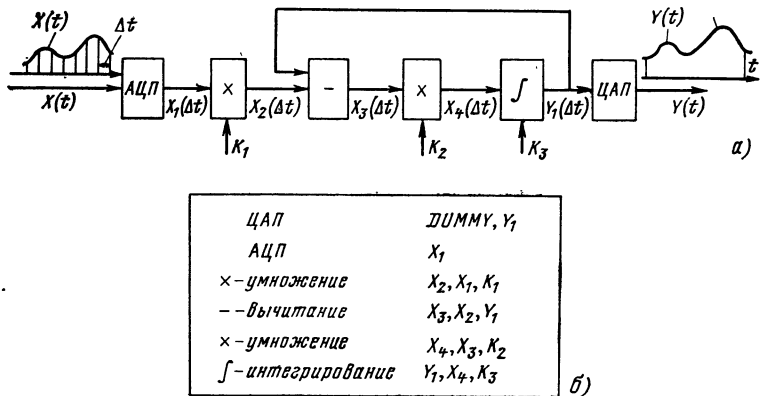


Рис. 8-4. Блок-схема процесса цифровой фильтрации (а) и отсортированная программа на языке блок-схемы (б) для простого цифрового фильтра аналоговых напряжений.

умножения, интегрирования являются адресами хранения в ПЗУ микро-ЭВМ соответствующих стандартных подпрограмм (микропрограмм), а адреса типа Y_1, X_1, X_2 являются адресами таблицы данных. Эти адреса порождаются также транслятором и хранятся в ОЗУ микро-ЭВМ. Таблица данных содержит входы и выходы блок-операторов, порожденные в каждом цикле Δt с помощью блок-схемы или введенные через терминалы или клавишные переключатели перед вычислением.

Ввод в микро-ЭВМ новой программы означает ввод в ее ОЗУ новой таблицы адресов через последовательный интерфейс ввода-вывода, причем требуемая таблица адресов (программ) может поступить в ОЗУ микро-ЭВМ от клавишного терминала, от перфоленты или от обычной ЭВМ. Отметим, что, как правило, таблицы адресов и данных следует хранить в ОЗУ микро-ЭВМ, а все стандартные подпрограммы блок-операторов и подпрограммы INIT и RUN — в ПЗУ (рис. 8-5). Правда, в узкоспециализированный микро-ЭВМ таблица адресов может храниться в ПЗУ вместо ОЗУ.

Работа микро-ЭВМ начинается с опроса подпрограммой инициализации INIT датчиков данных. Эта программа считывает начальные данные в ячейки таблицы данных через печатный или хранимый вход, переключатели или интерфейсные регистры. Затем

происходит первый доступ к подпрограмме RUN вручную или автоматически посредством прерывания.

Для составления программ пользователя микро-ЭВМ методом структурного программирования обычно используют мини-ЭВМ, имеющую как минимум операционную систему на диске или касcете, цифро-буквенный дисплей для ввода и редактирования программ и ряд специальных программ. Такая мини-ЭВМ должна содержать следующие специальные программы:

1) программу-транслятор с языка блок-схем на язык таблиц адресов и данных, являющихся кодом машин. Транслятор переводит стандартные блок-операторы в соответствующие таблицы адресов и данных микро-ЭВМ;

2) программу-загрузчик микро-ЭВМ, которая записывает оттранслированную (в коде машин) программу в ОЗУ микро-ЭВМ. Для более специализированных операций таблица адресов загружается в ППЗУ через устройство записи;

3) программу прогонки для моделирования исполнения программ микро-ЭВМ с выходом на дисплей или печать;

4) программу-редактор, обеспечивающую интерактивное написание и редактирование исходных структурных программ с выводом их на дисплей и печать.

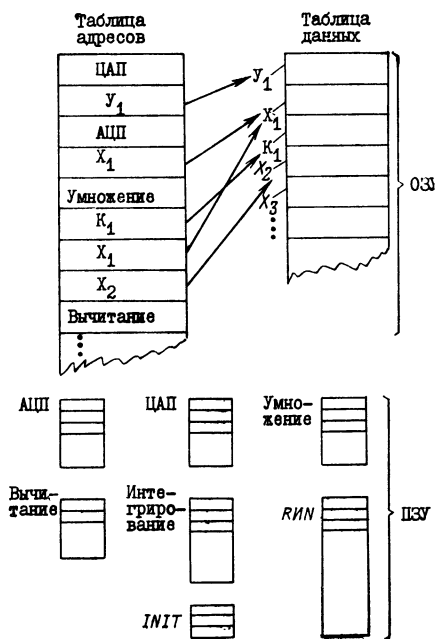


Рис. 8-5. Комплект пакета программ для моделирования фильтра на рис. 8-4, записанных в терминах хранимых стандартных подпрограмм ЦАП, АЦП, умножения, вычитания и интегрирования и хранимых в ПЗУ микро-ЭВМ.

Таким образом, метод структурного программирования пользовательских задач на мини-ЭВМ является методом интерактивной разработки и проверки программ микро-ЭВМ, написанных с помощью блок-схем операций.

Многие крупные фирмы-изготовители МП имеют программы, моделирующие исполнение программ микро-ЭВМ на мини- или большой ЭВМ. В этом случае в мини- или в большую ЭВМ вводятся программы МП на языке АССЕМБЛЕР, исполнение которых они затем моделируют, давая соответствующую диагностику ошибок. Недостатком существующих методов моделирования исполнения программ является то, что для каждого нового МП надо заново писать сложные программы моделирования. В отличие от этого при структурном методе программирования на мини-ЭВМ все МП одинаковы после того, как их стандартные блок-операторы вложены в ОЗУ или ПЗУ. При этом каждый МП выглядит как стандартная структурная операция.

Метод структурного программирования на мини-ЭВМ позволяет легко исполнять программу, включая операции ввода-вывода, вызывать данные для регистрации исполнения блок-операторов, указывать перегрузки и выдавать диагностику ошибок на дисплей.

В настоящее время известно несколько систем структурного программирования микро-ЭВМ, такие как DARE/ELEVEN и MICRODARE [8-6]. Последняя представляет собой более простую систему структурного программирования. Система MICRODARE осуществляется вычисление и ввод-вывод, интерактивное редактирование и обращение с файлами, трансляцию блок-схемы и загрузку микро-ЭВМ, а также моделирование исполнения программы.

8-6. СПЕЦИАЛИЗИРОВАННЫЕ СИСТЕМЫ ПРОЕКТИРОВАНИЯ ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ

Разработка программного обеспечения микро-ЭВМ с помощью кросс-систем (в основном ассемблера) редактирования, моделирования и т. д., хранящихся в памяти больших ЭВМ, не всегда удобна и выгодна. Поэтому ряд изготовителей микро-ЭВМ предлагают специализированные системы проектирования, которые состоят из аппаратной и программной частей.

Аппаратная часть содержит МП, ОЗУ, ПЗУ, ППЗУ, пульт управления, блоки питания, устройства ввода-вывода, интерфейсные схемы телепринтера и перфоратор. Из этих блоков строится действующий макет будущей микро-ЭВМ. Программная часть состоит из программ редактора, резидент-ассемблера, загрузчиков, программы моделирования в реальном масштабе времени и утилитов. Из них komponуется программа для макетного образца. Эта система позволяет отлаживать и проверять разработанную программу на реальном оборудовании [8-3].

Программу, записанную мнемоническим кодом, пользователь или разработчик через телепринтер (или другие

средства) вводит в макет микро-ЭВМ. Затем программа-редактор проверяет введенную программу и наносит ее на перфоленту в кодах источника. Далее в главное ЗУ макета помещается резидент-ассемблер. Затем программа транслируется в машинный код и опять наносится на перфоленту. При этом необходимы по меньшей мере два прохода ленты, перфорированной в кодах источника: один — для трансляции из кода источника в код микро-ЭВМ, а другой — для запоминания всех символических адресов. Лента в кодах источника долж-



Рис. 8-6. Система микро- и мини-ЭВМ для проектирования программного обеспечения микро-ЭВМ.

на быть проверена считывателем при каждом проходе, и если в коде источника обнаружатся ошибки, то лента программы-редактора также должна быть загружена повторно, мнемонический код должен быть скорректирован и вся процедура трансляции полностью повторена.

Основным недостатком специализированной системы проектирования являются большие затраты времени на манипуляции с перфолентами и приспособленность системы к конкретному типу микро-ЭВМ.

С целью снижения числа операций с перфолентой и улучшения взаимодействия программы созданы системы проектирования программ на базе совместного использования мини- и микро-ЭВМ. Микро-ЭВМ в такой системе подсоединяется к магистрали ввода-вывода

мини-ЭВМ (рис. 8-6). Мини-ЭВМ предназначена для генерации программы для микро-ЭВМ в мнемоническом коде. Кросс-ассемблер, записанный на языке ФОРТРАН для мини-ЭВМ, транслирует мнемонический код в код машины и запоминает машинный код в дисковых файлах. Отсюда машинный код передается непосредственно в ОЗУ микро-ЭВМ через магистраль и схемы сопряжения.

8-7. АВТОМАТИЗИРОВАННЫЕ СИСТЕМЫ ПРОЕКТИРОВАНИЯ МИКРО-ЭВМ

Как видно из вышеизложенного, при проектировании аппаратуры и программ микро-ЭВМ комплексная проверка технических средств и программ осуществляется на последнем этапе, что не эффективно. Известно, что оптимальное построение микро-ЭВМ с минимальными затратами возможно только в том случае, когда аппаратные и микропрограммные средства рассматриваются одновременно на протяжении всей разработки.

В настоящее время созданы системы, позволяющие объединить аппаратные разработки и программное обес-

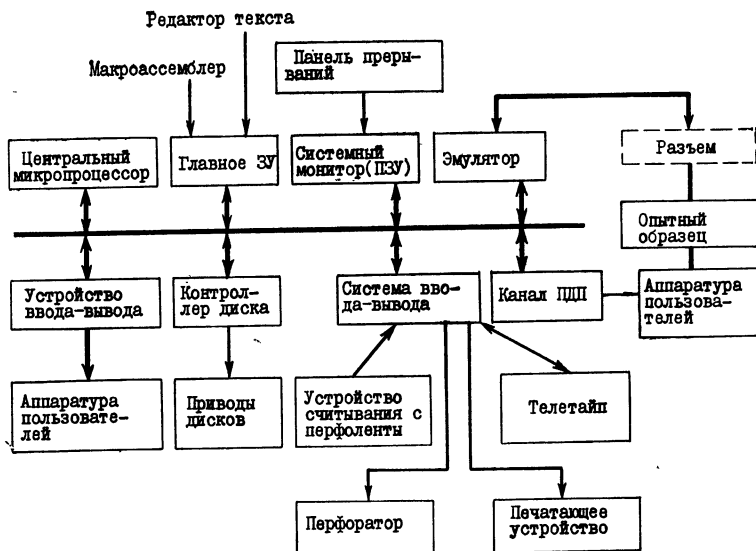


Рис. 8-7. Схема автоматизированной системы проектирования микро-ЭВМ.

печение, их совместную проверку, а также согласование требований инженера и программиста. Такие системы позволяют инженеру и программисту общими усилиями создавать конструкции, в которых отсутствуют ошибки. Инженер и программист могут полностью контролировать процесс разработки новой микро-ЭВМ и ее программного обеспечения с помощью пульта управления, работающего в диалоговом режиме (рис. 8-7).

Почти все крупные фирмы — разработчики микрокомпьютерных комплексов БИС одновременно с БИС предлагают свои системы автоматизированного проектирования микро-ЭВМ и микропроцессорных систем. Например, фирма Intel имеет систему проектирования, называемую Intellec, фирма Motorola — ExorcisII, фирма Fairchild — Formulator, фирма Rockwell — Assemulator, фирма Signetics — TNIN, фирма SMS — MCSIM.

В состав системы проектирования наряду с обычными модулями входит специализированный модулятор внутренних схем, который обеспечивает выбор и подготовку средств программирования, эмуляции и диагностики применительно к микро-ЭВМ данного класса (рис. 8-7) [8-2].

С помощью эмулятора можно наблюдать за работой опытного образца проектируемой микро-ЭВМ. В системе проектирования эмулятор дает возможность получать моментальные «фотографии» состояний микро-ЭВМ, в том числе и переходных состояний во время выполнения цикла команды [8-3].

Цикл разработки микро-ЭВМ состоит из следующих стадий (шагов):

1. Составление начальной программы при помощи эмулятора (или без него, если в систему входит центральный процессор).

2. Эмуляция программистом разрабатываемой микро-ЭВМ и попытка отладить систему в реальном масштабе времени.

3. Изготовление аппаратуры наиболее важной части логики опытного образца микро-ЭВМ (например, центрального процессора) параллельно с эмулирующей микро-ЭВМ.

4. Подсоединение к реализованной части аппаратуры (центральному процессору) кабеля модуля эмулятора (остальная часть микро-ЭВМ, эмулируется ЗУ и блоками ввода-вывода (рис. 8-7)).

5. Проверка полученного опытного образца центрального процессора с помощью программного обеспечения. На этой стадии проверяются и отлаживаются аппаратные и программные средства.

6. Добавление в порядке важности к реализованной аппаратуре (центральному процессору) новых аппаратных средств, например ЗУ, схемы ввода-вывода и др. Одновременно с этим происходит отсоединение соответствующих узлов системы проектирования и отладка соответствующей части программного обеспечения.

7. Постепенная замена эмулятора реальными схемами и отсоединение кабеля. К концу этого этапа опытный образец микро-ЭВМ должен быть полностью идентичен серийной модели. В дальнейшем эмулятор может быть использован для производственных испытаний серийных образцов.

ГЛАВА ДЕВЯТАЯ

ОБЛАСТИ ПРИМЕНЕНИЯ МИКРОПРОЦЕССОРНЫХ НАБОРОВ

9-1. ОБЩИЕ СВЕДЕНИЯ

Микропроцессоры и микро-ЭВМ имеют две основные сферы применения: 1) традиционную, связанную с созданием средств вычислительно-управляющей техники; 2) нетрадиционную, в которой до последнего времени использование вычислительной техники и машинной обработки не предполагалось. Это в принципе новая область, где раньше применялись традиционные электронные логические схемы и применение мини-ЭВМ экономически не было оправдано.

С появлением недорогих микропроцессорных наборов открывается новое направление в микропроцессорном (микрокомпьютерном) управлении, появляется много новых применений микропроцессорных систем.

Можно утверждать, что особенности МП породили совершенно новую концепцию в области обработки данных. С появлением МП стало целесообразным использование вычислительных и управляющих машин в совершенно новых областях, где ранее (до их появления) вычислительные машины были неприемлемы по соображениям стоимости, надежности, размеров и потребления энергии. Поэтому в настоящее время наиболее важными и массовыми областями применения микро-ЭВМ и микроконтроллеров становятся те области, для которых применение мини-ЭВМ или электронной аппаратуры с жесткой логикой не целесообразно или не приемлемо вообще.

Программируемые микроконтроллеры, микро-ЭВМ и другие микропроцессорные системы, несмотря на их большие возможности и достоинства, не создают жесткую конкуренцию мини-ЭВМ и не вытесняют их повсюду потому, что области их применения и рынки сбыта существенно различны, хотя по многим применениям они перекрываются.

Трудно однозначно, без детального и конкретного изучения вопроса указать, когда целесообразно использовать микро-ЭВМ и микроконтроллеры, а когда мини-ЭВМ и аппаратуру с жесткой логикой. Однако для общей ориентации в целесообразности применения того или другого средства в качестве критерия можно использовать вычислительную и функциональную слож-

Ность решаемой задачи и предлагаемый объем производства этих средств. По-видимому, для решения задач, где вычислительные и функциональные возможности должны быть достаточно широкими, а число выпускаемых изделий, решающих эту задачу, невелико, наиболее пригодны стандартные мини-ЭВМ. Наоборот, при большом объеме производства и не очень сложных задачах более целесообразно использовать оптимизированные для данного применения схемы с жесткой логикой на базе заказных БИС или специализированных МП, разработанных по заказу. Универсальные микро-ЭВМ, микроконтроллеры и другие микропроцессорные системы целесообразно использовать в промежутке между этими двумя крайними случаями, когда предполагается решать задачи умеренной сложности и ожидается умеренный объем производства микропроцессорных систем.

Микропроцессорные системы оказывают существенное воздействие на ряд отраслей промышленности и в первую очередь на электронную, электротехническую, радиотехническую, приборостроительную и отрасли создания средств связи и вычислительной техники за счет создания более прогрессивных средств и систем обработки информации и управления производственными процессами.

Анализ современного состояния и перспектив развития микропроцессорных комплектов в мире позволяет сделать прогноз на 1980 г. по различным областям их применения [9-1]. Эти данные приведены в табл. 9-1.

Из табл. 9-1 следует, что наиболее массовое приме-

Таблица 9-1

Область применения микропроцессорных комплектов	Доля от общего количества микропроцессорных комплектов, %	Доля от общей стоимости всех микропроцессоров, %
ЭВМ и периферийные устройства	10	19
Системы управления технологическими процессами	8	15
Контрольно-измерительные и аналитические приборы	7	10
Торговая и бытовая аппаратура	28	6
Транспортные средства	19	4
Связное оборудование	6	16
Средства автоматизации труда	11	16
Космическая и военная техника	1	4
Прочие отрасли	10	10

Нение микропроцессоры найдут в торговой и бытовой аппаратуре (28%) и на транспорте (19%), а наименьшее (1%) в космической и военной технике. Однако в последней области будут использоваться наиболее совершенные и дорогие микропроцессоры, вследствие чего их удельный вес в стоимостном отношении будет приравниваться к первым двум областям. В торговой и бытовой аппаратуре используются наиболее недорогие микропроцессорные комплекты, вследствие чего, несмотря на их высокий удельный вес в количественном отношении, в стоимостном отношении их доля небольшая. В ЭВМ, в периферийных устройствах и системах управления будут использоваться МП меньшей стоимости, чем, например, в связной аппаратуре. Число введенных в 1980 г. микро-ЭВМ и микроконтроллеров значительно превысит 10 млн. [9-8].

В табл. 9-2 приведено распределение МП, разработанных в США в 1977 г., по их областям применения и стоимости для двух основных классов [9-2].

Таблица 9-2

Области применения МП	4- и 8- битовые контроллеры		8-битовые приборы общего назначения	
	Доля от общего количества МП, %	Доля от общей стоимости всех МП, %	Доля от общего количества МП, %	Доля от общей стоимости всех МП, %
Промышленность	40	}	30	}
Бытовая и торговая аппаратура	20		10	
Коммерческие цели	5	}	10	}
Компьютеры	10		10	
Связное оборудование	20		35	
Военная и авиакосмическая техника	5	}	5	}

Первый класс составляют 4- и 8-битовые контроллеры, а второй — 8-битовые приборы общего назначения. Контроллерам свойственны малое число компонентов и низкая стоимость, и поэтому они наиболее пригодны для бытовой и торговой аппаратуры, а также как заменители несложных схем в электронной аппаратуре, ряде электромеханических приборов в промышленности, на транспорте и в связи.

Второму классу приборов свойственна байтовая организация. Эти приборы находят наибольшее применение в промышленных процессах, ЭВМ, периферийных устройствах и др.

Прогнозы развития МП и полупроводниковых ЗУПВ на 1977—1978 гг. (по зарубежным данным) приведены в табл. 9-3.

Таблица 9-3

Устройства		1977 г.	1980 г.	
МП	Тип	4 бит, параллельный	16—32 бит, параллельный	16 бит, параллельный
	Технология	И ² Л	МОП	И ² Л
	Время цикла	1 мкс	200 нс	100 нс
ЗУПВ	Тип	4096 бит, статическое и 16 384 бит, динамическое	16 384 бит	65 536 бит
	Технология	л-канальный МОП, К-МОП, И ² Л	л-канальный МОП, К-МОП, И ² Л	л-канальный МОП, ПЗС
	Время цикла	150/200 нс	100 нс	200 нс

Существующее в настоящее время большое число микроконтроллеров и микро-ЭВМ можно условно разбить на четыре класса (табл. 9-4) [9-6].

Современные микро-ЭВМ различных классов реализуются на одной печатной плате (одноплатные) или на нескольких платах (многоплатные). Эти платы с распаянными на них МП наподобие семейства микросхем образуют семейство микромашинных плат.

Одноплатные микро-ЭВМ, как правило, используются в качестве простых контроллеров (микроконтроллеров), а многоплатные микро-ЭВМ выполняют более сложные функции и постепенно захватывают многие области применения мини-ЭВМ.

Одноплатные микро-ЭВМ, содержащие на плате МП, программную память, оперативную память данных и микросхемы ввода-вывода, стали более популярными, чем контроллеры, аппаратно реализуемые на логических элементах. Число различных типов одноплатных 8- и 16-разрядных микро-ЭВМ (микроконтроллеров) велико. В области создания различных моделей одноплатных 8-разрядных микро-ЭВМ первое место занимает фирма Intel Corporation, а 16-разрядных — Texas Instruments (табл. 9-5) [9-7].

Классификация микроконтроллеров и микро-ЭВМ

№ п/п.	Класс	Фирма-изготовитель	Тип	Исполнение	Партии поставок	Стоимость
1	Специализированные 4-разрядные микроконтроллеры	Rockwell Texas Instruments Corporation General Instruments Corporation National Semiconductor Corporation	PPS 4/1 TMS 1000 1644 COPS	Однокристалльные	Большие	Низкая
2	Универсальные 8- и 16-разрядные микроконтроллеры	Intel Corporation Texas Instruments Corporation General Instruments Corporation	8048 9940 1650	Однокристалльные	Средние	Низкая
3	Распределенные 8-разрядные микроконтроллеры и микро-ЭВМ	Intel Corporation Motorola Zilog IN	8080/8085 6800 Z-80, 9900, 6500, 1802 IN 1600, IN 2650	Одно- и многокристалльные	Малые	Средняя
4	Централизованные, 16-разрядные микро-ЭВМ	Intel Corporation Texas Instruments Motorola AMD	3002 SBP-0400 MC 10800 AM-2901	Многокристалльные	Очень малые	Высокая

№ п/п.	Класс	Применение	Возможности	Примечания
1	Специализированные 4-разрядные микроконтроллеры	Бытовые приборы: игры без видеозранов, электроприборы, стиральные машины, СВЧ-печи и др.	Ограниченные: обработка 4 бит данных, ПЗУ для малых программ, ЗУПВ малой емкости, слабые средства В/В, расширение не предусматривается	Управляющие
2	Универсальные 8- и 16-разрядные микроконтроллеры	Производственные функции: контрольно-измерительная аппаратура, периферийные контроллеры, автомобильная электроника	Довольно широкие: обработка 8 или 16 бит данных, программное ПЗУ на 2 Кбайт, ЗУПВ на 128 байт, обширные средства В/В, предусматривается расширение	Управляющие
3	Распределенные 8-разрядные микроконтроллеры и микро-ЭВМ	Управление в реальном масштабе времени и обработка экономической информации: управление производственным оборудованием, управление процессами, программируемые терминалы	Широкие: обработка 8 или 16 бит данных, ПЗУ на 64 Кбайт, обширные средства В/В, предусматривается расширение	Для обработки данных
4	Централизованные, 16-разрядные микро-ЭВМ	Обработка данных в реальном масштабе времени: управление архивом данных, научные расчеты, экономические задачи	Весьма широкие: обработка 16 или 32 бит данных, ПЗУ на 64 Кбайт, ЗУПВ на 256 Кбайт, предусматривается расширение	То же

Таблица 9-5

Микро-ЭВМ, реализованные на одной печатной плате

Фирма-изготовитель	Изделие	Тип микро-процессора	Длина слова, бит	Число команд	Емкость ПЗУ, Кбайт	Емкость ЗУПВ, байт	Вид каналов последовательного В/В	Количество каналов параллельного В/В
Intel Corporation	SBC 80/04	8085	8	78	4,096	256	R-232-C	22
	SBC 80/05	8085	8	78	4,096	512	R-232-C	22
	SBC 80/10	8080A	8	78	8,192	1024	R-232-C	48
	SBC 80/10A	8080A	8	78	8,192	2048	или телегайт R-232-C	48
National Semiconductor Corporation	SBC 80/20	8080A	8	78	8,192	2098	или телегайт R-232-C	48
	SBC 80/20-4	8080A	8	78	8,192	4096	R-232-C	48
	ISP-8C/100N	SC/MP	8	46	0,512	256	Телегайт	8
	RLC 80/10	8080A	8	78	8,192	1024	R-232-C	48
Motorola Incorporation	IMP 16C/400	IMP-16	16	43	2,048	2048	—	16
	M68MM01 M68MM01A	6800 6800	8 8	72 72	2,048 8,192	1024 1024	— R-232-C	60 40
Zilog Corporation	80-MCB	Z-80	8	158	4,096	4096	R-232-C или телегайт	16
Mostek Corporation	SDB-80	Z-80	8	158	20,96	16384	R-232-C или телегайт	32
Texas Instruments Incorporation	990/100M 990/4	9900	16	69	8,192	1024	R-232-C	16
		9900	16	69	2,048	8192	—	16
Computer Automation Incorporation	LSI 4/10	Специальная пара микро-схем	16	85	3,07	8192	Четыре канала распределенного В/В	—

Фирма-изготовитель	Изделие	Количество уровней прерывания	Количество источников прерывания	Таймеры	Потребляемый ток, А, при напряжении			Размеры, мм
					+5 В	+12 В	-5 В	
Intel Corporation	SBC 80/04	4	4	1	0,6	—	—	171×199
	SBC 80/05	4	12	1	1,8	—	—	171×305
	SBC 80/10	1	6	0	2,9	0,14	0,175	171×305
	SBC 80/10A	1	6	0	2,9	0,14	0,175	171×305
	SBC 80/20	8	26	2	4,7	0,1	0,025	171×305
	SBC 80/20—4	8	26	2	4,7	0,1	0,025	171×305
National Semiconductor Corporation	ISP-8C/100N	1	1	0	0,75	—	—	111×123
	RLC 80/10	1	6	0	2,9	0,15	0,15	171×305
	IMP 16C/400	1	1	0	2,2	—	0,5	216×279
Motorola Incorporation	M68MM01	—	9	1	1,1	0,26	0,18	152×248
	M68MM01A	—	8	1	1,3	0,26	0,18	152×248
Zilog Corporation	80-MCB	—	8	3	2	—	—	196×191
	SDB-80	—	10	3	1,5	0,175	0,1	216×305
Texas Instruments Incorporation	990/100M	15	17	2	1,2	0,2	0,1	191×279
	990/4	8	8	0	1,12	0,64	—	279×368
Computer Automation Incorporation	LSI 4/10	6	6	1	5,4	—	—	191×432

Семейство плат микро-ЭВМ

Изделие	Тип микро-ЭВМ, фирма			
	SBC (Intel)	MM (Motorola)	BLC (National)	MCB (Zilog)
Одноплатная микро-ЭВМ с ПЗУ, ЗУПВ и В/В	×	×	×	×
Процессорная плата		×		
Плата ПЗУ	×	×	×	×
Плата ЗУПВ	×	×	×	
Плата ЗУПВ с резервным питанием от аккумулятора	×			
Плата ПЗУ/ЗУПВ				×
Плата В/В и памяти				×
Универсальная плата параллельного В/В	×		×	
Программируемая плата параллельного В/В	×	×	×	
Плата В/В с оптоэлектронной развязкой	×			
Комбинированная плата параллельно-последовательного В/В	×			
Плата последовательного В/В		×		×
Плата-адаптер линии связи	×			
Плата-контроллер ПДП	×			
Плата аналогового ввода	×			×
Плата аналогового вывода	×			
Комбинированная плата аналогового В/В	×			
Плата-контроллер память/НМД	×			
Плата ППЗУ и средства программирования ППЗУ				×
Плата видеодисплея				×
Плата быстрой арифметики	×			
Пустая плата для макетирования	×		×	

Расширение возможностей одноплатных микро-ЭВМ достигается увеличением объема программной и оперативной памяти и каналов ввода-вывода. С целью расширения функциональных возможностей микро-ЭВМ наблюдается быстрый рост числа разнообразных типов печатных плат и переход к многоплатным микро-ЭВМ. Эти дополнительные платы образуют целую серию расширителей памяти и интерфейсов, необходимых для связи с объектом и с вводными и выводными устройствами. Среди них основными являются печатные платы аналогового ввода-вывода, которые содержат аналого-цифровые, цифро-аналоговые преобразователи и мультиплексоры. Некоторые модели плат аналогового ввода-вывода рассчитаны на низкоуровневые сигналы (± 10 мВ) для непосредственного подключения датчиков и термопар, а другие модели — на стандартные уровни сигналов. Следующая группа специализированных плат сопряжения предназначена для подключения к микро-ЭВМ дисплея, кассетного магнитофона, принтеров и прочих периферийных устройств. Некоторые микро-ЭВМ высокого класса имеют специализированные платы для быстрого выполнения арифметических операций при помощи аппаратных умножителей для реализации каналов ПДП и др. В табл. 9-6 (отмечено крестиком) представлен полный набор (семейство) печатных плат (модулей) для выпускаемых в настоящее время четырех типов микро-ЭВМ [9-7].

9-2. МИКРОПРОЦЕССОРНЫЕ КОМПЛЕКТЫ В СИСТЕМАХ УПРАВЛЕНИЯ

Простота программной настройки МП, их малые габариты, малая потребляемая мощность и высокая надежность обеспечили широкие перспективы внедрения микропроцессорных устройств в различные системы управления.

Появившиеся в последнее время типы микропроцессорных контроллеров по многим характеристикам сравнимы с известными микро- и мини-ЭВМ. Условно их можно разделить на три класса:

1. Программируемые логические микроконтроллеры широкого назначения, например для управления металлообрабатывающими станками, погрузочно-разгрузочными и транспортными механизмами, контрольно-измерительными приборами и др.

2. Технологические микроконтроллеры для цифрового регулирования технологическими процессами, например в химической, нефтехимической, металлургической, пищевой и других областях промышленности. В этих случаях каждый микроконтроллер заменяет группу из 15—20 обычных аналоговых регуляторов.

3. Специализированные микроконтроллеры для реализации конкретных функций, например при управлении периферийными устройствами, светофорами на перекрестках или сложными станками и прессами, управлении игровыми автоматами и бытовыми приборами и др.

Внедрение МП в устройства и комплексы управления технологическими процессами не везде вносит принципиальные изменения. В некоторых случаях происходит простая замена элементной базы и незначительное расширение функций аппаратуры. В других случаях применение МП создает принципиально новые возможности в построении децентрализованных или распределенных комплексов управления технологическими процессами. При этом децентрализация заключается не только в распределенном расположении аппаратуры, но и в распределении функций, при котором местная обработка данных осуществляется автономным микроконтроллером или микро-ЭВМ, а центральный процессор берет на себя только наиболее сложные задачи, требующие координации.

Децентрализованные или распределенные комплексы управления технологическими процессами представляют собой совокупность блоков сбора, обработки и отображения данных, связанных между собой каналами передачи сообщений. Такие системы выполняют функции сбора и первичной обработки данных, цифрового регулирования, управления исполнительными органами, и основу их построения составляют программируемые микроконтроллеры и микро-ЭВМ. Правда, в такую систему может включаться также и центральная мини-ЭВМ, имеющая более высокие технические параметры, чем микро-ЭВМ, и выполняющая функции оптимизации, учета, планирования и координации работ.

Построение средств автоматического регулирования для распределенных систем управления на базе МП облегчает резервирование и самодиагностику системы, обеспечивает уплотнение каналов связи и энергонезави-

сийность (сохранение информации при случайном отключении питающей сети), а также повышенную помехозащищенность и наглядное представление информации о состоянии системы.

Создание эффективных средств автоматического регулирования на базе МП осуществляется в два этапа.

Первый этап, когда на микропроцессорную технику переводится только центральная часть средств автоматического регулирования, а периферийная часть, включающая датчики и исполнительные механизмы, пока остается аналоговой. На этом этапе все многообразие приборов заменяется на контроллеры, предусматривающие универсальные программируемые многофункциональные устройства автоматического регулирования технологическими процессами, работающие в реальном масштабе времени и взаимодействующие с аналоговыми датчиками и исполнительными механизмами. Совокупность таких контроллеров, взаимодействующих между собой с центральным пультом управления и микро- или мини-ЭВМ, выполняющих координацию и расчеты по оптимизации, образует микропроцессорную систему или станцию распределенного (децентрализованного) управления с аналоговыми датчиками и исполнительными механизмами и специальными модулями АЦП и ЦАП.

Второй этап, когда в системе автоматического регулирования аналоговые датчики и исполнительные механизмы заменяются цифровыми. На этом этапе датчики имеют выходные сигналы в виде двоичных последовательных или параллельных кодов, а исполнительные механизмы воспринимают такие коды. Отпадает необходимость в специальных преобразовательных модулях аналог-цифра и цифра-аналог. Цифровые датчики и цифровые исполнительные механизмы превращаются в стандартные терминальные устройства контроллеров, и принцип цифровой микропроцессорной системы автоматического регулирования получает свое логическое завершение.

Рассмотрим более подробно вопросы создания и применения указанных типов микроконтроллеров.

9-3. ТЕХНОЛОГИЧЕСКИЕ ПРОГРАММИРУЕМЫЕ МИКРОКОНТРОЛЛЕРЫ ДЛЯ ЦИФРОВОГО РЕГУЛИРОВАНИЯ

Эти микроконтроллеры по своей функциональной и алгоритмической возможности могут заменить группу из

10—50 обычных аналоговых регуляторов, используемых в системах регулирования технологических процессов.

В современных системах управления на нижних уровнях иерархии для управления технологическими процессами используются аналоговые электрические или пневматические одноконтурные регуляторы. Отказ такого регулятора, как правило, приводит к прекращению работы лишь одного контура управления, что обеспечивает высокую живучесть всей системы.

Для обеспечения надежности управления необходимо и впредь сохранить одноконтурный принцип управления. Однако микроконтроллеры общего назначения пока еще слишком дороги для одноконтурного управления, и поэтому в каждом контуре нецелесообразно ставить свой микроконтроллер.

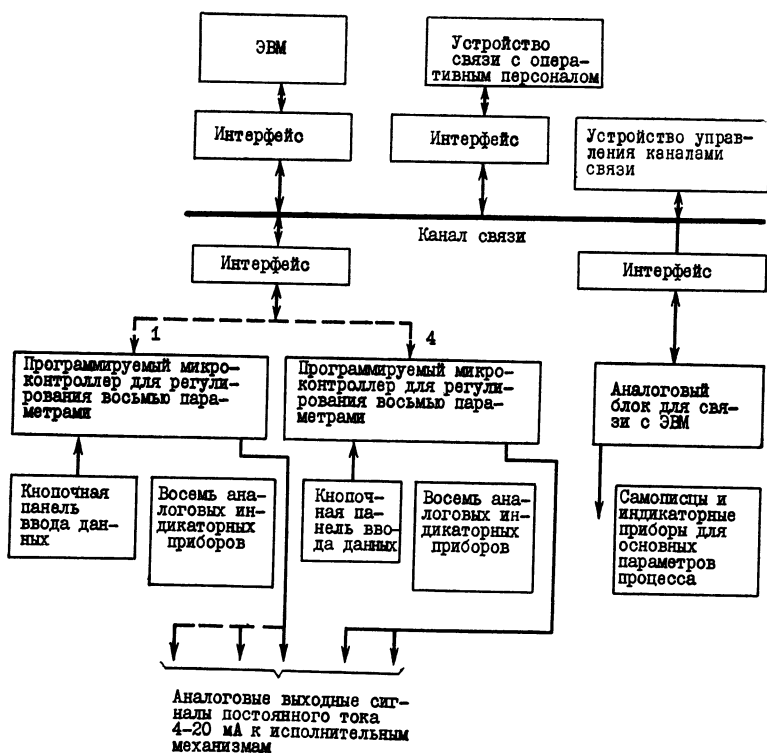


Рис. 9-1. Структурная схема системы TDC 2000 фирмы Honeywell.

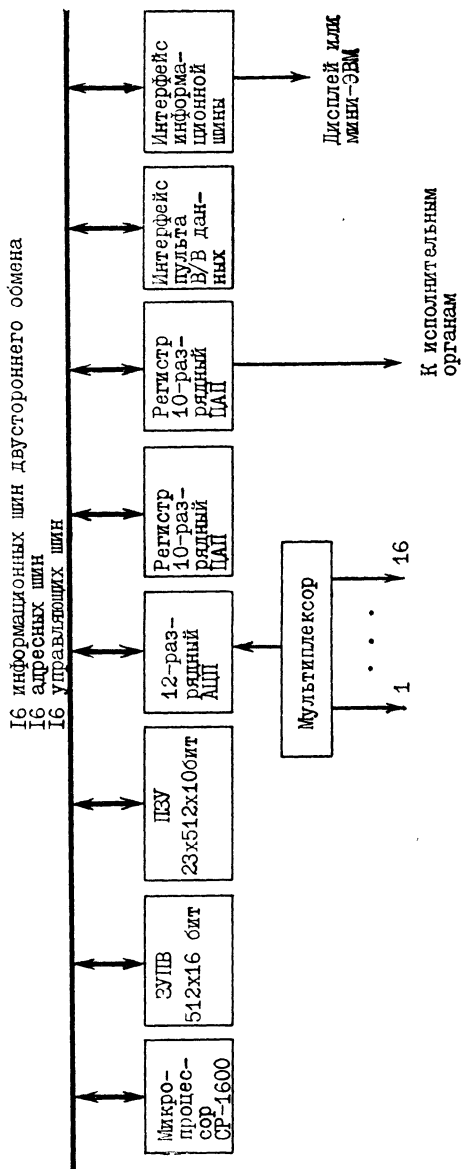


Рис. 9-2. Структурная схема контроллера для системы TDC 2000.

Поэтому вместо одноконтурного микропроцессорного управления надо организовывать многоконтурное микропроцессорное управление, при котором один микроконтроллер будет управлять несколькими контурами и стоимость микроконтроллера распределится на несколько (10—50) контуров. Однако при этом, чтобы не снизить надежность управления, необходимо предусмотреть либо резервный микроконтроллер, либо переход на резервное ручное управление. По пути многоконтурного микроконтроллерного распределенного управления пошло большинство американских фирм, в том числе фирмы Honeywell Corporation, Electronic modules.

Так, фирма Honeywell разработала децентрализованную (распределенную) микроконтроллерную систему TDC 2000, состоящую из четырех микроконтроллеров, использующих в своей основе МП CP-1600 фирмы General Instruments (рис. 9-1 и 9-2) [9-3].

Специально для данного контроллера было разработано пять БИС по *n*-канальной технологии с ионной имплантацией (МП CP-1600 и четыре сопутствующие БИС).

Так как алгоритмы управления восьмью клапанами требуют значительного объема арифметических действий, в том числе получение 48-разрядных произведений, то пришлось специально разработать 16-разрядный МП CP-1600.

Кроме БИС микропроцессора в контроллере используется 8 БИС ЗУПВ емкостью 256×4 бит, образующих матрицу 512×16 бит, 23 БИС ПЗУ емкостью $23 \times 512 \times 10$ бит, в которых хранится рабочая программа контроллера, БИС 16-канального аналогового мультиплексора, содержащего схемы фиксации адресов и ключи, требующиеся для подсоединения к любому из 16 входов сигналов постоянного тока напряжением 1—5 В, а также БИС двоярных 10-разрядных цифро-аналоговых преобразователей с широтно-импульсной модуляцией и с регистрами для запоминания цифровых управляющих сигналов.

Каждый контроллер управляет восьмью контурами (параметрами) технологического процесса (всего 32 управляемых параметра), меняя уставки регуляторов в любом из восьми контуров и осуществляя тем самым локальное управление контурами, и организует одновременно связь с центром управления. В программу МП (ПЗУ контроллера емкостью 120 Кбит) заложено 28 алгоритмов регулирования контурами (например, ПИД с упреждением или запаздыванием и др.), которые в различных комбинациях образуют сложные схемы управления. Выбор требуемого алгоритма управления контурами осуществляется оператором с выносного кнопочного пульта ввода данных или с мини-ЭВМ, имеющейся в следующем уровне иерархии управления процессом (рис. 9-1). Закон регулирования можно изменять во время работы контроллера.

Опыт показал, что потеря автоматического управления восьмью контурами не приводит к остановке процесса, но создает большую нагрузку для обслуживающего персонала. Для облегчения работы при ручном управлении и исключения возможности одновременного

отказа больше одного контура управления для каждого из восьми выходов к клапанам предусмотрены отдельный регистр памяти и цифро-аналоговый преобразователь. Для этих целей разработана специальная БИС, содержащая на кристалле 10-разрядный регистр, который хранит цифровой эквивалент управляющего сигнала, поступающего на клапан, и широтно-импульсный цифро-аналоговый преобразователь, который преобразует цифровое значение управляющего сигнала, имеющегося в регистре, в аналоговый сигнал постоянного тока 4—20 мА. Цепи, обеспечивающие ручное управление, функционируют независимо от цепей контроллера и только устанавливают цепи контроллера в исходное состояние.

При разработке контроллера для системы TDC 2000 главной задачей было реализовать все преимущества

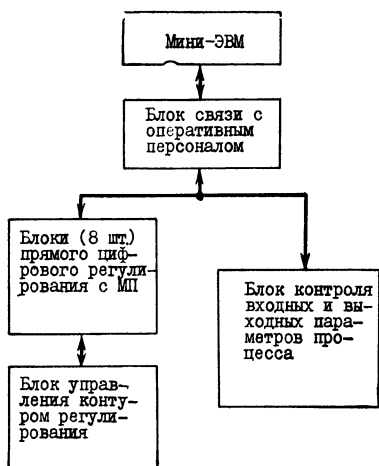


Рис. 9-3. Структурная схема микропроцессорной системы прямого цифрового регулирования Tosdic-200.

цифрового управления от МП при сохранении надежного протекания технологического процесса. При этом важными проблемами оказались разработка блока питания, обеспечение независимых выходов на управляющие клапаны, сохранение необходимой информации при выключении питания и разработка устройств технической диагностики.

Корпорация Electronic modules использует одну микро-ЭВМ DSC-9700 для обеспечения регулирования в контурах, число которых может достигать до 50. Программы микро-

ЭВМ выдает главная мини-ЭВМ PDP-11.

В случае отказа управляющего устройства предусмотрен переход на резервное ручное управление.

В Японии фирма Toshiba разработала микропроцессорную систему прямого цифрового управления Tosdic-200 (рис. 9-3) на базе 12-разрядных МП TLCS-12A этой же фирмы. Использование системы Tosdic-200 в сталеплавильной промышленности обеспечит более точное регулирование температуры в пяти нагревательных печах и даст большую экономию горючего по сравнению с применявшимися ранее аналоговыми системами.

Система состоит из восьми микроконтроллеров или блоков прямого цифрового управления с МП. Каждый блок управляет восьмью контурами. Блок принимает аналоговые сигналы о значении параметров, обрабатывает их и результаты направляет по цифровому каналу в соответствующий канал регулирования.

Блок управления контуром позволяет выбирать закон регулирования, изменять заданное значение параметра и переходить с автоматического регулирования на ручное.

Для связи с оперативным персоналом и с ЭВМ верхнего уровня предусмотрен специальный блок связи, к которому могут подключаться от одного до восьми блоков прямого цифрового управления (микроконтроллеров), что обеспечивает регулирование до 64 технологических параметров. В этом блоке, управляющем всеми микроконтроллерами, содержится дисплей, на который по команде оператора выводятся числовые данные о параметрах регулирования.

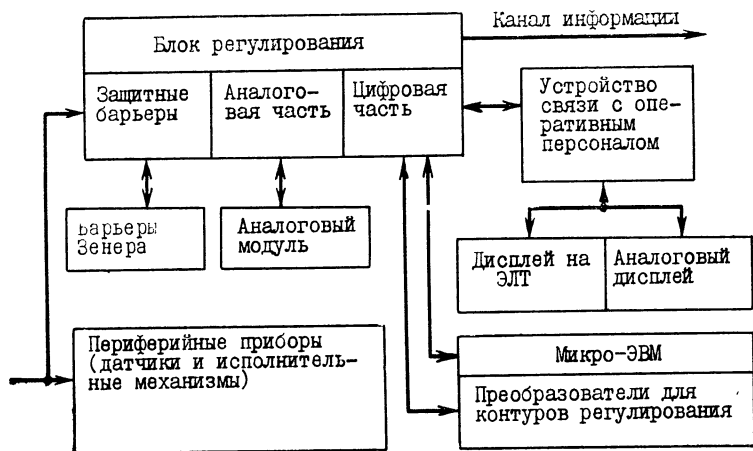


Рис. 9-4. Структурная схема микропроцессорной системы прямого цифрового и аналогового регулирования Σ Line UNITROL.

Другая японская фирма Hitachi создала распределенную микропроцессорную систему управления Σ Line UNITROL, в которой содержатся устройства аналогового и прямого цифрового регулирования и программируемые устройства циклового управления (рис. 9-4). Система содержит цифровую микропроцессорную часть для прямого регулирования 32 параметров контуров, что эквивалентно 150 аналоговым регуляторам, и аналоговую часть с аналоговыми вычислительными устройствами и блоками ввода-вывода.

Для достижения высокой эксплуатационной надежности программируемых микроконтроллеров в ряде случаев используется резервирование центральных процессоров. С этой целью используются три идентичных синхронно работающих процессора, включенных по схеме «2 из 3». Такое резервирование имеется в программируемом микроконтроллере типа HS-S31 фирмы Siemens. Этот тип микроконтроллера благодаря своей высокой эксплуата-

цовой надежности нашел широкое распространение в различных европейских странах.

Следует отметить, что микроконтроллеры для автоматического многоконтурного регулирования технологическими процессами в распределенных системах управления могут быть реализованы на базе стандартных микропроцессорных наборов общего назначения при условии добавления к этому стандартному набору некоторых полупроводниковых микросхем интерфейса и устройств связи с объектом (УСО).

Микросхемы УСО предназначены для приема широкого диапазона аналоговых и цифровых сигналов. Они рассчитываются на работу в условиях цехов и возможность их удаления от центрального процессора на расстояние до 500 м. Для управления различными технологическими процессами создается набор модулей входа-выхода. Каждый модуль формирует 16 входных и 16 выходных сигналов. Количество модулей, как правило, наращивается до определенного числа.

К таким БИС для интерфейса и УСО следует отнести:

цифро-импульсные преобразователи (ЦИП) с широтно-импульсной или частотно-импульсной модуляцией (цифро-импульсные преобразователи предназначены для управления электрическими исполнительными механизмами от цифровых сигналов, поступающих с микроконтроллера);

мультиплексоры для поочередной коммутации аналоговых и цифровых сигналов;

10—12-разрядные АЦП и ЦАП и др.

В промышленности с дискретными технологическими процессами, к которым относятся машиностроение и приборостроение, где изделие собирается из отдельных деталей, МП и микропроцессорные системы используются, с одной стороны, для управления металлообрабатывающими станками и прессами, а с другой — для построения электронных испытательных стендов изделий и в самих изделиях.

В настоящее время 3—4% всех станков в мире оснащаются цифровым управлением. Микропроцессорные системы используются для числового программного управления (ЧПУ) станками и логического циклового управления прессами и станками. Они осуществляют преобразование геометрического описания изготавливаемого изделия в программу работы станков. По-видимому, числовое программное и логическое цикловое управление станками и прессами будет одной из важнейших областей применения микро-ЭВМ и программируемых логических устройств-микроконтроллеров. По данным поставщиков систем числового программного и циклового управления на базе микро-ЭВМ такие системы оказываются на 30% дешевле, чем прежние.

Продолжается развитие промышленных роботов со встроенными в них микро-ЭВМ и МП. Наиболее интен-

сивно растет парк роботов для научных исследований, для управления технологическими процессами и производственным оборудованием, роботов-водителей и др.

Микро-ЭВМ и другие микропроцессорные системы для управления станками, роботами и для других промышленных применений часто работают в условиях загрязненности, агрессивных воздействий и высоких электрических помех. Поэтому, как правило, их устанавливают в закрытых, иногда герметичных шкафах, где могут возникнуть перегревы. Для таких промышленных применений микропроцессорные системы должны строиться из микропроцессорных наборов БИС, обеспечивающих минимальное рассеивание мощности и максимальную помехоустойчивость. Таким условиям в наибольшей степени отвечают К-МОП-микросхемы. Эти микросхемы из-за малого потребления энергии могут использовать резервное питание от аккумуляторов и в течение длительного времени сохранять информацию в ЗУПВ при отказе основного источника питания. Для такого рода промышленных применений в США на К-МОП-наборах БИС выпускаются микро-ЭВМ модели Superpac 180 [9-6].

9-4. СПЕЦИАЛИЗИРОВАННЫЕ МИКРОПРОЦЕССОРЫ И МИКРОКОНТРОЛЛЕРЫ

Отличительной способностью специализированных МП и микроконтроллеров является то, что они разрабатываются с ориентацией на конкретное применение и их логическая структура, аппаратная реализация и система команд оптимизированы на данный класс применения. Так, например, специализированные периферийные МП и микроконтроллеры, в отличие от универсальных общего назначения, имеют структуру и систему команд, ориентированные (оптимизированные) на эффективное выполнение однобитовых, а не байтовых операций в реальном масштабе времени, требующихся для эффективного выполнения операций ввода-вывода с периферийных устройств и обработки битов данных в системах управления.

Периферийные МП, предназначенные для эффективного управления внешними устройствами (печатающими устройствами, дисплеями, накопителями на магнитных дисках и лентах, клавиатурой и др.), иногда называют

программируемыми микроконтроллерами внешнего сопряжения (см. § 6-3).

Специализированные МП редко используются автономно, в основном они работают совместно с универсальными МП общего назначения в качестве дополнительного периферийного МП или микроконтроллера, управляются ими и увеличивают их функциональную и вычислительную возможность.

Для реализации функций управления, в которых объемы вычислительных операций малы, но велики объемы логических операций и операций по принятию решения, универсальные МП широкого назначения малоэффективны, так как для этих применений они слишком сложны, дороги и требуют большего числа периферийных микросхем.

Для таких применений разработаны и выпускаются специальные однобитовые однокристалльные логические МП или булевы микросхемы, которые служат в качестве контроллера [6-8, 6-10]. Так, однобитовый логический МП фирмы General Instruments Microelectronics (GIM), ориентированный на реализацию функций управления, имеет большее число каналов, чем стандартные МП широкого назначения.

Специализированные МП и микроконтроллеры открывают новые возможности в построении обучающихся роботов. В существующих системах программного управления роботом в памяти системы заранее записывается вся программа действия робота. В отличие от этого в роботах с микроконтроллерным управлением обучение осуществляется посредством ручного управления. При этом последовательность операций заносится в ЗУ микроконтроллера. Записанные таким путем в ЗУ команды в дальнейшем заставляют робота повторять полученный урок.

Применение специализированных микропроцессорных наборов, встраиваемых микроконтроллеров и микро-ЭВМ позволяет эффективно решать вопросы регулирования уличного движения за счет индивидуального управления светофором на каждом перекрестке с учетом конкретных ситуаций на данном перекрестке. Производством микроконтроллерных средств индивидуального управления светофорами на перекрестках занимаются крупные фирмы США, ФРГ, Франции, Голландии.

Применение микроконтроллеров и микро-ЭВМ позволяет эффективно решать вопросы построения автоматизированных портативных систем безопасности и др. Система безопасности указывает характер опасности и рекомендует процесс ее устранения.

9-5. ПРИМЕНЕНИЕ МИКРОПРОЦЕССОРНЫХ КОМПЛЕКТОВ В КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНОЙ АППАРАТУРЕ

Следует отметить, что до последнего времени применение микропроцессорных комплектов в серийной контрольно-измерительной аппаратуре во всем мире было незначительным в связи с их относительной дороговизной.

Несмотря на то что опыт применения МП в контрольно-измерительной технике пока невелик, анализ такого опыта в США показывает:

1. Применение МП позволяет улучшить технико-экономические характеристики приборов и повышает точность измерений, быстродействие, надежность и технологичность, а также обеспечивает автоматизацию измерений и обработку результатов.

2. Проектирование систем на логических элементах (аппаратная логика) заменяется программированием (за исключением сверхбыстродействующих приборов), что снижает стоимость электронной аппаратуры и упрощает ее проектирование.

В настоящее время микропроцессорные комплекты начинают широко внедряться в лабораторных, опытных образцах и первых промышленных партиях. Встраивание МП в контрольно-измерительную и регистрирующую аппаратуру позволяет повысить точность в 2—10 раз, скорость и надежность измерений, снизить стоимость приборов, осуществить их самодиагностику, автоматизацию измерений и их обработку; расширяет функциональные возможности приборов и повышает эффективность выполнения следующих функций: усреднения, калибровки, коррекции, линеаризации измеряемых величин; усреднения показаний; температурных компенсаций; сравнения показаний с установками; умножения показаний на константу; контроля и управления измерительным комплексом; диагностики неисправностей, преобразования и обработки данных; индикации; регист-

рации и представления информации; испытания и проверки измерительных приборов и др.

Появление МП сделало возможным создание «интеллектуальных» измерительных приборов. Микропроцессоры окажут решающее влияние на развитие адаптивных измерительных приборов с автоматической калибровкой и коррекцией погрешностей, а также с автоматическим управлением передачей данных и собственной работой.

Микропроцессоры открывают широкие возможности по совершенствованию измерительных приборов. Они позволяют широко использовать тестовые методы коррекции, методы образцовых сигналов и за счет этого существенно уменьшают систематические погрешности многих приборов, расширяют пределы допустимых колебаний параметров окружающей среды и упрощают аналоговую часть приборов за счет ослабления требований к стабильности и прецизионности ее элементов.

Применение МП позволяет за счет соответствующей обработки результатов измерений уменьшить случайные погрешности (например, за счет их усреднения), ликвидировать отдельные специфические погрешности (например, погрешности из-за влияния линий связи с прибором), осуществлять непрерывно в процессе работы самодиагностику и контроль метрологических характеристик приборов.

Применение МП позволит существенно упростить многофункциональные автоматические измерители за счет исключения из схемы прибора точных аналоговых функциональных преобразователей. Так, например, в универсальных автоматических мостах для обеспечения разделительного отсчета различных параметров комплексной величины при различных схемах замещения объекта приходится формировать большое число измерительных цепей. При наличии МП достаточно одной цепи для измерения одной пары параметров комплексной величины, обладающей наилучшей точностью и сходимостью, а все остальные параметры комплексной величины можно вычислять по результатам измерения этой пары.

Применение МП позволит повысить уровень многофункциональных автоматических измерительных приборов и тем самым сократить наценку выпускаемых приборов.

Применение МП наиболее целесообразно в сложных приборах с большим числом логических схем или элект-

ромеханических переключателей. Такими приборами являются, например, высокоточные синтезаторы частоты, в которых МП управляется схемой генерирования сигналов, распределяет сигналы между цепями, запоминает набор заранее заданных амплитуд и частот для последующего повторного вызова и выдает данные на индикатор.

Благодаря применению МП в счетчиках-таймерах стало возможным автоматическое измерение длительностей и периодов импульсов, измерение отношений сигналов, вычисление уровней напряжений, соответствующих 10 и 90% значений амплитуды импульсов. Применение МП в таких приборах повышает точность и увеличивает быстродействие измерений.

Микропроцессоры уже нашли применение в цифровых вольтметрах, самописцах, генераторах сигналов, осциллографах, хроматографах, графопостроителях, автоматических тестерах, медицинских контрольно-измерительных приборах и др.

К средствам электроизмерительной техники, в которых целесообразно применение МП, в первую очередь относятся:

электроизмерительные приборы и устройства, реализующие достаточно сложные алгоритмы (интегрирующие вольтметры, коррелометры, спектроанализаторы, измерители параметров переменного напряжения, измерители комплексных величин и др.);

калибраторы (многозначные меры, включающие в свой состав ЦАП);

информационно-измерительные системы (ИИС).

В весоизмерительной технике наибольший эффект от внедрения МП ожидается в области решения задач многоопорного взвешивания, которые характеризуются наличием нескольких каналов измерения, большой динамикой процесса, более сложным алгоритмом обработки. До сих пор эти задачи решались аппаратными средствами с ограниченной точностью.

Перспективным является применение МП в аппаратуре для конвейерных весов, дозаторов непрерывного действия и в испытательной технике. В условиях связанного многокомлектного дозирования требуется следить за работой нескольких датчиков и по величине баланса или по программному способу управлять потоком материалов.

Применение МП и встроенных микро-ЭВМ в рентгеновской аппаратуре, в газоаналитических и прочих приборах позволяет осуществить комплексную автоматизацию всего процесса анализа и выдачи результатов в реальном масштабе времени. Автоматизация обработки хроматографической информации с помощью встроенной в прибор микро-ЭВМ позволяет в процессе анализа с большой точностью осуществлять селекцию пиков, интегрирование, ввод поправок, определение концентрации компонентов в смеси.

В системах неразрушающего контроля применение микро-ЭВМ и других микропроцессорных комплексов поднимает эти системы на качественно новую ступень. Так, применение микро-ЭВМ в информационно-измерительных системах вибрационных и ударных испытаний сокращает время на обработку результатов испытаний более чем в 100 раз. Микропроцессорная система толщинометрии листового проката в рентгеновском толщиномере, рентгенодиагностический комплекс для управления режимами работы и другие системы позволяют существенно улучшить качество продукции, уменьшить процент брака, повысить производительность труда.

Анализ зарубежных и отечественных материалов по применению МП в средствах электроизмерительной техники показывает, что в аппаратуре общего назначения целесообразно использовать стандартные микропроцессорные наборы общего назначения и только лишь в специальных и уникальных контрольно-измерительных приборах необходимо использовать специальные микропроцессорные наборы частого применения, обладающие некоторыми специфическими характеристиками в отношении быстродействия, потребляемой мощности и надежности.

9-6. ПРИМЕНЕНИЕ МИКРОПРОЦЕССОРНЫХ НАБОРОВ В ЭВМ И ПЕРИФЕРИЙНЫХ УСТРОЙСТВАХ

Микропроцессорные наборы нашли самое разнообразное и широкое применение в вычислительной технике. Они изменили структуру и архитектуру ЭВМ. За рубежом уже серийно выпускаются микро-, малые и средние ЭВМ с широким использованием микропроцессорных наборов.

Микропроцессоры оказывают существенное влияние на структуру и архитектуру мини- и малых вычислитель-

ных машин, которым не требуется такое большое быстрое действие, разнообразие команд или большие базы данных, в которых нуждаются большие вычислительные системы.

Со временем значительно расширится применение МП в составе основных устройств ЭВМ. При этом роль МП не ограничивается реализацией стандартных вычислительных средств процессоров ЭВМ. Предполагается широко использовать МП для аппаратной реализации некоторой части математического обеспечения ЭВМ, в частности для реализации большинства функций операционных систем и интерпретаторов с языков высокого уровня.

Предполагается использовать МП также для поиска по таблицам и преобразования кодов, для реализации сложных арифметических операций. Получат развитие микропроцессорные ЭВМ, построенные на принципах параллельной обработки информации, перестраиваемой структуры и конструктивной однородности, обеспечивающие высокую производительность и живучесть.

Микропроцессорные наборы и микроконтроллеры находят эффективное применение в периферийных устройствах вычислительных систем, особенно в устройствах управления внешними устройствами — контроллерах, в которых широко используются электронные цифровые элементы. Они используются, в частности, в экранных пультах, печатающих устройствах, кассетных накопителях на магнитных лентах и дисках, устройствах считывания с перфолент и перфокарт, устройствах связи с объектом, связанных терминалах и др.

Предполагается, что МП также окажут влияние на архитектуру больших вычислительных систем. Благодаря высокой надежности, малой стоимости и малым размерам МП становится целесообразным блоки обработки информации (разумные терминалы) разместить ближе к пользователю. К таким распределенным системам обработки относятся системы для магазинов, финансовых учреждений, бытовых, культурных и торговых предприятий. Проведенные в США исследования показали, что к 1980 г. на долю подобных разумных терминалов для больших систем обработки информации придется треть всех доходов производителей вычислительных машин.

Считается, что наименьшее воздействие МП окажут именно на область больших систем обработки информа-

ции. Здесь они будут сосредоточены на реализации простой обработки информации и создании разумных терминалов для больших систем.

Для построения средств вычислительной техники в основном могут быть использованы стандартные микропроцессорные наборы общего назначения. Однако должны быть разработаны специальные микропроцессорные наборы, включающие БИС умножителя, делителя, программируемого интерфейса, приоритетных прерываний, микропрограммного управления и т. п.

Микропроцессор позволяет заменить обычную жесткую логическую схему последовательностями команд программы, которые хранятся в памяти, т. е. служит функциональным эквивалентом логических цепей, выполняемых обычно на вентилях и триггерах. При этом для замены одного логического вентиля необходимо затратить около 8—16 бит памяти, что обеспечивает экономию средств и времени при реализации эквивалентной системы на МП.

Построение систем на основе МП способствует также сокращению времени разработки систем.

Благодаря применению МП проектирование устройств на логических элементах может быть заменено программированием во всех случаях, кроме систем сверхвысокого быстродействия. Программирование представляет собой более систематичный и быстрый метод проектирования, чем разработка на основе использования логических диаграмм.

Целесообразность использования МП для замены жесткой логики можно считать общепризнанной. При использовании МП можно быстро заменить специальную программу в ПЗУ для выполнения той или иной индивидуальной задачи.

Основное преимущество применения МП заключается в том, что они упрощают переход от одного варианта системы к другому в ходе ее разработки. Это обеспечивается частичным или полным перепрограммированием МП (прежде приходилось изменять монтаж системы).

Вследствие того, что стоимость МП относительно невелика, проблема их максимальной загрузки и повышения коэффициента использования (в отличие от процессоров обычных ЭВМ) теряет свою остроту и структура логических управляющих систем на базе МП принимает более децентрализованный характер.

Главным недостатком МП является сравнительно низкое их быстродействие, что обусловлено последовательным характером выполнения программ и микропрограмм.

Повышение быстродействия МП может быть достигнуто, с одной стороны, переходом на биполярные БИС и, с другой — созданием мультимикропроцессорных систем.

9.7. ПРИМЕНЕНИЕ МИКРОПРОЦЕССОРНЫХ КОМПЛЕКТОВ В ТОРГОВОЙ И БЫТОВОЙ АППАРАТУРЕ

Наиболее широкое применение МП находят в автоматизированных электронных весах, в кассовых автоматах, в контрольно-расчетных терминалах для магазинов и торговых центров, в игральные автоматах, системах управления двигателями автомобилей, электроприборах бытовой аппаратуры и др.

Для торгового и бытового оборудования требуется невысокое быстродействие МП и малая их стоимость. Поэтому для этого оборудования нужно создать наиболее дешевые микропроцессорные наборы общего назначения (в частности, 4- и 8- разрядные МП, изготовленные по простейшей *p*-канальной технологии).

Одно из наиболее широких применений микро-ЭВМ — это торговый терминал у продавца (кассира). Терминал работает в интерактивном режиме, обрабатывает торговую информацию и хранит ее в магнитофонной кассете. Применяются два способа ввода данных в торговый терминал: при помощи клавиатуры и оптического устройства считывания символов. Терминал обычно имеет в качестве периферийных устройств дисплей, печатающее устройство, кассетный магнитофон, аппаратуру передачи данных на расстояние. Оператор (кассир, продавец) задает один из двух возможных режимов: работу с клавиатурой или с оптическим считыванием символов. При работе с клавиатурой терминал работает как обычный кассовый аппарат, регистрирующий сумму проданных товаров, выдающий отпечатанный чек и данные на дисплей для визуальной проверки. При работе терминала в режиме оптического считывания информации с каждого товара осуществляется считывание информации как об изготовителе, так и о характере самого товара (массе, стоимости, качестве и других параметрах). В любой области торговли, имеющей дело с массовыми потребителями, экономические преимущества и гибкость микропроцессорных систем велики.

Применение МП в системах управления двигателями автомобилей обеспечивают значительное (в 2 раза) сокращение расхода топлива, увеличение ресурса двигателей, снижение на несколько десятков процентов содержания вредных примесей в выхлопных газах.

Микропроцессорные системы управления двигателями автомобилей осуществляют:

- синхронизацию зажигания;
- измерение потребления топлива;
- рециркуляцию выхлопных газов.

Микропроцессорная система получает от датчиков, расположенных на двигателе, данные о следующих параметрах:

- температуре;
- числе оборотов в минуту;
- давлении;
- положении клапана рециркуляции выхлопных газов.

Датчики, расположенные на входе двигателя, дают аналоговые сигналы, которые мультиплексируются и преобразуются в цифровые сигналы. Цифровые сигналы поступают на обработку в МП. Выходные сигналы с МП после усиления поступают на исполнительные механизмы, управляющие работой двигателя, или на приборную доску для контроля режима работы двигателя. Исполнительные механизмы осуществляют регулирование положения клапана рециркуляции. Характер и параметры регулировки, зависящие от типа двигателя и условия его работы, записываются в виде программ в ПЗУ.

В зависимости от характера сигналов, поступающих с датчиков двигателя, и имеющихся ПЗУ программ, МП выдает соответствующий сигнал регулирования зажигания и положения клапана рециркуляции.

Автомобильные микропроцессорные системы пока еще не нашли широкого распространения, в первую очередь из-за отсутствия надежных и точных датчиков условия работы двигателя.

9-8. МИКРО-ЭВМ ЛИЧНОГО И ДОМАШНЕГО ПОЛЬЗОВАНИЯ

В последнее время широкое применение начинают находить портативные микро-ЭВМ личного (индивидуального, домашнего или квартирнoго) пользования. Такие микромашины применяются для программируемого обучения, для управления видеоигрой, в качестве разумного терминала или электронного конструктора, для управления приборами бытовой электроники.

Микро-ЭВМ личного (домашнего) пользования представляет собой наиболее массовое вычислительное устройство, рассчитанное на широкий круг лиц с различным уровнем образования и разной профессией. Микромашины предназначены для тех лиц, которые заинтересованы приобрести в домашних условиях опыт и навыки по программированию: для любителей видеоигр, диалоговой графики; преподавателей, студентов и школьников, заинтересованных в программируемом обучении; для любителей музыки; для домохозяек, желающих при помощи микро-ЭВМ рассчитывать меню, оптимизировать расход топлива, электроэнергии, управлять кухонной СВЧ-плитой, музыкальными инструментами и др. Правда, пока микро-ЭВМ личного пользования рассчитаны, главным образом, на технически грамотных

людей, готовых заплатить до 1000 дол. за любительскую микро-ЭВМ или даже больше (до 2000 дол.) за микро-ЭВМ утилитарного назначения.

С появлением и широким внедрением личных и квартирных микро-ЭВМ вычислительная техника начинает играть серьезную социальную роль. Считают, что социальные последствия от широкого использования личных и квартирных микро-ЭВМ могут быть более заметными, чем последствия от внедрения квартирных телефонов и телевизоров.

Реальный толчок, определивший формирование отрасли личных микро-ЭВМ в США, дала фирма MITS Incorporation, когда она в начале 1975 г. выпустила на рынок микромашинный комплект Altair 8800 [9-3].

В настоящее время более 50 американских фирм выпускают готовые для использования микро-ЭВМ или ее любые отдельные части. Микро-ЭВМ в США можно приобрести в магазинах для любителей вычислительной техники или в специализированных магазинах в одном из трех вариантов:

1. По частям, в виде отдельных схемных плат, шасси, корпуса, общей панели и терминального оборудования, из которых можно собрать любительскую микро-ЭВМ. Готовый для сборки микромашинный комплект стоит около 500 дол. В таких недорогих микромашинных комплектах ввод программ и данных предусматривается при помощи тумблеров, расположенных на передней панели, а вывод информации — на миниатюрные лампочки.

В большинстве случаев на схемной плате центрального вычислителя смонтированы 8-разрядный МП, ПЗУ микропрограмм, ПЗУ с программой-монитором, обеспечивающее ввод данных, ОЗУ (ЗУПВ) емкостью от 1 до 8 Кбайт. На плате ввода-вывода смонтированы схемы интерфейса, генераторы тактовых импульсов и источник питания.

2. В виде готовых микро-ЭВМ, но не запрограммированных на конкретные задачи (за более высокую цену).

3. Не только собранную микро-ЭВМ, но и запрограммированную на специализированные функции, например на несколько разных видеоигр, на программы обучения, на деловые операции (еще за более высокую цену).

Микро-ЭВМ выпускаются в различных конфигурациях, рассчитанных как на начинающего любителя, так и на более опытных лиц.

Так, например, за 987 дол. можно приобрести полностью собранную микро-ЭВМ Micro Mind фирмы ECD Corporation домашнего пользования с клавиатурой на 80 клавишей, с внутренней памятью 8 Кбайт и МП 6512А фирмы MOS Technology [9-4]. Такая микро-ЭВМ подключается к антенному гнезду телевизора и вводит три игровые программы с кассетного магнитофона в МП, а от туда в телевизор. Микро-ЭВМ Micro Mind работает на языке БЕЙСИК, что позволяет использовать ее не только для управления видеоиграми, но и как разумный терминал для вычислений и дистанционного ввода заданий [9-4].

Другим примером микро-ЭВМ домашнего пользования является микро-ЭВМ Apple II, содержащая ОЗУ емкостью до 48 Кбайт и предусматривающая в качестве периферийного устройства музыкальный синтезатор.

Следует отметить, что программирование в машинных командах не находит популярности среди индивидуальных пользователей микро-ЭВМ и что язык БЕЙСИК стал наиболее распространенным языком таких машин. Поэтому в последних микро-ЭВМ предусмотрены все средства для реализации языка БЕЙСИК. Широкий круг пользователей квартирных микро-ЭВМ, в том числе домохозяйки, совсем не желают изучать программирование. Программные средства микромашин домашнего пользования должны быть значительно упрощены и ориентированы на естественный человеческий язык.

Личная микро-ЭВМ для деловых операций PЕТ (personal electronic transaction) ценой 500 дол. оформлена в виде телевизионного терминала, имеет клавиатуру, как у пишущей машинки, и гнезда для подключения кассетных магнитофонов.

Простые квартирные микро-ЭВМ превращаются в специализированные микроконтроллеры, для которых программы заранее отлаживаются и записываются в ПЗУ. Пользователь вводит свои данные в микроконтроллер посредством кнопок, тумблеров, клавиатур.

Более сложные квартирные микро-ЭВМ имеют более универсальное применение и содержат больше периферийных устройств дисплей, клавиатуру, печать, кассетный магнитофон. Такие периферийные устройства имеют малые габариты и разрабатываются в недорогих вариантах, стоимость которых соизмерима со стоимостью системы. Иногда в качестве дисплея используют обыкно-

венный телевизор, снабженный соответствующим интерфейсом.

Универсальные квартирные микро-ЭВМ наряду с учебными и игровыми задачами могут выполнять и некоторые повседневные функции, как, например, планирование меню, отопление и кондиционирование квартиры, управление приготовлением пищи. В этом случае программа ЭВМ может содержать информацию о времени приготовления различных сортов пищи и автоматически управлять включением и выключением различных горелок и духовок.

Ряд изготовителей МП продают не только микропроцессорные наборы, но и готовые печатные платы (с соответствующей трассировкой), на которых уже размещены МП и обрамляющие его схемы. Такие печатные платы с запаянными МП предназначены для тех пользователей, которые уже имеют другое оборудование (ОЗУ, ПЗУ, схемы интерфейса, генератор тактовых импульсов, источники питания и др.), необходимое для построения микро-ЭВМ или микроконтроллеров.

Для большого числа разработчиков и пользователей микро-ЭВМ и микромашинных систем конкретного назначения, которые пока не имеют большого опыта и оборудования для построения аппаратных и программных средств требуемой микро-ЭВМ, производители микропроцессорных наборов создали из стандартных блоков наглядную систему разработки и программирования новых микро-ЭВМ и микромашинных систем, эффективно приспособленных к конкретным задачам. Такая система содержит все средства создания программного и аппаратного обеспечения прототипа будущей микро-ЭВМ и упрощает и ускоряет разработку программного и аппаратного обеспечения разрабатываемой новой микро-ЭВМ. Разработчик новой микромашины из имеющихся в системе разработки стандартных блоков (МП, ЗУПВ, ПЗУ, интерфейса ввода-вывода, генератора тактовых импульсов, источника питания, пульта переключателей и тумблеров на панели, программного обеспечения) собирает прототип своей будущей микромашины, наиболее эффективно приспособленный к решению конкретных задач, и программирует ее при помощи имеющихся удобных средств создания программного обеспечения.

Системы разработки микромашинных средств обычно модульные и позволяют наращивать память, число и раз-

новидность периферийных устройств. Различные периферийные устройства подключаются к системе через имеющиеся интерфейсные карты ввода-вывода. Если на стадии разработки такие периферийные устройства отсутствуют, то предусматривается имитатор ввода-вывода. Для того чтобы облегчить пользователю создание и редактирование системного программного обеспечения будущей микромашины, в системе разработки предусматривается диалоговый режим, для чего имеется интерфейс ввода-вывода с телетайпа или с терминала с клавиатурой и ЭЛТ. Такая периферия в создаваемой микромашинной системе может и не потребоваться, но для отладки системных программ машины они полезны.

В ряде случаев система разработки микро-ЭВМ используется только в качестве прототипа для создания программного обеспечения конкретной микромашины, предназначенной для данного применения. В других случаях она используется для разработки как программного, так и аппаратного обеспечения будущей микромашины.

СПИСОК ЛИТЕРАТУРЫ

1-1. Laloiotis T. A. Microprocessors present and future. — Computer, 1974, vol. 7, № 7, p. 20—24.

1-2. Хвостанцев М. А. Микропроцессоры и системы обработки данных. — Зарубежная радиоэлектроника, 1975, № 9, с. 31—60.

1-3. Макаревич О. Б., Спиридонов Б. Г., Кравченко П. П. Микро-ЭВМ как средство обработки информации. — Зарубежная электронная техника. М.: ЦНИИ Электроника, 1977, № 9, с. 48.

1-4. Nicoud Y. D. A common microprocessor assembly language. — Microprocessing and Microprogramming, 1976, p. 213—219.

1-5. Алексеевский М. А., Евзович И. С. Разработка микропроцессоров и микропроцессорных систем. — Зарубежная электронная техника. М.: ЦНИИ Электроника, 1975, с. 35.

1-6. Прангишвили И. В. Современное состояние и пути развития микропроцессоров и микро-ЭВМ. — Измерения, контроль, автоматизация, 1977, № 1, с. 56—66, № 2, с. 55—66.

1-7. Медведев И. Т., Прангишвили И. В., Чудин А. А. Многопроцессорные вычислительные системы с перестраиваемой структурой. М.: ИПУ, 1975.

2-1. Бирштейн А. А., Филиппов В. Д., Цветков В. Н. Электронные вычислительные машины и программирование. М.: Статистика, 1975.

2-2. Булей Г. Микропрограммирование. М.: Мир, 1973.

2-3. Баумс А. К., Гуртовец А. Л., Зазнова Н. Е. Микропроцессорные средства. Рига: Зинатне, 1977.

2-4. Келли, Миллет. ПЗУ с электрическим стиранием информации, выполненные без применения МНОП-структур. — Электроника, 1976, № 25, с. 43—48.

3-1. Баумс А. К., Гуртовец А. Л., Зазнова Н. Е. Микропроцессорные средства. Рига: Зинатне, 1977.

3-2. Gushman R. H. 2 1/2 generation UPS—10 ports that performs like lowend minis. — EDN, 1975, vol. 20, № 17, p. 36—45.

3-3. Блох. Советы новичкам в области микропроцессоров. — Электроника, 1976, № 20, с. 59—60.

4-1. Баумс А. К., Гуртовец А. Л., Зазнова Н. Е. Микропроцессорные средства. Рига: Зинатне, 1977.

4-2. Макаревич О. Б., Спиридонов Б. Г., Кравченко П. П. Микро-ЭВМ как средство обработки информации. — Зарубежная электронная техника. М.: ЦНИИ Электроника, 1977, № 9, с. 48.

4-3. Алексеевский М. А., Евзович И. С. Разработка микропроцессоров и микропроцессорных систем. М.: ЦНИИ Электроника, 1975.

4-4. **Сон, Волк.** Микрокомпьютер третьего поколения на трех микросхемах. — Электроника, 1977, № 10, с. 45—51.

4-5. **Альтман, Коэн.** Новая волна японской электронной техники. — Электроника, 1977, № 12, с. 19—23.

4-6. **Программа** разработки фирмы ТТI сверхбольших ИС в 1979—1983 гг. — Электроника, 1977, № 11, с. 8—9.

4-7. **Микропроцессор** АМI 6800. — Электроника, 1976, № 21, с. 108—112.

4-8. **Микропроцессоры** F8 фирмы Fairchild. — Электроника, 1976, № 21, с. 106—108.

4-9. **Чанг.** Основные принципы проектирования микропроцессорных систем. — Электроника, 1977, № 2, с. 47—58.

4-10. **Новый** микропроцессор фирмы Intel. — Электроника, 1977, № 10, с. 102.

4-11. **Прангишвили И. В.** Современное состояние и пути развития микропроцессоров и микро-ЭВМ. — Измерение, контроль, автоматизация, 1977, № 1, с. 56—66, № 2, с. 55—66.

4-12. **Прангишвили И. В., Ускач М. А.** Методика сравнительной оценки различных комплексов элементов интегральных схем и выбора эффективного комплекса. — В кн.: Новые бесконтактные электронные устройства. Ч. 1. М.: Знание, 1970.

4-13. **Микропроцессоры** и микро-ЭВМ (обзорная информация). М.: ЦНИИТЭИ приборостроения, 1978.

5-1. **Однокристалльные** микропроцессоры фирмы Rockwell. — Электроника, 1977, № 12, с. 115—116.

5-2. **Прибор 8748** фирмы Intel — первый однокристалльный микрокомпьютер с резидентным электрически программируемым ПЗУ. — Электроника, 1977, № 13, с. 95—96.

5-3. **Новый** микропроцессорный анализатор фирмы Systron Donner. — Электроника, 1977, № 6, с. 96.

5-4. **Брайн, Лонгли.** 16-разрядный микропроцессор для выполнения функции недорогого контроллера. — Электроника, 1977, № 13, с. 41—50.

5-5. **Уайлз, Мьюза, Риттер.** Обеспечение совместимости — надежный путь расширения микрокомпьютерного семейства. — Электроника, 1978, № 3, с. 23—26.

6-1. **Повышение** производительности 8-разрядных микропроцессоров с помощью периферийных приборов. — Электроника, 1977, № 3, с. 3—4.

6-2. **Вейсбергер, Тоул.** Микропроцессор-вычислитель, легко решающий сложные математические задачи. — Электроника, 1977, № 4, с. 48—56.

6-3. **Филипс, Гудман.** Вспомогательный микрокомпьютер, снижающий загрузку основного микропроцессора. — Электроника, 1977, № 14, с. 43—48.

6-4. **Гейст.** Биполярные умножители, повышающие производительность МОП-микропроцессора. — Электроника, 1977, № 14, с. 48—52.

6-5. **Associative** cpu chip to work with disks. — Electronics International. Great Britain, 1976, September, p. 36—39.

6-6. IEEE Int. Solid State Circuit Conf., 1975. Dig. Techn. Pap., 1975, № 4, p. 18—19, 211.

6-7. Electronic Engineering, 1968, vol. 27, № 6, p. 74.

6-8. Малоомощный умножитель 8-разрядных чисел. — Электроника, 1977, № 16, с. 74.

6-9. Арнолд. Логическая ИС как контроллер для промышленных применений. — Электроника, 1977, № 19, с. 21—23.

6-10. Электроника за рубежом. — Электроника, 1974, № 25, с. 19.

6-11. Процессор с ассоциативной памятью. — Электроника, 1978, № 2, с. 100—101.

7-1. Макаревич О. Б., Спиридонов Б. Г., Кравченко П. П. Микро-ЭВМ как средство обработки информации. — Зарубежная электронная техника. М.: ЦНИИ Электроника, 1977, № 10, с. 53.

7-2. Ninth-Annual IEEE Comp. Society Intern. Cont., 1974, Washington, Digest of papers. — Micros and Minis Application and Design, 1974, p. 11—14.

7-3. Proc. IEEE National Aerospace and Electron. Conf., 1974, p. 292—298.

7-4. Harrison M. C. Preliminary design for POPSY a polyprocessor system Compcon-73, Digest of Papers.

7-5. Хвостанцев М. А. Микропроцессоры и системы обработки данных. — Зарубежная радиоэлектроника, 1975, № 9, с. 31—60.

7-6. Datamation. 1975, № 12, p. 28—30.

7-7. Фишер, Краузе. Вспомогательные процессоры в системах с управлением от ЭВМ. — Электроника, 1976, № 23.

7-8. Вальков В. И. Микро-ЭВМ в управлении технологическими процессами, агрегатами и производством. — Электронная промышленность, 1976, вып. 5, с. 15—20.

7-9. Евреиннов Э. В., Косарев Ю. Г. Однородные универсальные вычислительные системы высокой производительности. Новосибирск: Наука, 1966.

7-10. Однородные микрорелектронные ассоциативные процессоры/ Прангишвили И. В., Попова Г. М., Смородинова О. Г., Чудин А. А. М.: Советское радио, 1973.

8-1. Прангишвили И. В. Современное состояние и пути развития микропроцессоров и микро-ЭВМ. — Научно-технический реферативный сборник «Измерение, контроль, автоматизация». М.: ЦНИИТЭИ приборостроения, 1977, № 1, с. 56—66 и № 2 с. 55—66.

8-2. Микропроцессоры. — Электроника, 1976, № 8, с. 15—19.

8-3. Макаревич О. Б., Спиридонов Б. Г., Кравченко П. П. Микро-ЭВМ как средство обработки информации. — Зарубежная электронная техника. М.: ЦНИИ Электроника, 1977, № 10, с. 17—19.

8-4. EDN. 1976, vol. 21, № 10, p. 62—67.

8-5. Granino A. Corn. A proposed method for simplified micro-computer programming. — Computer, 1975, vol. 8, № 10, p. 43—52.

8-6. Martiner R. DARE/ELEVEN, P. h. D. Dissertation electrical engineering dept. The University of Arizona, 1974.

9-1. Макаревич О. Б., Спиридонов Б. Г., Кравченко П. П. Микро-ЭВМ как средство обработки информации. — Зарубежная электронная техника. М.: ЦНИИ Электроника, 1977, № 11, с. 25—28.

9-2. Полупроводниковые приборы. — Электроника, 1977, № 1, с. 44—45.

9-3. Демарк. Микропроцессорное распределенное управление технологическими процессами. — Электроника, 1976, № 8, с. 96—99.

9-4. Каррен. Возможности ЭВМ индивидуального пользования. — Электроника, 1977, № 7, с. 78—81.

9-5. Скрупки. Микрокомпьютер для промышленных приложений. Электроника, 1976, № 11, с. 76.

9-6. Альтман. Расширение семейств микрокомпьютеров. Ч. 1. Новые приборы. — Электроника, 1977, № 25, с. 23—38.

9-7. Кейпис. Расширение семейств микрокомпьютеров. — Электроника, 1977, № 26, с. 25—36.

9-8. Микропроцессоры и микро-ЭВМ (обзорная информация). М.: ЦНИИТЭИ приборостроения, 1978.

ОГЛАВЛЕНИЕ

Предисловие	3
Глава первая. Особенности микропроцессора	5
1-1. Что такое микропроцессор и каковы причины его появления	5
1-2. Основные понятия	5
1-3. Три поколения микропроцессоров	10
1-4. Архитектура микропроцессоров	12
1-5. Система команд микропроцессора	21
1-6. Способы адресации памяти	23
1-7. Прямое обращение к памяти и системные обмены	30
1-8. Схемы сопряжения микропроцессора с периферийными устройствами (внешний интерфейс)	33
1-9. Прерывание	33
Глава вторая. Принципы управления микропроцессором и микро-ЭВМ и способы их реализации	42
2-1. Основное назначение и состав устройства управления	42
2-2. Схемное (аппаратное) устройство управления выполнением операций	48
2-3. Микропрограммное устройство управления выполнением операций	51
Глава третья. Когда и как целесообразно использовать микропроцессоры	65
Глава четвертая. Универсальные микропроцессоры и микропроцессорные наборы БИС общего назначения	68
4-1. Микропроцессор I8080 и микропроцессорный набор БИС типа MCS-80	69
4-2. Микропроцессор MC6800 и микропроцессорный набор БИС типа M6800	81
4-3. Микропроцессорный набор F8 фирмы Fairchild	87
4-4. Микропроцессорный набор БИС серии 3000 фирмы Intel	90
4-5. Сравнительная оценка качества микропроцессоров по основным технико-экономическим характеристикам	97
4-6. Оптимальность микропроцессоров	109
Глава пятая. Однокристалльные микро-ЭВМ и микроконтроллеры	111
5-1. Общие сведения	111
	229

5-2. Однокристалльные 8-разрядные микро-ЭВМ	112
5-3. Однокристалльные 16-разрядные микро-ЭВМ, выполняющие функции недорогого контроллера	120
Глава шестая. Увеличение производительности и расширение вычислительной возможности универсальных микропроцессоров за счет подключения специализированных микропроцессоров и вспомогательных микросхем	124
6-1. Общие сведения	124
6-2. Специализированные арифметические микропроцессоры	125
6-3. Периферийные программируемые микроконтроллеры или программируемые микросхемы внешнего сопряжения	134
6-4. Специальная микросхема быстродействующего аппаратного умножителя	141
6-5. Ассоциативный и Фурье микропроцессоры	146
6-6. Однобитовый логический микропроцессор	148
6-7. Расширение возможностей микропроцессоров за счет дополнительных (вспомогательных) микросхем	150
Глава седьмая. Мультимикропроцессорные сосредоточенные и распределенные управляюще-вычислительные системы	152
7-1. Общие сведения	152
7-2. Сосредоточенные мультимикропроцессорные вычислительные системы	153
7-3. Распределенные мультимикропроцессорные управляюще-вычислительные системы	163
Глава восьмая. Программное обеспечение микропроцессоров и микропроцессорных систем	171
8-1. Общие сведения	171
8-2. Программирование в командах микропроцессора (микро-ЭВМ)	176
8-3. Программирование на языке АССЕМБЛЕР	177
8-4. Программирование на языке высокого уровня	181
8-5. Упрощенное структурное программирование	185
8-6. Специализированные системы проектирования программного обеспечения	189
8-7. Автоматизированные системы проектирования микро-ЭВМ	191
Глава девятая. Области применения микропроцессорных наборов	193
9-1. Общие сведения	193
9-2. Микропроцессорные комплекты в системах управления	202
9-3. Технологические программируемые микроконтроллеры для цифрового регулирования	204

9-4. Специализированные микропроцессоры и микроконтроллеры	211
9-5. Применение микропроцессорных комплектов в контрольно-измерительной аппаратуре	213
9-6. Применение микропроцессорных наборов в ЭВМ и периферийных устройствах	216
9-7. Применение микропроцессорных комплектов в торговой и бытовой аппаратуре	219
9-8. Микро-ЭВМ личного и домашнего пользования	220
Список литературы	225

ИВЕРИ ВАРЛАМОВИЧ ПРАНГИШВИЛИ
МИКРОПРОЦЕССОРЫ И МИКРО-ЭВМ

Редактор *Г. Г. Стецюра*
Редактор издательства *А. Н. Гусьяцкая*
Обложка художника *В. Н. Хомякова*
Технический редактор *Н. М. Пушкарева*
Корректор *З. Б. Драновская*
ИБ № 2111

Сдано в набор 22.02.79	Подписано в печать 11.04.79	T-07236
Формат 84×108 ^{1/32}	Бумага типографская № 2	Гарн. шрифта литературная
Печать высокая	Усл. печ. л. 12,18	Уч.-изд. л. 13,2
Тираж 20 000 экз.	Заказ 53	Цена 65 к.

Издательство «Энергия», 113114, Москва, М-114, Шлюзовая наб., 10
Московская типография № 10 Союзполиграфпрома при Государствен-
ном комитете СССР по делам издательств, полиграфии и книжной
торговли. 113114, Москва, М-114, Шлюзовая наб., 10

65 к.

